

Title	補助ビットを用いた量子回路の並列化手法について
Author(s)	安倍, 秀明
Citation	
Issue Date	2000-03
Type	Thesis or Dissertation
Text version	author
URL	http://hdl.handle.net/10119/1326
Rights	
Description	Supervisor:平石 邦彦, 情報科学研究科, 修士

補助ビットを用いた量子回路の並列化手法について

安倍 秀明

北陸先端科学技術大学院大学 情報科学研究科

2000年2月15日

量子計算機は計算原理として量子力学を取り込んだ新しい計算機である。量子計算機のモデルとして、D. Deutsch は量子チューリング機械と量子回路を提案した。量子チューリング機械は逐次量子計算のモデルとして提案され、量子回路は並列量子計算のモデルとして提案された。量子チューリング機械と量子回路は同じ計算能力をもつことが知られている。

本論文では量子回路について扱う。並列量子計算のモデルとして、量子回路の深さは並列計算時間に対応する。深さの小さい量子回路を構成できるかどうかを考えることは当然である。本論文の目的は使用できる計算資源を有効に使用して深さが小さくなる量子回路を再構成すること、すなわち、量子回路を並列化することである。ここでは、量子回路の並列化は補助ビットと呼ばれる計算資源を使用することで実現する。直感的に、補助ビットとは量子回路において付加的な入力ビットであり、量子回路の出力は補助ビットの状態に依存しない。補助ビットを使用する効果として、補助ビットに情報を格納することができるだけでなく、より多くの量子ゲートを並列に配置することが可能となる。

本論文では量子回路の並列化について幾つかの手法を示した、具体的に、以下の三種類の量子回路について本論文で並列化手法を示した、すなわち、1) Controlled-Not ゲートで構成される量子回路、2) Controlled-Not ゲートと Phase-Shift ゲートで構成される量子回路、及び、3) Controlled-Not ゲートと Walsh-Hadamard ゲートで構成される量子回路である。ここで、Controlled-Not ゲートとは二入力の量子ゲートであり、Walsh-Hadamard ゲートとは一入力の量子ゲートである。そして、二種類目の量子回路で使用されているすべての Phase-Shift ゲートは同じ入力数をもつと制限されているが、その入力数は任意に固定された数とする。

従来研究として、C. Moore と M. Nilsson は一種類目と三種類目の任意の n 入力量子回路について、 $O(n^2)$ 補助ビットを用いることで、深さを $O(\log n)$ にできることを示

した，そして，二種類目の任意の n 入力量子回路について，もし，量子回路に含まれる Phase-Shift ゲートが s 個であり，かつ，それぞれの入力数が l であるならば， $O(lsn + n^2)$ 補助ビットを使用することで，深さ $O(\log n + \log s)$ にできることを示した．

本論文の主な結果は使用できる補助ビットの数が任意に固定された場合について，三種類の量子回路について効率的な並列化手法を示した．その特殊な場合として，三種類の任意の n 入力量子回路について，使用する補助ビットの数が従来研究の $1/\log n$ 倍にしても，従来研究と同じ深さに並列化できることを示した．さらに，本論文で二種類目の量子回路について示した結果を上制限（すなわち，すべての Phase-Shift ゲートは同じ入力数をもつこと）がない場合へ拡張ができる．

最後に，三種類の量子回路について，量子回路をある深さに並列化するために必要とする補助ビットの数の下界を証明する手法は知られていない．このような手法を見つけることは量子回路で知られている最も興味深い未解決問題の一つである．本論文の結果として，使用できる補助ビットの数が m に固定されたとき，一種類目の任意の n 入力量子回路は深さを高々 $O(n^2/(n+m))$ に並列化できる．それは厳密な（tight）上界であると予想している，すなわち，一種類目の量子回路で実現できるある計算 U が存在し， U を実現する量子回路の最小の深さは $\Omega(n^2/(n+m))$ であると予想している．