

Title	高効率n型結晶シリコン太陽電池における電圧誘起劣化のメカニズム解明
Author(s)	山口, 世力
Citation	
Issue Date	2019-06
Type	Thesis or Dissertation
Text version	ETD
URL	<a href="http://hdl.handle.net/10119/16067">http://hdl.handle.net/10119/16067</a>
Rights	
Description	Supervisor : 大平 圭介, 先端科学技術研究科, 博士

博士論文

高効率 n 型結晶シリコン太陽電池における  
電圧誘起劣化のメカニズム解明

山口 世力

主指導教員 大平 圭介

北陸先端科学技術大学院大学  
先端科学技術研究科 [マテリアルサイエンス]

令和元年 6 月



## Abstract

Potential-induced degradation (PID), which is caused by potential differences between a grounded frame and cells, has been identified as one of the central issues of photovoltaic (PV) modules deployed in very large-scale PV systems. This is because PID causes a relatively large degradation in a short time. The PID of conventional p-type crystalline silicon (c-Si) PV modules has been mainly investigated. On the other hand, there have been few studies on the PID of n-type c-Si PV modules. However, their PID is a very important issue because n-type PV cells have higher energy conversion efficiencies than p-type ones. In this study, investigated is the PID of two kinds of n-type c-Si PV modules, n-type front-emitter (n-FE) c-Si and silicon heterojunction (SHJ) PV modules.

In accelerated PID tests in which a bias of  $-1000$  V was applied to n-FE PV modules at  $85$  °C, they started to degrade within 5 s and their degradation saturated within 60 s. This behavior suggested that the PID was caused by positive charge accumulation in the front  $\text{SiN}_x$  passivation films. Performing tests with a larger bias of  $-1500$  V revealed that the degradation rate strongly depended on the applied bias whereas the saturation value was independent of the magnitude of the applied bias. Regeneration tests on modules degraded, in advance, in PID tests for durations of 5 and 10 min were performed by applying a positive bias of  $+1000$  V at  $85$  °C. Both degraded modules almost completely recovered their performance losses within 60 s regardless of the pre-degradation test duration. On the basis of these results, I proposed that these positive charges accumulating in the front  $\text{SiN}_x$  films originate from positively charged K centers formed by extracting electrons from neutral and negatively charged K centers. This model readily explains the observed degradation and regeneration behavior. To test the model, I determined the fixed positive charge densities ( $Q_f$ ) of a silicon nitride passivation film before and after PID, for which it

was found that the  $Q_f$  showed similar saturation behavior. Additionally, the saturated  $Q_f$  value was of the same order as K center density. These results strongly support my model involving a charging process of K centers.

A negative bias of  $-1000$  V was applied to SHJ PV modules (fabricated from n-type SHJ cells with tungsten-doped indium (In) oxide (IWO) films on both sides) with respect to the cover glass surface at  $85$  °C, which significantly reduced their short-circuit current density ( $J_{sc}$ ) within several days. The results of dark current density–voltage measurements implied that the reduction in the  $J_{sc}$  was attributed to optical losses rather than carrier recombination. X-ray absorption fine structure spectroscopy suggested the formation of metallic In in the IWO layers of a degraded cell, which implies that the root cause of the optical loss was a darkening of the front IWO layers caused by the precipitation of metallic In. In extremely severe PID tests, the SHJ PV modules exhibited not only a further reduction in the  $J_{sc}$  but also a moderate reduction in the open-circuit voltage ( $V_{oc}$ ). These  $J_{sc}$  and  $V_{oc}$  reductions were probably caused by sodium being introduced into the n-type base of the cells. A comparison of the PID test results of the SHJ PV modules with those of other types of PV modules indicates that SHJ PV modules have a relatively high resistance to PID. As a module with an ionomer encapsulant exhibited little degradation, their high PID resistances may be further improved by using encapsulants with high electrical resistances.

These findings are significantly important to understand PID phenomena in n-FE c-Si and SHJ PV modules. Additionally, they help us develop low-cost measures to prevent the PID. In future, the proposed mechanisms will have to be further verified by additional experiments.

*Keywords:* n-type crystalline silicon solar cell, photovoltaic module, photovoltaic system, potential-induced degradation, reliability

# 目次

Abstract	i
第 1 章 はじめに	1
1.1 研究の背景	1
1.1.1 太陽光発電と結晶シリコン太陽電池	1
1.1.2 大規模太陽光発電システム	2
1.1.3 電圧誘起劣化	3
1.1.4 n 型結晶シリコン太陽電池およびその電圧誘起劣化の研究の現状	4
1.1.5 研究目的	5
1.1.6 本論文の構造	6
参考文献	6
第 2 章 太陽電池セルの電流電圧特性	9
2.1 理想的な太陽電池セルの電流電圧特性	9
2.1.1 暗状態における電流電圧特性	9
2.1.2 光照射下における電流電圧特性	10
2.2 非理想的な太陽電池セルの電流電圧特性	11
2.2.1 抵抗成分の影響	11
2.2.2 再結合の影響	13
参考文献	18
第 3 章 結晶シリコン太陽電池の電圧誘起劣化	19
3.1 電圧誘起劣化の発見	19
3.2 電圧誘起劣化をもたらすバイアス電圧について	20
3.3 p 型結晶シリコン太陽電池の電圧誘起劣化	21
3.3.1 劣化挙動	22
3.3.2 劣化メカニズム	24

3.3.3	回復現象	29
3.3.4	抑止法	29
3.3.5	光照射の影響	31
3.4	n型結晶シリコン太陽電池モジュールの電圧誘起劣化	31
3.4.1	n型フロントエミッタ型結晶シリコン太陽電池の電圧誘起劣化	31
3.4.2	n型リアエミッタ型結晶シリコン太陽電池の電圧誘起劣化	32
3.4.3	n型バックコンタクト型結晶シリコン太陽電池モジュールの電圧誘起劣化	34
3.5	加速試験法	34
	参考文献	35
第4章	n型フロントエミッタ型結晶シリコン太陽電池モジュールの電圧誘起劣化メカニズム	43
4.1	はじめに	43
4.2	実験方法	44
4.2.1	セルおよびモジュール	44
4.2.2	電圧誘起劣化試験および評価	45
4.3	実験結果	47
4.4	考察	50
4.5	結論	58
	参考文献	59
第5章	シリコンヘテロ接合太陽電池モジュールの電圧誘起劣化	63
5.1	はじめに	63
5.2	実験方法	64
5.2.1	セルおよびモジュール	64
5.2.2	電圧誘起劣化試験および評価	65
5.2.3	材料分析	65
5.3	結果	66
5.3.1	劣化挙動	66
5.3.2	X線吸収微細構造の解析	72
5.3.3	ダイナミック二次イオン質量分析	76
5.3.4	走査型電子顕微鏡観察	77
5.3.5	アイオノマー封止材の使用の効果	78
5.4	考察	79

5.4.1	劣化挙動	79
5.4.2	光学損失のメカニズム	81
5.4.3	シリコンヘテロ接合太陽電池モジュールの電圧誘起劣化耐性について	83
5.4.4	劣化の抑止法の検討	84
5.5	結論	85
	参考文献	86
第6章	セルレベルの新規電圧誘起劣化試験法	91
6.1	はじめに	91
6.2	実験方法	92
6.3	実験結果および考察	94
6.3.1	p型結晶シリコン太陽電池セルの劣化挙動	94
6.3.2	温度および加圧力が電圧誘起劣化の進行挙動に与える影響	94
6.3.3	リーク電流密度に与える温度および加圧力の影響	97
6.3.4	真空引きの影響	100
6.3.5	n型フロントエミッタ型結晶シリコン太陽電池セルのセルレベルの電圧誘起劣化試験	102
6.4	結論	104
	参考文献	105
第7章	結論と今後の課題	107
付録A	付録	111
付録		111
A-1	エチレン酢酸ビニル共重合体	111
A-2	Shockley-Read-Hall 再結合モデル	112
A-3	量子効率	113
A-4	表面再結合による量子効率損失の波長依存性について	113
A-5	疑似太陽光スペクトル	115
A-6	電気容量電圧特性による固定電荷密度の見積もり	116
A-7	電子スピン共鳴法	121
A-8	アイオノマー	122
A-9	X線吸収微細構造	122
A-10	エレクトロルミネッセンス測定	124



---

A-11	二次イオン質量分析法 . . . . .	124
	参考文献 . . . . .	124
	研究業績	127
	謝辞	139

## 第 1 章

# はじめに

## 1.1 研究の背景

### 1.1.1 太陽光発電と結晶シリコン太陽電池

太陽光発電は、太陽から降り注ぐ光のエネルギーを電気エネルギーに直接変換する技術である。この技術は、発電時に、温室効果ガスや危険な物質を排出しないこと、化石燃料を使用しないことなどから、環境・エネルギー問題の解決策のひとつとして注目を集め続けている。太陽光発電に用いられる太陽電池セルは、様々な種類の材料から作製される。例を挙げると、結晶シリコン (c-Si)、アモルファスシリコン (a-Si)、ヒ化ガリウム (GaAs)、セレン化銅インジウムガリウム (CIGS) テルル化カドミウム (CdTe) などの無機系の材料のほか、有機化合物や有機無機ハイブリッド型などの様々な材料がある。中でも、c-Si は資源が豊富かつ無毒であり、また比較的安定であるという特長を有することから、魅力的な太陽電池材料のひとつである。また、c-Si は古くから半導体デバイス材料のひとつとして研究の対象とされ、その材料特性が詳しく研究されていること、そのプロセス技術が洗練されていることなども太陽電池デバイスへの応用を進める上での重要な利点である。このような特長から、低コストかつ高変換効率の太陽電池セルが実現している。

これまでに、c-Si 系太陽電池セルの変換効率向上のために様々な努力がなされており、現在までに、c-Si 太陽電池の変換効率として、26.63% という非常に高い値が達成されている [1]。この値は、結晶シリコン太陽電池セルの理論限界である 29% にせまる値であり、今後の飛躍的な変換効率の向上は望めなくなっている。したがって、c-Si 系の太陽光発電システムの発電コストを低減するためには、変換効率の向上だけでなく、システムの設備コストの低減、信頼性の向上、太陽電池モジュールの長寿命化などが重要となってくる。

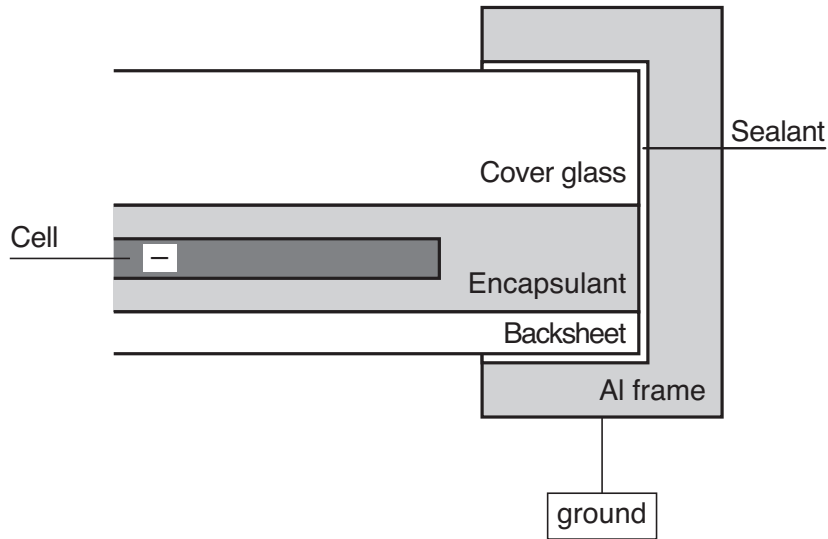


図 1.1 太陽電池モジュールの端部の断面構造の概略図. スtringの端部では, セルは接地されたアルミフレームに対して正または負の電位を有する (図は, セルがフレームに対して負の電位を有する場合を描いている).

### 1.1.2 大規模太陽光発電システム

太陽光発電システムの電力あたりの設備コストを低減し得るアプローチのひとつとして, 太陽光発電システムの大規模化が挙げられる. 太陽光発電システムは, 多数の太陽電池モジュールが直列に繋がれて使用される. 図 1.1 に示されるように, 太陽電池モジュールは, 太陽電池セルに対して耐候性や機械的強度などをを持たせるために, 太陽電池セルをエチレン酢酸ビニル共重合体 (ethylene-vinyl acetate copolymer: EVA)\*<sup>1</sup>などの樹脂で封止し, 受光面を強化ガラスで, 裏面をバックシートで保護し, アルミフレームで囲んだものである. フレームとモジュールとの隙間はシーリング材で充填されている. 市販の太陽電池モジュールは1枚あたり例えば60枚の太陽電池セルを含み, 高電圧を得るために, それらのセルは直列に接続されている. また, このモジュールはさらに直列に接続されて使用される. この直列に繋がれた複数のモジュールのひとかたまりをStringと呼ぶ. 大規模太陽光発電システムにおいては, このStringの両端の電圧 (システム電圧) は, 例えば1000 Vなどの高電圧に設定される. Stringはひとつのパワーコンディショナーを介して, 他のStringと並列に接続される. Stringひとつあたりにパワーコンディショナーがひとつ必要

\*<sup>1</sup> A-1

である。したがって、同じ電力を得る場合、高システム電圧を有する大規模太陽光発電システムにはパワーコンディショナーの数を少なくできるといった利点がある。また、パネルを並列につなぐよりも場合よりも、直列につないだほうが太陽電池パネル間の接続に用いるケーブルの総使用量を少なくできるため、ケーブルにかかるコストの低減にもつながる。また、高電圧用の高効率のパワーコンディショナーを使用できる、送電効率が高いといった理由から、発電時の損失が少ないといった特長も有する。これらによって、設備コストや電力あたりの発電時にかかるコストが低くなる。以上の理由から、ここ十数年の間、大規模太陽光発電システムの導入が世界的に進められてきた。

### 1.1.3 電圧誘起劣化

高いシステム電圧は、上記の利点をもたらすだけでなく、導入された太陽電池モジュールの劣化の原因となる場合がある [2-5]。太陽光発電システムの発電時には、ストリングの両端において、接地されたフレームとセルとの間に電位差が生じる。大規模太陽光発電システムにおいて、この電位差は数百ボルト以上にもなり、これが電圧誘起劣化 (potential-induced degradation: PID) と呼ばれる劣化現象をもたらすことがある。典型的な p 型結晶シリコン太陽電池においては、この電位差が原因で、不純物として含まれる  $\text{Na}^+$  イオンがモジュール内をドリフトしてセル中に侵入し、性能低下をもたらすことが報告されている [6, 7]。この劣化現象は例えば数ヶ月などの比較的短期間で深刻な性能低下をもたらす場合があることから、大規模太陽光発電システムの信頼性に関する重要な問題のひとつとして認識されている。

PID 挙動は、カバーガラスや封止材などのモジュールの部材、周辺環境の温度や湿度などに影響を受けることが知られている。モジュール部材の影響や周辺環境の影響という観点からは、これまでに多くの研究が行われてきた (例えば文献 [8])。一方で、太陽電池セルの構造や種類の影響を調査した報告は少なく、多くの PID の研究はこれまでに最も普及の進んでいる典型的な p 型ベース基板を有する太陽電池セル (p 型 c-Si 太陽電池セル) から作製されたモジュールを対象に行われてきた。しかしながら、後に説明するように、n 型結晶シリコン太陽電池セルは p 型のそれと比較して変換効率が高いことがわかってきており今後の普及拡大が見込まれている [9] が、それらのモジュールに関する PID の報告例は少ない。本論文では、この n 型 c-Si 太陽電池モジュールの PID のメカニズムの解明を目的として研究を行った。

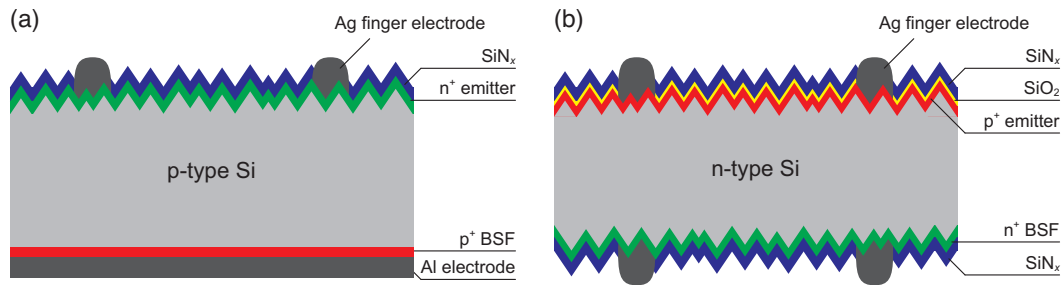


図 1.2 (a) 典型的な p 型 c-Si 太陽電池セル, および (b) n-FE c-Si 太陽電池セルの断面構造の概略図\*2.

### 1.1.4 n 型結晶シリコン太陽電池およびその電圧誘起劣化の研究の現状

n 型 c-Si 太陽電池とは, ベース基板に n 型 c-Si を用いた太陽電池の総称である. 図 1.2 は, 典型的な p 型 c-Si 太陽電池セル, および最も基本的な n 型 c-Si 太陽電池セルのひとつである n 型フロントエミッタ型 (n-FE) c-Si 太陽電池セルの断面構造の比較図を示す. それぞれの型の太陽電池セルの中にも, 様々な構造のバリエーションがあるが, ここではそれぞれの最も基本的な構造について説明する. 図 1.2a に示される p 型 c-Si 太陽電池は, p 型 c-Si ベース層を有し, 表面側に薄い  $n^+$  層 (エミッタ層と呼ばれる) を有する.  $n^+$  エミッタ層は窒化シリコン ( $\text{SiN}_x$ ) 膜によってパッシベーションされている. 表面には銀 (Ag) グリッド電極を有し, 裏面には全面アルミ (Al) 電極を有する. 一方, 図 1.2b に示される n 型 c-Si 太陽電池セルは, n 型 c-Si ベース層を有し, 表面に  $p^+$  エミッタを有する.  $p^+$  エミッタは, 多くの場合  $\text{SiN}_x$  および二酸化シリコン ( $\text{SiO}_2$ ) の積層膜, あるいは  $\text{SiN}_x$  およびアルミナ ( $\text{Al}_2\text{O}_3$ ) の積層膜によってパッシベーションされている. 裏面には  $n^+$  層を有し,  $\text{SiN}_x / \text{SiO}_2$  の積層膜や  $\text{SiN}_x$  単膜でパッシベーションされている. 裏面電極は Ag グリッド電極を有しており, この場合はセルはいわゆる両面受光型となる.

p 型 c-Si 太陽電池と比較した n 型 c-Si 太陽電池の特徴として,

- n 型 c-Si ベース層の少数キャリア寿命が長く, 高い変換効率を得やすい,
- 顕著な光劣化 (light-induced degradation: LID) がない,

などが挙げられる. 前者に関しては, c-Si 中に含まれる多くの不純物は, 正孔

\*2 図中の BSF は back surface field の略であり, 太陽電池裏面に少数キャリアが到達して再結合するのを防ぐために設けられている.

よりも電子に対してより大きな捕獲断面積を有する [10]. したがって, n 型 c-Si の少数キャリア寿命は p 型 c-Si のそれよりも長い傾向にある. これによって, 光吸収層の大部分が n 型 c-Si である n 型 c-Si 太陽電池セルの変換効率は, p 型 c-Si のそれよりも高くなる傾向にある. 後者に関しては, n 型 c-Si 中ではベース層のドーピングにホウ素 (B) を用いないことから, p 型 c-Si 太陽電池で問題となるホウ素-酸素 (B-O) 複合体の形成に起因する LID [11, 12] が生じ得ないことに起因する.\*<sup>3</sup>これらの高変換効率, 高信頼性という特長から, n 型 c-Si 太陽電池セルは大規模太陽光発電システムの使用に適していると考えられる.

大規模太陽光発電システムへの適用を考える上で PID の挙動やメカニズムを理解することは重要であるが, n-FE c-Si 太陽電池モジュールの PID の挙動やメカニズムについてはよくわかっていない部分が多い. これまでに n-FE c-Si 太陽電池モジュールの PID は, セルの短絡電流密度 ( $J_{sc}$ ) および開放電圧 ( $V_{oc}$ ) の低下に特徴づけられることが知られている [13]. また, その劣化は, セルの表面の  $\text{SiN}_x$  膜に正電荷が蓄積し, その正電荷がエミッタ層の少数キャリアである電子を c-Si 表面に引き寄せることによる表面再結合の活性化が原因で生じるとされている [13]. しかしながら, この劣化の詳しい時間依存性や,  $\text{SiN}_x$  膜中に蓄積した正電荷の起源などは明らかになっていない.

また, n 型 c-Si を a-Si 薄膜でパッシベーションした構造を有するシリコンヘテロ接合 (silicon heterojunction: SHJ) 太陽電池は, その a-Si 薄膜の非常に高いパッシベーション性能に起因する非常に高い変換効率を有することが知られている [1, 14, 15]. その高い変換効率から, 今後の SHJ 太陽電池の普及拡大が見込まれている [16]. しかしながら, この太陽電池の PID に関する詳細な報告はほとんど無い.

### 1.1.5 研究目的

以上の背景を踏まえ, 本研究の目的として, 以下の研究課題を立てる:

- n-FE c-Si 太陽電池モジュールの PID の時間依存性および劣化メカニズムの詳細を明らかにする,
- SHJ 太陽電池モジュールの PID 挙動を明らかにするとともに, その劣化メカニズムを明らかにする.

---

\*<sup>3</sup> なお, n 型 c-Si 太陽電池セルのエミッタにはドーパントとして B がドーブされているが, ここでは B-O 複合体の形成の影響はあまり大きくない. これは, ドープ濃度が約  $10^{20} \text{ cm}^{-3}$  程度と高いためにオージェ再結合が活発に生じており, エミッタの元々のキャリア寿命が低いためである.

### 1.1.6 本論文の構造

第2章では、太陽電池の劣化挙動を理解する上で重要な太陽電池モジュールの電流密度電圧 ( $J$ - $V$ ) 特性を特徴づける種々の事柄について、整理する。

第3章では、太陽電池モジュールのPIDのこれまでの知見について、文献に基づき、より詳しくまとめる。

第4章では、n-FE c-Si太陽電池モジュールのPID加速試験における劣化の試験時間依存性を明らかにする。またその結果から劣化メカニズムの詳細について議論する。

第5章では、SHJ太陽電池モジュールのPID挙動および劣化メカニズムの解明を試みる。

第6章では、本研究の主題から少し逸れるが、太陽電池をモジュール化せずに行う新規のPID試験について、試験条件の影響や、モジュールレベルのPID試験との違いについて調査した結果をまとめる。ここで扱うPID試験法は、第4章の実験で実際に利用した。

第7章において、本研究を総括し、将来展望を述べる。

## 参考文献

- [1] K. Yoshikawa, H. Kawasaki, W. Yoshida, T. Irie, K. Konishi, K. Nakano, T. Uto, D. Adachi, M. Kanematsu, H. Uzu, and K. Yamamoto, Silicon heterojunction solar cell with interdigitated back contacts for a photoconversion efficiency over 26%, *Nature Energy* **2** (2017) 17032.
- [2] W. Luo, Y. S. Khoo, P. Hacke, V. Naumann, D. Lausch, S. P. Harvey, J. P. Singh, J. Chai, Y. Wang, A. G. Aberle, and S. Ramakrishna, Potential-induced degradation in photovoltaic modules: a critical review, *Energy and Environmental Science* **10** (2017) 43–68.
- [3] S. Pingel, O. Frank, M. Winkler, S. Daryan, T. Geipel, H. Hoehne, and J. Berghold, Potential induced degradation of solar cells and panels, in: Proceedings of 35th IEEE Photovoltaic Specialists Conference, June 20–25, Honolulu, HI, USA, 2010, pp. 2817–2822.
- [4] J. Berghold, O. Frank, H. Hoehne, S. Pingel, B. Richardson, and M. Winkler, Potential induced degradation of solar cells and panels, in: Proceedings of the 25th European Photovoltaic Solar Energy Conference and Exhibition / 5th World Conference on Photovoltaic Energy Conversion, September 6–10,

- Valencia, Spain, 2010, pp. 3753–3759.
- [5] P. Hacke, M. Kempe, K. Terwilliger, S. Glick, N. Call, S. Johnston, S. Kurtz, I. Bennett, and M. Kloos, Characterization of multicrystalline silicon modules with system bias voltage applied in damp heat, in: Proceedings of the 25th European Photovoltaic Solar Energy Conference and Exhibition / 5th World Conference on Photovoltaic Energy Conversion, September 6–10, Valencia, Spain, 2010, pp. 3760–3765.
- [6] V. Naumann, D. Lausch, A. Graff, M. Werner, S. Swatek, J. Bauer, A. Hähnel, O. Breitenstein, S. Großer, J. Bagdahn, and C. Hagendorf, The role of stacking faults for the formation of shunts during potential-induced degradation of crystalline Si solar cells, *Physica Status Solidi: Rapid Research Letters* **7** (2013) 315–318.
- [7] V. Naumann, D. Lausch, A. Hähnel, J. Bauer, O. Breitenstein, A. Graff, M. Werner, S. Swatek, S. Großer, J. Bagdahn, and C. Hagendorf, Explanation of potential-induced degradation of the shunting type by Na decoration of stacking faults in Si solar cells, *Solar Energy Materials and Solar Cells* **120** (2014) 383–389.
- [8] P. Hacke, K. Terwilliger, R. Smith, S. Glick, J. Pankow, M. Kempe, S. Kurtz, I. Bennett, and M. Kloos, System voltage potential-induced degradation mechanisms in PV modules and methods for test, in: Proceedings of the 37th IEEE Photovoltaic Specialists Conference, June 19–24, Seattle, WA, USA, 2011, pp. 814–820.
- [9] A. ur Rehman and S. H. Lee, Advancements in n-Type Base Crystalline Silicon Solar Cells and Their Emergence in the Photovoltaic Industry, *Scientific World Journal* **2013** (2013) 470347.
- [10] D. Macdonald and L. J. Geerligs, Recombination activity of interstitial iron and other transition metal point defects in p- and n-type crystalline silicon, *Applied Physics Letters* **85** (2004) 4061–4063.
- [11] J. Schmidt, A. G. Aberle, and R. Hezel, Investigation of carrier lifetime instabilities in Cz-grown silicon, in: Proceedings of the 26th IEEE Photovoltaic Specialists Conference, Anaheim, September 29–October 3, CA, USA, 1997, p. 13–18.
- [12] S. W. Glunz, S. Rein, W. Warta, J. Knobloch, and W. Wettling, Degradation of carrier lifetime in Cz silicon solar cells, *Solar Energy Materials and Solar Cells* **65** (2001) 219–229.



- 
- [13] K. Hara, S. Jonai, and A. Masuda, Potential-induced degradation in photovoltaic modules based on n-type single crystalline Si solar cells, *Solar Energy Materials and Solar Cells* **140** (2015) 361–365.
- [14] M. Taguchi, A. Yano, S. Tohoda, K. Matsuyama, Y. Nakamura, T. Nishiwaki, K. Fujita, and E. Maruyama 24.7% record efficiency HIT solar cell on thin silicon wafer, *IEEE Journal of Photovoltaics* **4** (2014) 96–99.
- [15] D. Adachi, J. L. Hernández, and K. Yamamoto, Impact of carrier recombination on fill factor for large area heterojunction crystalline silicon solar cell with 25.1% efficiency, *Applied Physics Letters* **107** (2015) 233506.
- [16] SEMI PV Group Europe. International Technology Roadmap for Photovoltaic (ITRPV). <http://www.itrpv.net/>, 2017 (accessed 28.06.17).

## 第 2 章

# 太陽電池セルの電流電圧特性

太陽電池モジュールの劣化は、電流密度電圧 ( $J$ - $V$ ) 特性の大きな変化を伴う。したがって、太陽電池セルの  $J$ - $V$  特性を理解することは非常に重要である。この章では、実際の太陽電池セルの発電特性を特徴づける種々の事柄について、いくつかの等価回路モデルを用いて説明する。はじめに、種々の抵抗成分や再結合電流の効果を伴わない理想的な太陽電池セルの  $J$ - $V$  特性を概説したあと、それらの非理想的な効果を取り入れたいくつかのモデルについて説明する。

## 2.1 理想的な太陽電池セルの電流電圧特性

### 2.1.1 暗状態における電流電圧特性

太陽電池セルは、基本的には p-n ダイオードの光起電力効果を利用して光のエネルギーを直接電力に変換する。したがって、理想的な太陽電池セルの暗状態における  $J$ - $V$  特性は、理想的な p-n 接合ダイオードの  $J$ - $V$  特性に等しい。ここでいう“理想的”とは、その太陽電池セルが再結合電流や寄生抵抗成分を伴わないことを指している。p-n 接合ダイオードの電流電圧特性は以下の式で表される：

$$J = J_0 \left[ \exp \left( \frac{qV}{k_B T} \right) - 1 \right]. \quad (2.1)$$

このとき、

$$J_0 \equiv q \left( \frac{D_h p_{n0}}{L_h} + \frac{D_e n_{p0}}{L_e} \right) \quad (2.2)$$

である。ここで、 $J_0$  は逆方向飽和電流密度、 $q$  は電気素量、 $k_B$  はボルツマン定数、 $T$  は絶対温度、 $L_h$  および  $L_e$  はそれぞれ正孔および電子の拡散長、 $D_h$  および  $D_e$  はそれぞれ正孔および電子の拡散定数、 $n_{p0}$  は平衡状態における p 型領域の電子密度であり、 $p_{n0}$  は平衡状態における n 型領域の正孔濃度である。

式(2.2)より,  $J_0$  は少数キャリア密度および少数キャリアの拡散長に依存する事がわかる. 拡散長は以下の式で与えられる:

$$L_h = \sqrt{D_h \tau_h}, \quad L_e = \sqrt{D_e \tau_e}. \quad (2.3)$$

ここで  $\tau_n$  は n 型領域における少数キャリア寿命,  $\tau_p$  は p 型領域における少数キャリア寿命である.  $J_0$  には少数キャリア寿命が含まれており, これは理想的な場合においても太陽電池の吸収体におけるバルク再結合が考慮されていることを意味する. 一方で, p-n 接合界面の空乏層における再結合の影響や吸収体の表面における再結合の影響は考慮されていない. これらの影響については, 2.2.2 節で議論する.

### 2.1.2 光照射下における電流電圧特性

太陽電池セルに光が当たっている際には, 光吸収層に用いられている材料の禁制帯幅  $E_g$  を超えるエネルギーを有する光子が, 価電子帯にある電子を伝導帯へ励起し, 自由電子と正孔の対を生成する. 空乏層に到達したそれらの電子および正孔はその内部電界に従い, それぞれ n 型領域および p 型領域に流れ込み, その結果として電荷に偏りが生じ, 起電力を生じる. セルが外部回路に接続されている場合, 光電流がその外部回路に流れる. ここで, その光電流が, p-n 接合と並列に接続された光電流密度  $J_{ph}$  ( $> 0$ ) の定電流電源から生成されると仮定する. この場合, 光照射下におけるこの理想的な太陽電池セルの  $J$ - $V$  特性は以下のようなになる:

$$J = -J_{ph} + J_0 \left[ \exp\left(\frac{qV}{k_B T}\right) - 1 \right]. \quad (2.4)$$

ここで, 順方向バイアスにおいて, 光電流はダイオードの暗電流と逆向きに流れることに注意すべきである. 図 2.1a は, 理想的な太陽電池セルの暗状態および光照射下での  $J$ - $V$  曲線の概略図である. 光照射下における  $J$ - $V$  曲線は, 暗状態における  $J$ - $V$  特性を  $J_{ph}$  だけ縦軸のマイナス方向にシフトしたものになっている. 多くの場合は, 光電流を正に取り, 図 2.1b のように表す. これは図 2.1a の  $J$ - $V$  曲線を横軸を対称軸にとって反転させたものに対応する. 最大電力  $P_{max}$  は適切な負荷抵抗  $R_L$  を用いることにより得られる.  $J_{max}$  および  $V_{max}$  という量は,  $P_{max}$  が得られる点 (最大電力点) における電流密度および電圧の値として定義される.

図 2.1b に示されるように, 短絡電流密度  $J_{sc}$  を  $V = 0$  における電流密度として, また開放電圧  $V_{oc}$  を  $J = 0$  における電圧として定義する. この場合,  $J_{sc}$  は

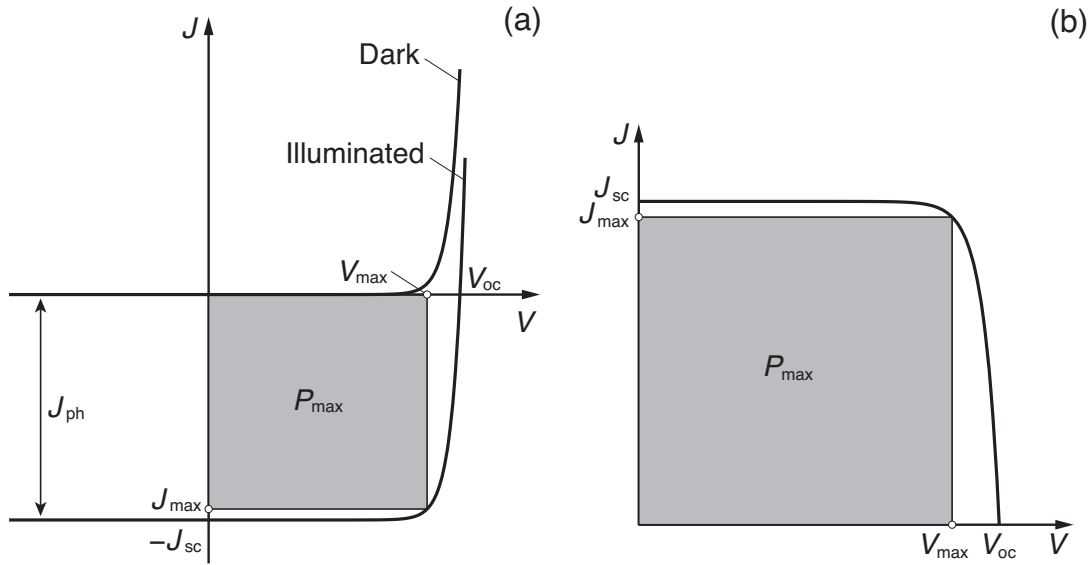


図 2.1 (a) 光照射下における  $J$ - $V$  曲線 (ダイオードの暗電流を正に取った場合) および (b) 図 2.1a の横軸に対する反転.

$J_{ph}$  に等しい. 式 (2.4) より,

$$V_{oc} = \frac{k_B T}{q} \ln \left( \frac{J_{ph}}{J_0} + 1 \right) \simeq \frac{k_B T}{q} \ln \left( \frac{J_{ph}}{J_0} \right) \quad (2.5)$$

が得られる.  $V_{oc}$  は,  $J_0$  の増加に伴い減少する. 上述のように, 理想的な太陽電池セルにおいて,  $J_0$  は少数キャリア寿命の減少に伴い増大する. ゆえに,  $V_{oc}$  は少数キャリア寿命の減少に伴い減少する.

理想的な太陽電池セルの変換効率  $\eta$  は,

$$\eta = \frac{J_{max} V_{max}}{P_{in}} = \frac{J_{sc} V_{oc} FF}{P_{in}}, \quad (2.6)$$

で与えられる. ここで,  $P_{in}$  は単位面積あたりの入射光の強度である. また, 曲線因子 FF は以下のように定義される:

$$FF \equiv \frac{J_{max} V_{max}}{J_{sc} V_{oc}}. \quad (2.7)$$

## 2.2 非理想的な太陽電池セルの電流電圧特性

### 2.2.1 抵抗成分の影響

ここからは, 直列抵抗  $R_s$  および並列抵抗  $R_p$  を有する太陽電池セルの  $J$ - $V$  曲線を記述するモデルについて説明する.  $R_s$  および  $R_p$  を含む等価回路モデル

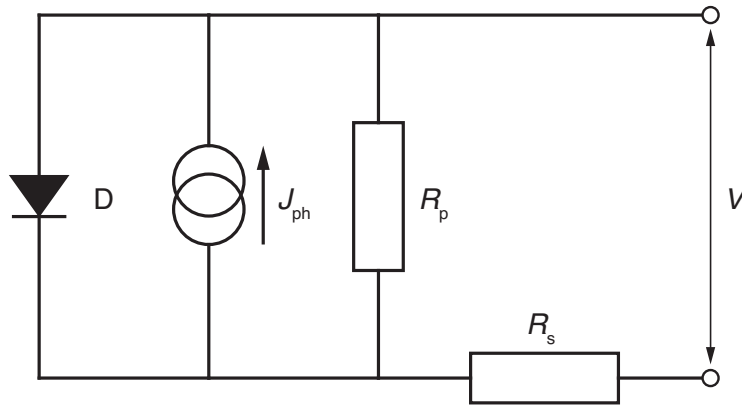


図 2.2  $R_s$  および  $R_p$  を含む等価回路モデル. ダイオード D に電流密度  $J_{ph}$  を生成する定電流電源が並列に接続され, さらに  $R_s$  が直列に,  $R_p$  が並列にそれらと接続されている.

は図 2.2 に示される.  $R_s$  および  $R_p$  は, その名の通りダイオードに直列および並列に接続された抵抗成分として記述される. これらの抵抗成分を考慮した太陽電池セルの  $J$ - $V$  特性は以下の式で表される.

$$J = J_0 \left[ \exp \left( \frac{q(V - JR_s)}{k_B T} \right) - 1 \right] + \frac{V - JR_s}{R_p}. \quad (2.8)$$

セルに光が当たっている場合,  $J$ - $V$  特性は

$$J = -J_{ph} + J_0 \left[ \exp \left( \frac{q(V - JR_s)}{k_B T} \right) - 1 \right] + \frac{V - JR_s}{R_p}, \quad (2.9)$$

となる.

図 2.3 は,  $J$ - $V$  曲線の形状に与える  $R_s$  および  $R_p$  の影響を示している. 図 2.3a からわかるように,  $R_s$  は太陽電池の FF を小さくするため,  $R_s$  はできる限り低いほうが良い.  $R_s$  が顕著に大きくなると, FF だけでなく  $J_{sc}$  を低下させることがある. 一方,  $R_p$  は太陽電池の変換効率にとっては高いほうが良い.  $R_p$  が低い場合にはリーク電流が大きくなり, 結果として FF が低下する (図 2.3b).  $R_p$  が非常に小さい (すなわちリーク電流が顕著に大きい) 場合には, その低い  $R_p$  は FF だけでなく  $V_{oc}$  をも低下させる.

実際のデバイスにおいては,  $R_s$  は金属電極の電気抵抗, 半導体の電気抵抗, および金属と半導体の接触抵抗などに起因する. 一方, 低い  $R_p$  は, ダイオードの p-n 接合を貫くピンホールや金属析出物, 太陽電池セルの端部における反転層などに起因する場合がある. また, p 型 c-Si 太陽電池においては, PID によって形成された欠陥が  $R_p$  の低下の原因になる場合がある [1].

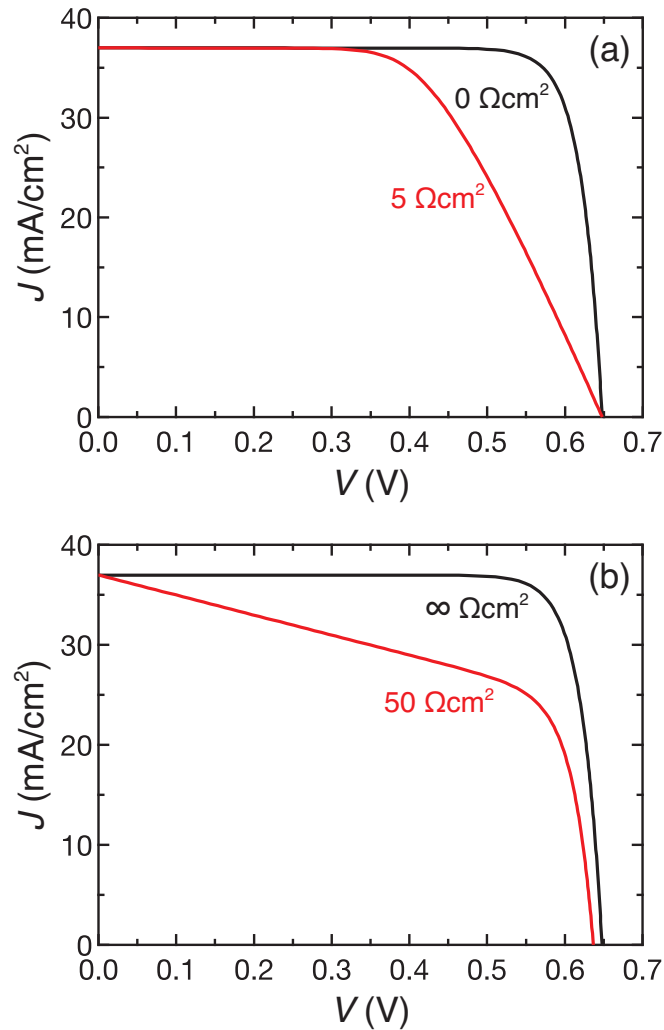


図 2.3 (a)  $R_s$  および (b)  $R_p$  が  $J$ - $V$  曲線の形状に与える影響. これらの曲線はコンピュータプログラム PC1D<sup>\*1</sup>を用いた数値解析によって得られた. ここでは抵抗の単位として  $\Omega\text{cm}^2$  を用いているが, これは電圧 (V) を電流密度 ( $\text{A}/\text{cm}^2$ ) で割ったものと同じ単位であり, 太陽電池セルの面積に依存しない値である.

## 2.2.2 再結合の影響

### 表面再結合の影響

$J_0$  はエミッタ層の飽和電流密度  $J_{0,\text{emitter}}$  およびベース層の飽和電流密度  $J_{0,\text{base}}$  の和として表される:

$$J_0 = J_{0,\text{emitter}} + J_{0,\text{base}} \quad (2.10)$$

<sup>\*1</sup> PC1D は, University of New South Wales で開発された, c-Si デバイス (特に c-Si 太陽電池デバイス) の数値解析のための一次元有限要素解析モデリングプログラムのひとつである.

もしエミッタ層およびベース層での表面再結合が無視できる場合には、上式は式(2.2)と一致する。n型エミッタ層およびp型ベース層を有する太陽電池については、表面再結合を考慮した  $J_{0,\text{emitter}}$  と  $J_{0,\text{base}}$  は以下の複雑な式で表される：

$$J_{0,\text{emitter}} = \frac{qn_i^2 D_h (D_h/L_h) \sinh(w_n/L_h) + S_{\text{front}} \cosh(w_n/L_h)}{N_D L_h (D_h/L_h) \cosh(w_n/L_h) + S_{\text{front}} \sinh(w_n/L_h)}, \quad (2.11)$$

$$J_{0,\text{base}} = \frac{qn_i^2 D_e (D_e/L_e) \sinh(w_p/L_e) + S_{\text{rear}} \cosh(w_p/L_e)}{N_A L_e (D_e/L_e) \cosh(w_p/L_e) + S_{\text{rear}} \sinh(w_p/L_e)}. \quad (2.12)$$

ここで、 $n_i$  は真性キャリア密度、 $N_D$  および  $N_A$  はそれぞれエミッタ層のドナー濃度およびベース層のアクセプタ濃度、 $w_n$  および  $w_p$  はそれぞれエミッタ層およびベース層の厚さ、 $S_{\text{front}}$  および  $S_{\text{rear}}$  はそれぞれエミッタの表側およびベースの裏側における表面再結合速度である。 $L_e \gg w_p$  および  $L_h \gg w_n$  を仮定すれば、 $J_{0,\text{emitter}}$  および  $J_{0,\text{base}}$  は

$$J_{0,\text{emitter}} = \frac{qn_i^2 S_{\text{front}}}{N_D}, \quad (2.13)$$

$$J_{0,\text{base}} = \frac{qn_i^2 S_{\text{rear}}}{N_A} \quad (2.14)$$

のように与えられる。これらの結果および式(2.5)から、表面再結合速度が高くなると  $V_{\text{oc}}$  が低下することがわかる。

#### 空乏層再結合の影響①—Shockley の式

半導体材料中におけるひとつの欠陥準位を介した再結合を記述するものに Shockley-Read-Hall (SRH) 再結合モデル\*2 [2, 3] がある。この理論を p-n ダイオードの空乏層における再結合に適用した場合、p-n 接合を流れる電流は、次の Shockley の式 [4] によって記述される：

$$J = J_0 \left[ \exp\left(\frac{qV}{nk_B T}\right) - 1 \right], \quad (2.15)$$

ここで、 $n$  は理想因子と呼ばれる無次元の量で、ダイオードの品質を示す重要な量のうちのひとつである。もしダイオードを流れる電流がすべて拡散電流なら  $n = 1$  であり、上式は式(2.1)と同じ形になる。再結合速度が大きくなると、 $n$  は2を超えない範囲で大きくなる。SRH 再結合モデルを仮定する限りでは、 $n$  は1-2の範囲で変化する。

---

\*2 A-2

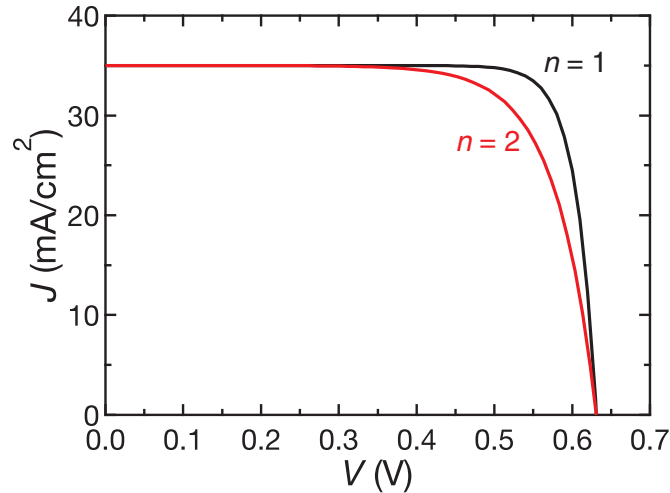


図 2.4 理想因子  $n$  が照射下の  $J$ - $V$  曲線の形状に与える影響を示す概略図.

セルに光が当たっている場合，式 (2.15) は以下のように変化する：

$$J = -J_{\text{ph}} + J_0 \left[ \exp \left( \frac{qV}{nk_{\text{B}}T} \right) - 1 \right]. \quad (2.16)$$

ここで上式に  $J = 0$  および  $V = V_{\text{oc}}$  を代入し変形すると，

$$V_{\text{oc}} \simeq \frac{nk_{\text{B}}T}{q} \log \left( \frac{J_{\text{ph}}}{J_0} \right) \quad (2.17)$$

となる。

式 (2.17) より， $n$  が増大すると  $V_{\text{oc}}$  が増大するよう見える。しかしながら， $n$  が増大する際には表面再結合や空乏層以外の場所でのバルク再結合も増大するため， $J_0$  も同時に増大する。結果的に， $V_{\text{oc}}$  はほとんど変化しないか，あるいは減少するのが普通である。図 2.4 には，照射下の太陽電池の  $J$ - $V$  曲線に与える  $n$  値の影響を示す。図中の  $n = 2$  の曲線は， $V_{\text{oc}}$  が一定になるように  $J_0$  の値を調整しつつ  $n$  を 1 から 2 に変化させる事によって描いたものである。図 2.4 に示されるように， $n$  値が高いと  $J$ - $V$  曲線は丸まった形状になり，FF は小さくなる。

$R_{\text{s}}$  および  $R_{\text{p}}$  の影響も同時に考慮した場合，式 (2.15) は以下のように変化する：

$$J = J_0 \left[ \exp \left( \frac{q(V - JR_{\text{s}})}{nk_{\text{B}}T} \right) - 1 \right] + \frac{V - JR_{\text{s}}}{R_{\text{p}}}. \quad (2.18)$$

セルに光が当たっている場合，上式に  $-J_{\text{ph}}$  の項を足して，

$$J = -J_{\text{ph}} + J_0 \left[ \exp \left( \frac{q(V - JR_{\text{s}})}{nk_{\text{B}}T} \right) - 1 \right] + \frac{V - JR_{\text{s}}}{R_{\text{p}}}. \quad (2.19)$$



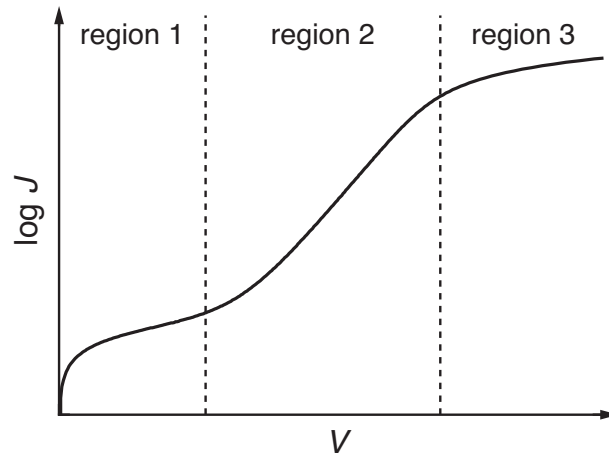


図 2.5 順方向バイアスにおける暗状態における  $J$ - $V$  曲線の概略図. 領域 1, 2, および 3 における電流は, それぞれ空乏層再結合 (およびシャント), 拡散, および直列抵抗に制限される.

となる.

#### 空乏層再結合の影響② —2 ダイオードモデル

太陽電池セルの暗状態における  $J$ - $V$  曲線はいくつかの領域に分けることができる. 図 2.5 は一般的な太陽電池セルの暗状態における順方向  $J$ - $V$  特性の概略図を示す. 低電圧領域 (region 1) においては, 再結合電流が支配的であり,  $n$  は 2 程度になると考えられる. 一方で, 中程度の電圧領域 (region 2) においては, 拡散電流が支配的となり,  $n$  は 1 になる. (電圧が十分に高くなると, 電流は直列抵抗成分に制限され, いわゆるオームの法則に従ったものとなる (region 3).) このような  $J$ - $V$  特性を, ひとつの指数関数項のみを含む Shockley の式で記述することはできない.

2 ダイオードモデル [5] は, 図 2.5 に示したような  $J$ - $V$  特性を説明するのに有効である. 暗状態における 2 ダイオードの式は以下ようになる:

$$J = J_{01} \left[ \exp \left( \frac{q(V - JR_s)}{n_1 k_B T} \right) - 1 \right] + J_{02} \left[ \exp \left( \frac{q(V - JR_s)}{n_2 k_B T} \right) - 1 \right] + \frac{V - JR_s}{R_p}. \quad (2.20)$$

ここで,  $J_{01}$  および  $J_{02}$  はそれぞれひとつ目のダイオード  $D_1$  およびふたつ目のダイオード  $D_2$  の逆方向飽和電流密度,  $n_1$  および  $n_2$  はそれぞれ  $D_1$  および  $D_2$  の理想因子であり, 上式は,  $D_1$  および  $D_2$  が並列に接続されたものとなっている. ここで,  $D_1$  を流れる電流はすべて拡散電流であり,  $D_2$  を流れる電流はすべて再結合電流である. したがって,  $D_1$  および  $D_2$  のそれぞれのダイオードを流れる電流は, 図 2.5 における region 2 および 1 で支配的な電流成分となってい

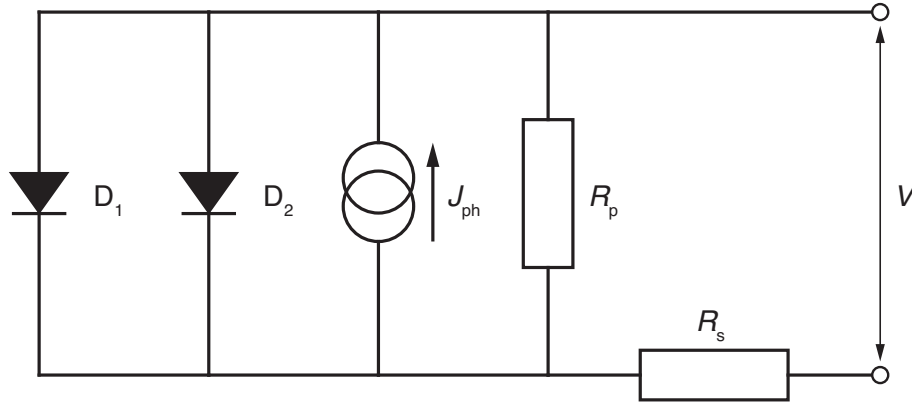


図 2.6 2 ダイオードモデルの等価回路。D<sub>1</sub> および D<sub>2</sub> はそれぞれひとつ目およびふたつ目のダイオードである。

る。2 ダイオードモデルは異なる飽和電流密度および理想因子をもつ指数関数項をふたつ含んでいるのが特徴である。このモデルを用いることで、図 2.5 のような暗状態における  $J$ - $V$  曲線をうまくフィッティングすることができる。光電流  $-J_{ph}$  を考慮すれば、

$$J = -J_{ph} + J_{01} \left[ \exp \left( \frac{q(V - JR_s)}{n_1 k_B T} \right) - 1 \right] + J_{02} \left[ \exp \left( \frac{q(V - JR_s)}{n_2 k_B T} \right) - 1 \right] + \frac{V - JR_s}{R_p}. \quad (2.21)$$

のようになる。2 ダイオードモデルの等価回路は図 2.6 のようになる。上に示した  $n_1$  および  $n_2$  の両方を変数とする最も一般的な方法の他に、 $n_1 = 1$  かつ  $n_2 = 2$  とする場合や、 $n_1 = 1$  とおき  $n_2$  を変数とする場合もある。

### 理想因子に関する制限

単一の準位を介した再結合を考える SRH 再結合モデル<sup>\*3</sup>を仮定すれば、理想因子は  $1 \leq n, n_1, n_2 \leq 2$  に制限される。このことはこれまでの多くの理論的な知見と一致する。一方で、2 を超える理想因子は、これまでにそれほど品質の高くない市販の太陽電池や研究段階の太陽電池セルにおいて頻繁に観察される。2 を超える大きな  $n$  値は、PID によって劣化した太陽電池モジュールにおいても観察されている。このような大きな  $n$  値の原因のひとつとして、複数の欠陥準位を介した再結合が考えられている。Naumann ら [1] は、典型的な p 型 c-Si 太陽電池モジュールにおいて生じる PID シャントが、PID 負荷によってセル中に

<sup>\*3</sup> A-2 を参照

導入された複数の欠陥準位が原因で生じると説明した。また, Steingrube ら [6] は, p-n 接合の空乏層に導入された 2 つの欠陥準位を介した再結合により, 2 を超える  $n$  が生じることを数値シミュレーションによって示した。これらの事実に基づき, 本研究では理想因子, 特に 2 ダイオードモデルにおける  $n_2$  に上限を設けないこととする。

## 参考文献

- [1] V. Naumann, D. Lausch, A. Hähnel, J. Bauer, O. Breitenstein, A. Graff, M. Werner, S. Swatek, S. Großer, J. Bagdahn, and C. Hagendorf, Explanation of potential-induced degradation of the shunting type by Na decoration of stacking faults in Si solar cells, *Solar Energy Materials and Solar Cells* **120** (2014) 383–389.
- [2] W. Shockley and W. T. Read, Jr., Statistics of the recombinations of holes and electrons, *Physical Review* **87** (1952) 835–842.
- [3] R. N. Hall, Electron-hole recombination in germanium, *Physical Review* **87** (1952) 387.
- [4] W. Shockley, The theory of p-n junctions in semiconductors and p-n junction transistors, *Bell System Technical Journal* **28** (1949) 435–489.
- [5] M. Wolf, G. T. Noel, and R. J. Stirn, Investigation of the double exponential in the current–voltage characteristics of silicon solar cells, *IEEE Transactions on Electron Devices* **24** (1977) 419–428.
- [6] S. Steingrube, O. Breitenstein, K. Ramspeck, S. Glunz, A. Schenk, and P. P. Altermatt, Explanation of commonly observed shunt currents in c-Si solar cells by means of recombination statistics beyond the Shockley-Read-Hall approximation, *Journal of Applied Physics* **110** (2011) 014515.

## 第3章

# 結晶シリコン太陽電池の電圧誘起劣化

過去十数年の間に、低コストで大きな電力を生成可能な大規模太陽光発電システムの導入が進められてきた。大規模太陽光発電システムでは多数の太陽電池モジュールが直列に接続されて使用されるため、接地されたフレームとセルとの間に高い電位差を生じる。このような電位差が原因で、太陽電池は電圧誘起劣化 (potential-induced degradation: PID) [1-3] と呼ばれる劣化を生じる可能性がある。この PID は、比較的短時間で大きな劣化をもたらすことから、太陽電池モジュールの信頼性に関する重要な問題のひとつとして認識されている。この章では、c-Si 太陽電池モジュールの PID についてのこれまでの知見を、文献を元に簡単にまとめる。

### 3.1 電圧誘起劣化の発見

2005年、Swanson ら [4] は、ドイツの屋外試験サイトにおいて、高効率の n 型バックコンタクト型 (interdigitated back-contact: IBC) c-Si 太陽電池モジュールが、導入から数ヶ月という短い期間で顕著な劣化を示したことを報告した。劣化したモジュールは  $V_{oc}$  と  $J_{sc}$  の低下を示した。この劣化の興味深い特徴として、劣化したモジュールが、ストリングの高電位側、つまりアルミのフレームに対してセルに正電圧がかかる側に集中していたことが挙げられる。この事実から、Swanson らは、この劣化がフレームとの間に生じた電位差が原因で生じると予想した。発電時には、高電位側では、フレームとセルの間にはゼロでないリーク電流が生じる。劣化は、これらのリーク電流の結果としてセル表面の  $SiN_x$  パッシベーション膜中に負の電荷が蓄積し、直下の n 型層中の少数キャリアの正孔が表面に引き寄せられ表面再結合が活性化した結果であると説明した。

Swanson らは、この現象を“surface polarization effect”と名付けた。<sup>\*1</sup>

## 3.2 電圧誘起劣化をもたらすバイアス電圧について

各種 c-Si 太陽電池モジュールの PID 挙動について述べる前に、誤解を避けるために、文献 [5] に基づいて、PID の原因となるバイアス電圧について整理する。PID をもたらすバイアス電圧は、接地されたフレームと、直列に多数繋がれたセルとの間の電位差によって生じるものである。図 3.1 は、太陽光発電システムにおけるあるストリング内の電圧分布の概略図を示している。ストリングはモジュールが直列に繋がれたひとかたまりのことを指し、ストリング両端の電圧はシステム電圧  $V_{\text{system}}$  となるようにモジュールの枚数が決定される。モジュールは直列に繋がれているため、中心部をゼロとして端部では正電位  $V_+$  および負電位  $V_-$  の電位を有する。一方でフレームは接地されているので、端部ではセルとフレームとの間に  $V_+$  または  $V_-$  の電位差が生じる。ここで、 $V_+$  および  $V_-$  は、 $V_{\text{system}}$  との間に次のような関係を有する：

$$V_{\text{system}} = |V_+| + |V_-|. \quad (3.1)$$

この  $V_+$  や  $V_-$  が PID の原因となるバイアス電圧である。

これらの  $V_+$  や  $V_-$  がフレームとセルとの間のリーク電流をもたらし、劣化の根本的な原因となる。図 3.2 はモジュール内部のリーク電流の経路を示したものである。主なリーク電流経路は以下の通りである：

1. カバーガラスの表面を通り、ガラスのバルク内および封止材のバルク内を通る経路
2. ガラスのバルク内を横切り、封止材のバルク内を通る経路
3. ガラスと封止材の界面を通り、封止材のバルク内を通る経路
4. 封止材のバルクを横切る経路
5. 封止材とバックシートの界面を通り、封止材のバルク内を通る経路
6. バックシートの表面を通り、バックシートのバルク内および封止材のバルク内を通る経路

経路 1 は PID をもたらすリーク電流経路の中で最も支配的であり、モジュールの表面が雨や高湿度および朝露などで濡れることによりガラスの表面抵抗が大きく低下した場合に相当する。多くの PID 試験において、このガラス表面の導

<sup>\*1</sup> 後に説明するように、現在では分極型 (polarization-type) の PID と呼ばれることのほうが多い。

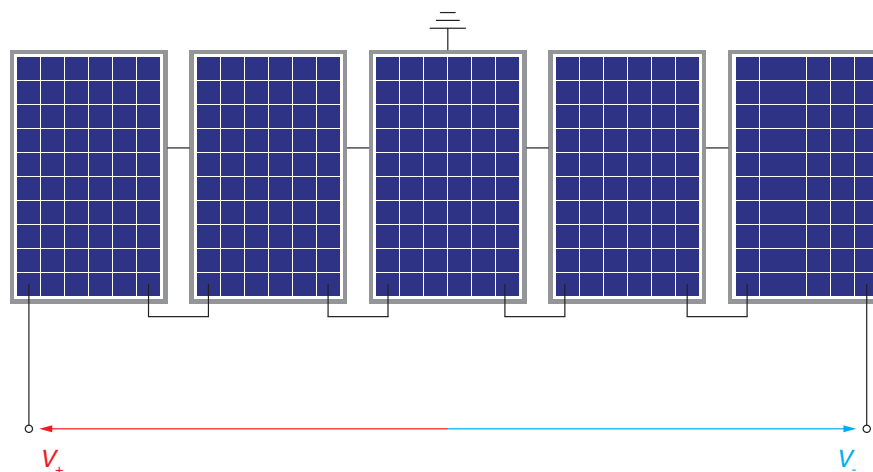


図 3.1 太陽光発電システムにおけるストリング内の電圧分布の概略図。モジュールは直列に繋がれており、中心部をゼロとして端部では正電位  $V_+$  および負電位  $V_-$  の電位を有する。一方でフレームは接地されており、端部ではセルとフレームとの間に  $V_+$  または  $V_-$  の電位差が生じる。ここでは例として5枚のモジュールを含むストリングを示しているが、実際のストリングはより多くのモジュールを含み、 $V_+$  および  $V_-$  の絶対値は例えばおよそ 300–500 V あるいはそれ以上である。

電性が大きく低下した場合に相当する条件や手法が用いられており、本研究においてもそのような PID 試験法を採用している。2-5 の電流経路の影響はゼロでないが、高抵抗領域を通る距離が長いために、1 に比べると影響は小さい。また、6 のバックシートのバルクを通る経路は、バックシートの抵抗率が高いためにほとんど無視できるとされている。

### 3.3 p 型結晶シリコン太陽電池の電圧誘起劣化

p 型 c-Si 太陽電池モジュールは、最も普及している太陽電池モジュールである。ゆえに、大規模太陽光発電システムへの導入も進んでおり、種々の太陽電池モジュールの中で、PID に関する研究が最も進んでいる。本研究の主題は n 型 c-Si 太陽電池モジュールの PID であるが、p 型 c-Si 太陽電池モジュールの PID の知見は、n 型 c-Si 太陽電池モジュールの PID を理解する上でも役に立つ。この節では、p 型 c-Si 太陽電池モジュールの PID のこれまでの知見についてまとめる。

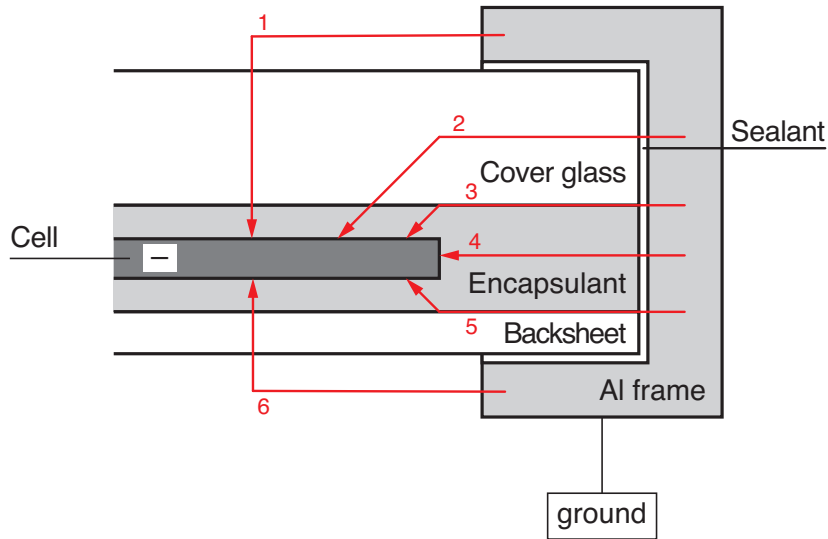


図 3.2 太陽電池モジュール内部の電流経路. 図は,  $V_-$  端を例として示した. 赤色の線はリーク電流の経路と向きを示しており,  $V_+$  端では電流の流れる向きが反対になる.

### 3.3.1 劣化挙動

Swanson らの発見の後, ヨーロッパのシステム電圧 1000 V の大規模太陽光発電システムにおいて, フレームとセルとの電位差が原因で生じたものと思われる p 型 c-Si 太陽電池モジュールの劣化が頻繁に観察されるようになった. この p 型 c-Si 太陽電池モジュールの劣化は, スtring の負電圧側において, モジュールの運転開始からおよそ数カ月後という短期間で生じていた. この劣化は n 型 IBC c-Si 太陽電池モジュールの surface polarization effect とは逆の電位差で生じることに注意すべきであり, このことはこの劣化現象と n 型 IBC c-Si 太陽電池モジュールの劣化とは異なる現象であることを示唆している. 2010 年, Pingel および Berghold ら [1, 2] および Hacke ら [3] は, 典型的な p 型多結晶シリコン (mc-Si) 太陽電池モジュールのこの劣化を再現する加速試験の結果を報告した. Pingel[1] らは, この劣化を電圧誘起劣化 (potential-induced degradation: PID) と呼んだ. この名称は, 太陽電池モジュールのフレームとセルとの間の電位差が原因で生じる劣化現象の総称として, 現在広く用いられている. Pingel[1] らは, モジュールのカバーガラス側を水につけて, アルミフレームからセルに対して負の電圧を印加することで PID 試験を行った. このときフレームと水も接しているため, 電圧はカバーガラス全面からセルにかかっていることになる. PID 試験時間が増加するにつれ, モジュールの  $R_p$  は徐々に低下した [1].  $R_p$

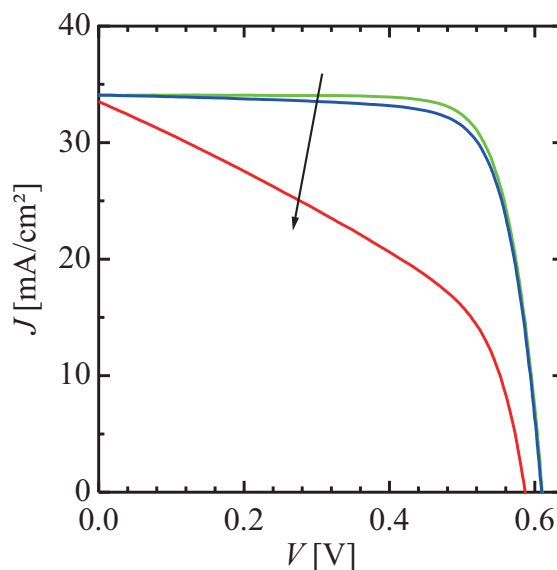


図 3.3 p 型 c-Si 太陽電池モジュールの PID による  $I$ - $V$  特性の変化の典型例 (文献 [6] より引用). 図中の矢印は PID の進行度合いを表している.

の低下は、太陽電池セルがいわゆるシャント<sup>\*2</sup>を生じたことを示している。図 3.3 は典型的な p 型 c-Si 太陽電池モジュールの PID の一例である (文献 [6] より引用)。 $R_p$  の顕著な低下が観察され、比較的大きな FF の低下と比較的小さな  $V_{oc}$  の低下が観察される。Hacke ら [3] は、湿熱劣化試験<sup>\*3</sup>チャンバー中で、フレームとセルとの間に電圧を印加することで PID 加速試験を行った。Pingel ら [1] の報告と同様に、モジュールは  $R_p$  の低下に起因する FF の低下を示した。Hacke らは、その  $R_p$  の低下にモジュールのカバーガラスからセルにドリフトしたナトリウムの陽イオン ( $\text{Na}^+$ ) が関係していると予想した。さらに、Hacke らは  $\text{Na}^+$  とモジュール内部に導入された水が  $\text{SiN}_x$  パッシベーション膜の分解を促すことも報告したが [3]、このような劣化も PID のひとつに分類される場合がある。

Taubitz ら [7] は、PID を生じた後のモジュールの電流電圧 ( $I$ - $V$ ) 特性が、10 を超えるような顕著に高い  $n_2$  を示すことを報告した。また、Lausch ら [8] は、PID を生じたセルが面内局所的に  $n_2$  および  $J_{02}$  の高い領域を示すことを報告した。これらは、Na が、p-n 接合の単なるシャントをもたらすだけでなく、空乏層における再結合を促進する可能性を示唆しており、これらのふたつの効果

\*2 太陽電池の表面電極と裏面電極が短絡された状態。

\*3 湿熱劣化試験 (ダンプヒート試験とも呼ばれる) は最も広く用いられている太陽電池の信頼性試験法のひとつであり、高温・高湿負荷をモジュールに対して印加する方法である。典型的には、温度 85 °C 相対湿度 85% という条件が選ばれる。



が性能低下をもたらす可能性を示唆している。

PID に影響を与える重要な要素として、周辺環境の影響が挙げられる。Hoffmann ら [9] は、フレームからセルにドリフトする  $\text{Na}^+$  起因のリーク電流が、温度と湿度に大きく影響されることを報告した。Hacke ら [10] は劣化速度が温度と湿度とともに増加することを報告した。Suzuki ら [11] は、PID による性能低下に与える塩水噴霧処理の影響を調査し、c-Si 太陽電池モジュールの PID が塩水噴霧によって加速することを見出した。このことは、海岸に近いところにある太陽光発電システムにおいて、PID がより生じやすいと言われることに対応すると考えられる。Koentopp ら [12] は事前の UV 光照射が劣化速度を増加させることを報告した。このことは太陽光が PID において重要な役割を担う可能性を示唆する。より重要なこととして、光照射が PID 挙動に与える影響があるが、このことは 3.3.5 節で説明する。

劣化挙動は、カバーガラスや封止材などのモジュール部材の種類にも影響されることがわかっている。カバーガラスは PID における Na ソースとしての役割を担う可能性があり、Na を含まない石英ガラスをカバーガラスとして用いることで PID を防止できることが報告された [13]。しかしながら、石英ガラスを用いる場合、ガラス中の Na が取り除かれるだけでなく、同時にガラスの電気抵抗が増大するため、セルにかかる電圧が低下する。このような実効的なバイアス電圧の低下によって PID が抑制されている可能性も否定できない。実際に、Naumann ら [14] は、カバーガラスの無いセルにて PID が生じることを報告した。このことはセル表面のコンタミネーションに含まれる Na など、カバーガラス以外に含まれる Na が PID の原因になり得ることを示している。一方で、封止材の影響としては、封止材はデバイスとカバーガラスを隔てていることから、Na のガラスからセルへのマイグレーションに影響する [13]。封止材の影響に関しては、PID の抑止法として、3.3.4 節にて説明する。また、Xiong ら [15] は、劣化挙動がセルの材料に強く影響されることを報告した。

太陽電池セルの構造に関しては、これまでに PID が  $\text{SiN}_x$  パッシベーション膜の化学組成に影響されることがわかっている [6]。また、セル表面のモルフォロジーが PID に影響を与えるという報告も存在する [16]。

### 3.3.2 劣化メカニズム

Naumann らを中心とするフラウンホーファー研究所のグループ [17-22] は、典型的な p 型 c-Si 太陽電池モジュールで生じる PID のメカニズムについて研究してきた。彼らは、p 型 c-Si セル内の PID によって劣化した領域の  $\text{SiN}_x/\text{Si}$  界

面領域に、Naが蓄積することを報告した [17]. 図 3.4 は飛行時間型二次イオン質量分析法 (time-of-flight secondary ion mass spectrometry: ToF-SIMS) による、PID を生じたセルおよびリファレンスのセルの Na, Si, および SiN の深さプロファイルを示している. 図 3.4a に示されるように、PID を生じたセルの Na カウントのピークは SiN<sub>x</sub>/Si の界面に位置する. このことは、Na が SiN<sub>x</sub>/Si 界面に蓄積する傾向にあることを示している. 加えて、Na は Si のバルク領域からも検出された. これはカバーガラスあるいはその他のモジュール部材中から

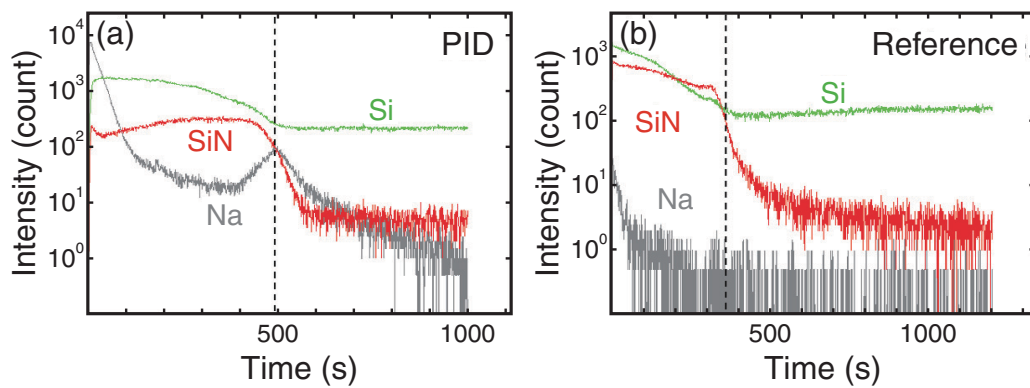


図 3.4 (a) PID を生じたセルおよび (b) リファレンスセルの ToF-SIMS 深さプロファイル. PID を生じたセルに関して、Na が SiN<sub>x</sub> 層および SiN<sub>x</sub>/Si 界面領域に蓄積している (文献 [17] より引用).

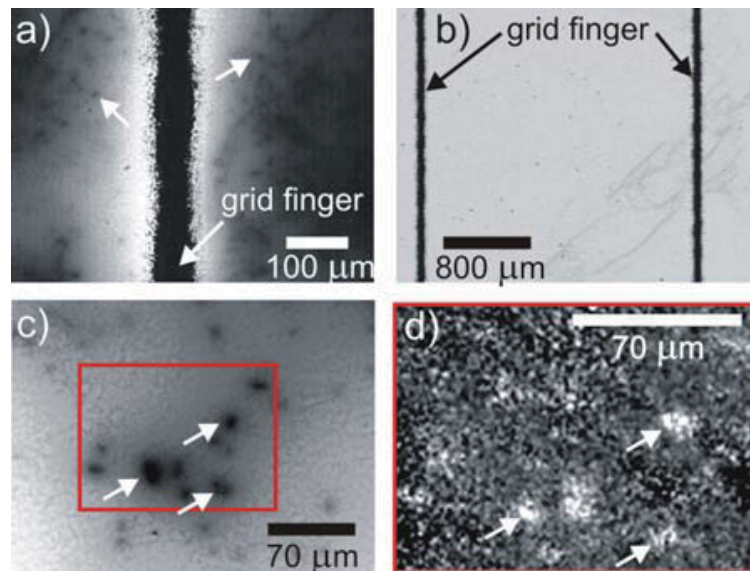


図 3.5 (a) PID を生じたセルおよび (b) リファレンスセルの EBIC 画像. (c) PID を生じたセルの詳細なロックイン EBIC 画像および (d) 対応する Na<sup>+</sup> の 2 次元 SIMS マッピング像 (文献 [18] より引用).

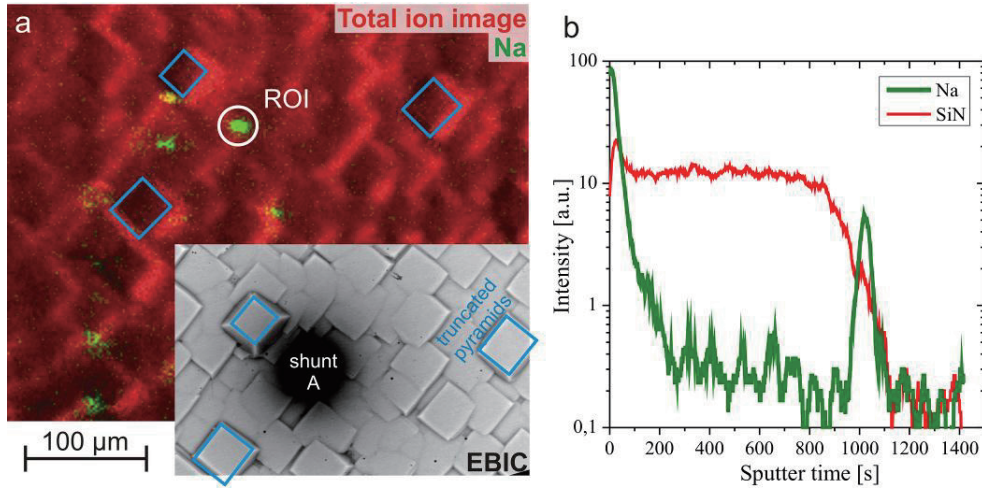


図 3.6 (a) シャント A の ToF-SIMS の Na イオン画像 (green) と全イオン画像から得た表面形状情報 (red) の重ね合わせ. 挿入図は, ToF-SIMS 測定と同じ領域から得た EBIC 画像である. 青い四角形は, ToF-SIMS と EBIC 画像の同じ箇所を示す印である. (b)  $\text{SiN}_x$  層全体に渡る  $\text{SiN}^+$  強度および  $\text{Na}^+$  強度の深さプロファイル. 測定領域 (region of interest: ROI) は白色のマーカーで示している (文献 [20] より引用).

マイグレーションしてきた Na が  $\text{SiN}_x$  を通り抜けて, バルク内部にまで拡散していることを示している. この事実は, 一般的には Na に対する高い拡散バリア性能を有する  $\text{SiN}_x$  パッシベーション膜 [23] できても, PID 負荷の下では Na の有効な拡散障壁にはならないことを示唆している. Wilson ら [24] の結果によれば, 0.5 MV/cm の電界および 80 °C の温度のもとでは,  $\text{Na}^+$  が 80 nm の  $\text{SiN}_x$  膜を通り抜けるのに必要な時間は 25 min である.

Bauer ら [18] および Naumann ら [19] は, PID シャントと Na の蓄積が同じ局所領域で生じることを, ToF-SIMS および電子ビーム誘起電流 (electron beam-induced current: EBIC) 法によって発見した (図 3.5 および図 3.6). 例えば, 図 3.5c に暗い点として現れている EBIC シグナルの弱い箇所が, 図 3.5d における Na の蓄積している領域と対応していることがわかる. また, 双方が点状の局所領域に制限されていることもわかる. 同様の結果が図 3.6 にも示されている. これらの知見は, シャントと Na の蓄積が直接的に関係していることを示している. Naumann ら [20, 21] は, PID における Na のシャントメカニズムを説明する重要な結果を報告している. 図 3.7 の左側の写真は, PID を生じたセルの Si の表面で終端した積層欠陥の透過電子顕微鏡 (transmission electron microscope: TEM) の明視野像である. 図 3.7 の右側の画層は, 積層欠陥周辺

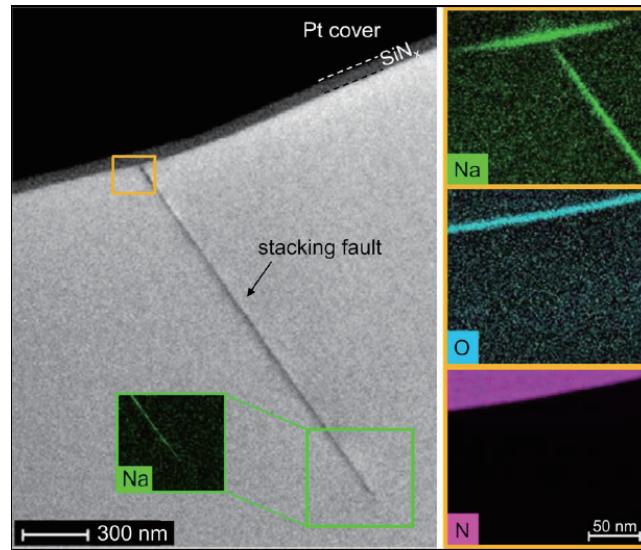


図 3.7 左図は PID の影響を受けた積層欠陥の明視野 TEM 画像を示す。右の 3 枚の画像は、STEM モードで得られた Si および  $\text{SiN}_x$  界面近傍の積層欠陥の EDX マッピング像であり、上から Na, O, および N 元素のマッピングである。左図中の挿入図は積層欠陥下端の Na の EDX マッピング像である（文献 [21] より引用）。

のエネルギー分散型 X 線分光法（energy dispersive X-ray spectroscopy: EDX）による Na, O, および N のマッピング像を示している。Na の EDX マッピングは積層欠陥に沿って強いシグナル強度を示しており、PID を生じた後、エミッタ表面に存在する積層欠陥が Na で修飾されることを示している（以下、Na に修飾された積層欠陥を、単に Na 積層欠陥と呼ぶ）。同様の報告が、国立再生可能エネルギー研究所（National Renewable Energy Laboratory: NREL）からもなされている [25, 26]。また Naumann らの別の報告 [22] により、PID 試験前にはセルには積層欠陥が存在せず、PID 試験中に積層欠陥の形成と積層欠陥の Na による修飾が同時に生じることがわかった。PID 試験前の Si 表面の転位の数密度と積層欠陥の数密度が同じオーダーであることから、転位を核にして積層欠陥が形成されるモデルが提案された。

これらの知見に基づき、Naumann ら [21] は、シャントのメカニズムを以下のように説明した。図 3.8 は、PID 負荷のかかっている状態の太陽電池モジュールの断面構造の概略図である。カバーガラスあるいはその他のモジュール部材中に不純物として含まれる  $\text{Na}^+$  イオンは、フレームとセルとの間にかかっている電界の助けを借りて、セルに向かってドリフトし、 $\text{SiN}_x$  パッシベーション層の表面に達する。それらの  $\text{Na}^+$  イオンは、 $\text{SiN}_x$  パッシベーション膜を通り抜け、 $\text{SiN}_x/\text{Si}$  界面に到達する。 $\text{SiN}_x/\text{Si}$  界面層に蓄積した  $\text{Na}^+$  の一部が転位に集ま

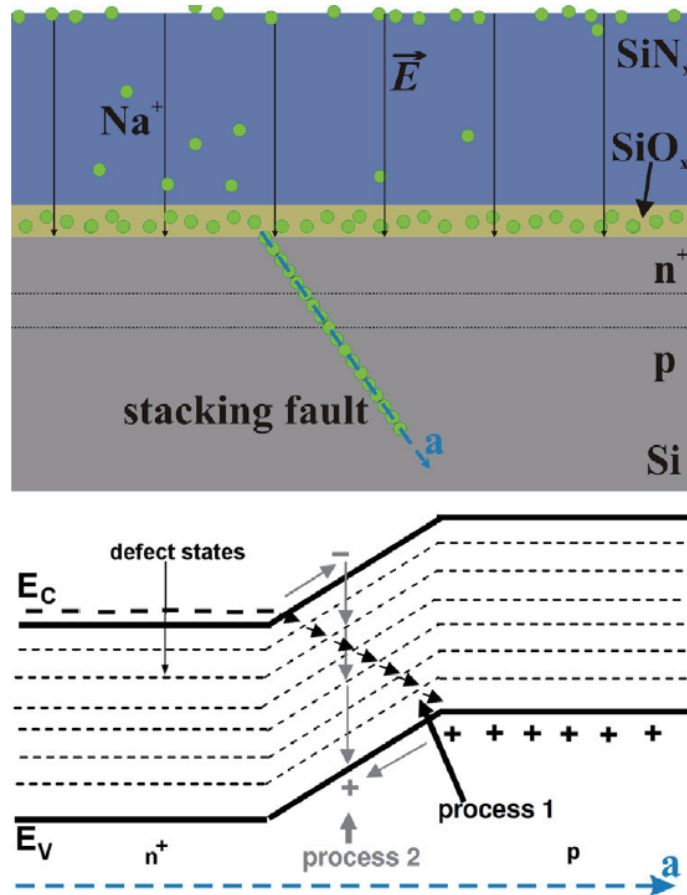


図 3.8 太陽電池の断面構造の概略図.  $\text{SiN}_x$  パッシベーション層にかかる電界によって  $\text{Na}^+$  イオンが Si の表面へと拡散していく. Na は薄い界面  $\text{SiO}_x$  層中に広がるようにして分布し, そこから積層欠陥へと拡散していく. 下図は, 積層欠陥に沿った予想されるバンド構造の概略図である. Na の濃度が高い場合は, Process 1 に示されるように, 電流はその積層欠陥に沿ったホッピング伝導によって生じる. Na 濃度が比較的低い場合は, 電流は積層欠陥における再結合を伴う再結合電流として流れる (Process 2). 図は文献 [21] からの引用である.

り, そこで面状に蓄積し, Na 積層欠陥を形成する [22]. 積層欠陥に導入された Na は欠陥準位を形成する. もし, 積層欠陥内の局所的な Na 密度が非常に高い場合, それらの Na の軌道が隣り合った Na の軌道と重なり合い, Na が作る欠陥準位は分裂する. この場合, 電子はそれらの軌道間のホッピング伝導によって輸送されると考えられる (図 3.8 中の “Process 1”). Na の蓄積した積層欠陥が p-n 接合を貫いている場合, その積層欠陥は 2 次元の導電性薄膜のように振る舞うと予想され, 結果として p-n 接合の短絡, すなわちシャントをもたらす. 欠陥密度が比較的低い場合, 空乏層の同じ位置で, 異なるエネルギー準位を有する欠陥を介した再結合が生じる可能性がある (図 3.8 における “Process 2”). こ

のような再結合は、ダイオードの顕著に高い理想因子の原因となる可能性がある。最近、Ziebarthら [27] は、積層欠陥がNaで完全に修飾された場合に、NaがSiバルク中に格子間原子として存在する場合よりも系のエネルギーが下がることを、数値計算により明らかにした。このことは、Naumannらの報告した結果 [20, 21] と矛盾しない。

### 3.3.3 回復現象

興味深いことに、p型c-Si太陽電池モジュールのPIDは電圧に対して可逆である。フレームを基準にしてセルに対して負のバイアスがかかることで生じたPIDが、その後の逆電圧の印加によって回復することが報告されている [2, 3]。また、電圧の印加がない場合でも、高温に保管することでPIDが回復する傾向にあることがわかっている [28]。Lauschら [28] は、PIDの回復の最中にNaが積層欠陥の外へと拡散していくことを発見した。これは、PIDの回復がNaの拡散によって制限される現象であることを示唆している [20, 21, 28]。Masudaら [29] は、PIDを生じた太陽電池が長時間の室温環境における保管によっても完全に回復することを報告した。これは例えば460日間という非常に長い期間で生じる現象である。一方で、同程度に劣化した太陽電池モジュールに対して正バイアスを加えても、室温放置とは対比的に、劣化が完全に回復しないという興味深い結果も報告されている [29]。

### 3.3.4 抑止法

PID抑止の観点から、これまでに様々なアプローチが提案されている。

石英ガラスあるいは化学強化ガラス<sup>\*4</sup>をモジュールのカバーガラスとして用いることで、PIDを有効に低減できることが報告された [13, 30]。Kajisaら [31] は、カバーガラスの代わりにアクリル板を用いることで、PIDを防止できることを報告した。またHaraら [32] は、カバーガラスの内側の面に形成したTiO<sub>2</sub>薄膜がPIDの抑制に有効に働くことを報告した。

また、PIDは、体積抵抗率の高い封止材を用いる [13, 33]、あるいはポリエチレン薄膜 [34] やアイオノマー薄膜 [35] をガラスと封止材あるいはセルと封止材の間に挿入することで防止または低減できることがわかっている。これらの手法を用いることでリーク電流が小さくなるため [13, 35]、体積抵抗率の高い封止材やその薄膜がNa<sup>+</sup>に対するバリア効果を有すると信じられている。しかしな

---

<sup>\*4</sup> この化学強化ガラスは、ガラスの表層に存在するNaをカリウム (K) で置き換えたものである。

がら、顕著に体積抵抗率の高いアイオノマーであっても、 $\text{Na}^+$  のドリフトを防ぐことはできないという報告もある [36]. Naumann ら [37] は、高体積抵抗率の封止材による PID の低減効果は、それらの封止材中の  $\text{Na}^+$  のバリア効果に起因するものではなく、 $\text{SiN}_x$  膜にかかる電圧が小さくなることによる  $\text{SiN}_x$  中の  $\text{Na}$  のドリフトの低減に起因すると報告した. Jonai ら [38] は、EVA の架橋率や膜厚を増大させることで、PID の程度が小さくなることを報告した.

上述の PID 抑止策は、PID を防ぐという点だけで見ると非常に有効である. しかしながら、モジュール部材を従来のものから別のものに置き換えることは、大幅なコストの増加につながる. したがって、太陽光発電システムの発電コストの観点から見れば、それらの対策は好ましくない. 一方で、提案されたセルレベル PID 抑止法の中には、コストの増大を抑えつつ劣化を抑制できる手法がある. エミッタ層上の  $\text{SiN}_x$  パッシベーション膜の化学組成をシリコンリッチ側に調整することで、PID を抑制できるとの報告がある [2, 6, 39]. これは、シリコンリッチに調整した  $\text{SiN}_x$  膜の導電率の上昇に伴い  $\text{SiN}_x$  膜にかかる電界が小さくなり、結果として膜中の  $\text{Na}^+$  のドリフトが低減したためであると解釈されている.  $\text{SiN}_x$  膜の化学組成の調整は、化学気相成長 (chemical vapor deposition: CVD) プロセスにおけるシラン ( $\text{SiH}_4$ ) ガスおよびアンモニア ( $\text{NH}_3$ ) ガスの流量比を変化させることで実現可能であり、プロセスおよび材料コストの増大は無い. ゆえに、この手法を用いることで、材料コストの増大なしに PID を有効に低減可能である. しかしながら、反射防止特性を元に最適化された  $\text{SiN}_x$  の組成を変更することは、 $\text{SiN}_x$  膜における寄生吸収の増大という観点からはあまり好ましくない. \*<sup>5</sup>Mishina ら [40, 41] は、成膜速度の速い空洞カソードを用いたプラズマ CVD (plasma-enhanced CVD: PECVD) を用いて作製した通常の組成の  $\text{SiN}_x$  膜に、PID の低減効果があることを報告した. この PID 低減効果は、成膜速度が速いために膜中の酸素濃度が低くなり、結果として膜の電気抵抗率が低下したことに起因する可能性がある. Du ら [42] は、リンガラス (phosphorous silicate glass: PSG) 層をエミッタと  $\text{SiN}_x$  膜の間に挿入することで、変換効率をほとんど損なうことなく p 型 c-Si 太陽電池セルの PID 耐性を向上させることに成功した. エミッタ上の PSG 層はエミッタ形成の過程で形成されるが、従来のセルプロセスではこの PSG 層はフッ酸などを用いて除去される. この本来除去される PSG 層を PID 抑止に使用できれば、材料コストの上昇を防ぎつつ、PSG

---

\*<sup>5</sup>  $\text{SiN}_x$  膜の寄生吸収が問題になるのは例えば 350 nm 未満の短波長領域の光に関してであり、この領域の光は EVA 中の UV 吸収剤にほとんど吸収されてしまう. したがって、典型的な低コストのモジュール部材を用いた場合には、この寄生吸収の問題は考えなくて良い. 寄生吸収が問題となるのは、高効率太陽電池モジュールのための高透過性封止材を用いた場合のみである.

層の除去プロセスを省略できるのでプロセスコストはむしろ低減できる。

### 3.3.5 光照射の影響

PID は、システムの発電時、すなわち太陽電池モジュールに光が当たっている際に生じる。したがって、PID に与える光照射の影響は非常に重要である。しかしながら、これまでに、光照射の影響はあまり調査されていない。典型的な p 型 c-Si 太陽電池においては、光照射が PID の進行を遅くすることが報告されている [43, 44]。この効果は、照射光中の UV 成分によって  $\text{SiN}_x$  パッシベーション膜の導電率が上昇し、 $\text{SiN}_x$  にかかる電界が減少したことに由来すると考えられている。

## 3.4 n 型結晶シリコン太陽電池モジュールの電圧誘起劣化

n 型 c-Si 太陽電池モジュールは、変換効率が高いという点で大規模太陽光発電システムに適している。しかしながら、p 型 c-Si 太陽電池モジュールの PID と比較して、n 型 c-Si 太陽電池モジュールの PID に関する報告は少ない。ここで、本論文の主題である n 型 c-Si 太陽電池モジュールの PID に関して、本研究の開始当初までの知見についてまとめる。

### 3.4.1 n 型フロントエミッタ型結晶シリコン太陽電池の電圧誘起劣化

Hara ら [45] は、n-FE c-Si 太陽電池モジュールが、フレームを基準にセルに対して負のバイアスが印加された場合に PID を生じることを報告した。その劣化は、図 3.9 に示されるように、 $V_{oc}$  および  $J_{sc}$  の低下に特徴づけられる。p 型 c-Si 太陽電池モジュールの PID とは異なり、FF の低下は観察されない。図 3.10 に、PID 試験前後の外部量子効率 (external quantum efficiency: EQE)<sup>\*6</sup>測定の結果を示す。これより、PID によって、短波長領域における EQE が大きく低下していることがわかる。短波長の光はセルの表面付近で吸収される傾向にあるので、表面付近での光生成キャリアの損失、すなわち表面再結合が増大していると予想される<sup>\*7</sup>。この PID の原因として、PID 負荷によってフレームからセル

---

<sup>\*6</sup> A-3 を参照

<sup>\*7</sup> EQE 損失の波長依存性に関するより詳しい議論については A-4 を参照。



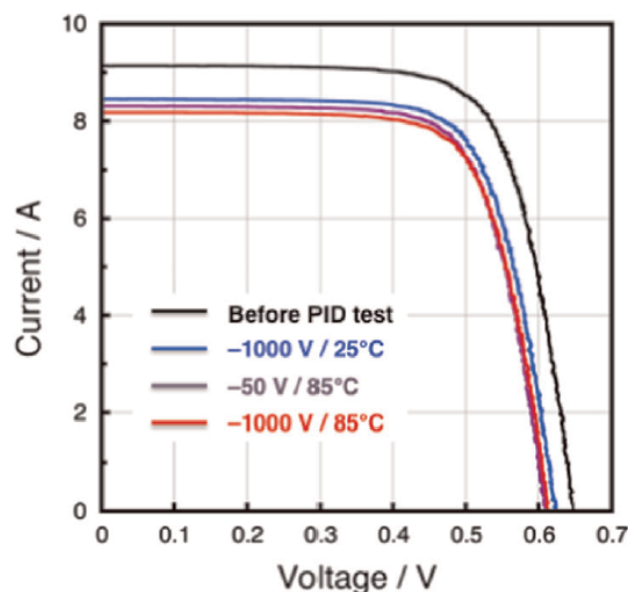


図 3.9 標準的な n-FE c-Si 太陽電池モジュールの 2 h の PID 試験前後の  $I$ - $V$  特性. 黒:PID 試験前, 青:  $-1000$  V,  $25$  °C, 紫:  $-50$  V,  $85$  °C, 赤:  $-1000$  V,  $85$  °C ([45] より引用). モジュールは  $-1000$  V,  $25$  °C, あるいは  $-50$  V,  $85$  °C という比較的緩い条件での PID 試験でも大きな性能低下を示している. このことは, n-FE c-Si 太陽電池モジュールが PID を生じやすいことを示している.

に向かうリーク電流が生じ, その結果としてセル表面の  $\text{SiN}_x$  パッシベーション膜に正の電荷が蓄積することによってエミッタ表面の少数キャリアの電子が表面付近に引き寄せられ再結合を生じるためであると考えられている. このようなメカニズムから, この PID は分極型 (polarization-type) の PID と呼ばれる. この正電荷の起源については  $\text{Na}^+$  などが候補に挙げられているが, 詳細に議論した報告はこれまでにない. 第 4 章において, 劣化速度や回復挙動から, 正電荷の起源について議論する.

### 3.4.2 n 型リアエミッタ型結晶シリコン太陽電池の電圧誘起劣化

我々は,  $p^+$  エミッタが太陽電池の裏面側に位置する n 型 c-Si 太陽電池, すなわち n-RE c-Si 太陽電池セルが, フレームからセルに対して負バイアスがかかった場合に PID を示すことを報告した [46]. 図 3.11 に示すように, その PID は,  $V_{oc}$  の低下に特徴づけられる. この劣化は, 光吸収層の表面に形成された Na 積層欠陥が再結合中心として働き, バルク再結合が活性化されたために生じると考えられている. p 型 c-Si 太陽電池と異なり, p-n 接合はセルの裏側に存在する

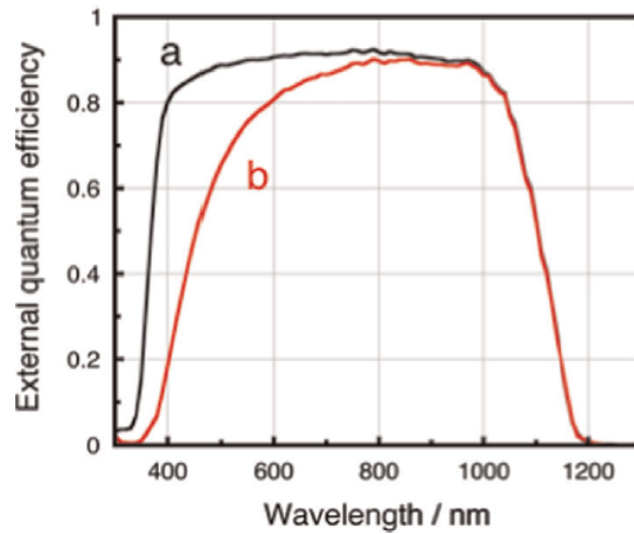


図 3.10 標準的な n-FE c-Si 太陽電池モジュールの (a) PID 試験前および (b)  $-1000$  V,  $85$  °C, 2 h の PID 試験後の EQE スペクトル (文献 [45] より引用). PID 試験後において, 300–700 nm の短波長領域における顕著な低下が観察される.

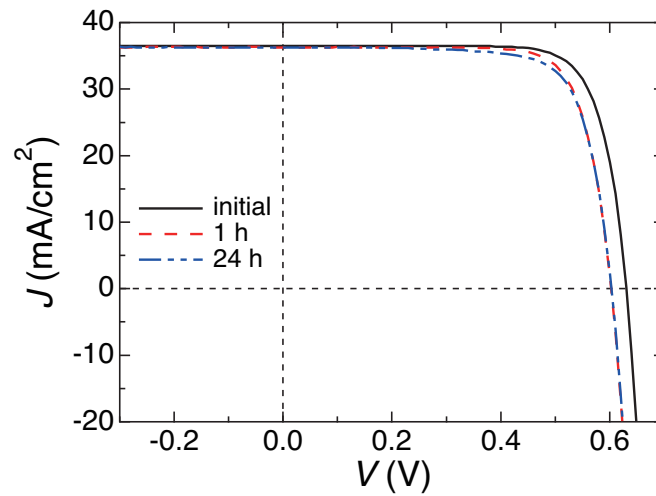


図 3.11 n-RE c-Si 太陽電池モジュールの PID 試験前後の  $J$ - $V$  特性. PID 試験の条件は  $-1000$  V,  $85$  °C である. 劣化は主に  $V_{oc}$  の低下に特徴づけられる (文献 [46] より引用).

ので, たとえ Na 積層欠陥が形成されたとしても, p-n 接合の短絡は生じない.

### 3.4.3 n型バックコンタクト型結晶シリコン太陽電池モジュールの電圧誘起劣化

3.1 節で説明したように、n 型 IBC c-Si 太陽電池モジュールは、正のバイアス負荷の下で  $V_{oc}$  および  $J_{sc}$  の低下に特徴づけられる PID を示す [4]。この原因は、パッシベーション膜への負電荷の蓄積によって生じる。電荷の正負は異なるものの、電荷の蓄積が原因という点で、n-FE c-Si 太陽電池モジュールの PID と同じ現象であるとみなされている。表面に  $p^+$  のフローティングエミッタ\*<sup>8</sup>が存在する n 型 IBC c-Si 太陽電池モジュールの場合には、PID は負のバイアス下で生じる [47]。

一方、通常の（フローティングエミッタでない）n 型 IBC c-Si 太陽電池モジュールも、負バイアス下で劣化を生じる事がわかっている [48]。これは主に  $V_{oc}$  の低下によって特徴づけられ、これは n-RE c-Si 太陽電池モジュールの PID と同様である。劣化のメカニズムも n-RE c-Si 太陽電池モジュールと同様に考えられており [46, 48]、おそらく両者は同じ現象である。

## 3.5 加速試験法

短期間で劣化したモジュールを得るあるいは PID 耐性を評価するために、PID 加速試験が用いられてきた。主なものは以下の通りである：

1. モジュールのカバーガラス（およびフレーム）上に水を張り、フレームからセルに対して電圧を印加 [1]、
2. 湿熱劣化試験チャンバー内においてフレームとセルとの間に電圧を印加 [3]、
3. カバーガラス全面にアルミの板を設置し、そこからセルに対して電圧を印加 [32]。

本研究では、劣化したモジュールを得るために上記の 3 番目の手法を用いた。この加速試験は PID 挙動をよく再現するが、非常に過酷な試験であることが知られている。例えば図 3.12 に示すように、mc-Si 太陽電池は 2 h の PID 試験でほとんど発電しなくなり、アモルファスシリコン（a-Si）太陽電池モジュールは 3

---

\*<sup>8</sup> 通常の n 型 IBC セルの表面パッシベーション膜の直下には n 型ベース層があるか  $n^+$  層が設けられている。一方で、パッシベーション膜直下に  $p^+$  反転層を形成した太陽電池構造が提案されている。その反転層をフローティングエミッタと呼ぶ。本論文で用いた FE という略語はフロントエミッタを指しており、フローティングエミッタでないことに注意。

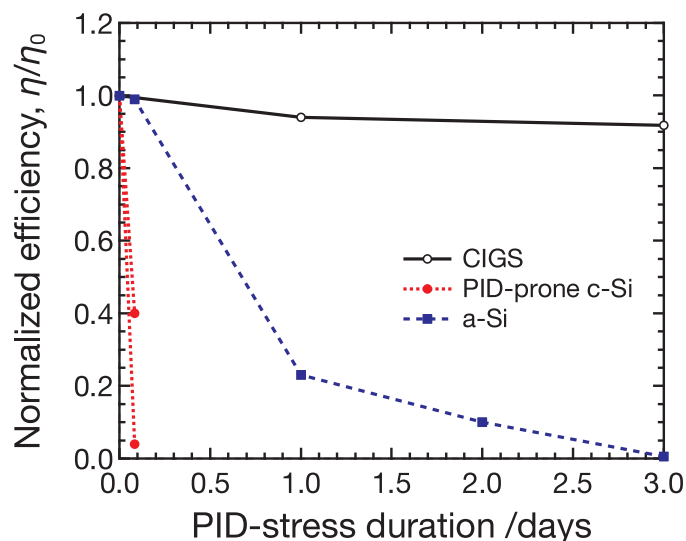


図 3.12 Cu(In,Ga)Se<sub>2</sub> (CIGS) 薄膜太陽電池モジュール, mc-Si 太陽電池モジュール, およびスーパーストレート型 a-Si 薄膜太陽電池モジュールの規格化した変換効率  $\eta/\eta_0$  と PID 負荷時間の関係 (文献 [49] より引用). PID 試験は, 温度 85 °C にて, カバーガラスあるいはフロントガラス基板上に設置したアルミ板を基準に, セルの短絡した電極に対して  $-1000$  V の電圧を印加することで行われた.

d の PID 試験の後全く発電しなくなった [49]. 現在のところ, PID 加速試験が実際の屋外使用期間とどう対応するかはよくわかっていない. そもそも屋外試験のデータが不足しているため, PID 加速試験と実使用との対応を研究した例は非常に少ない [50]. 本研究では, 劣化速度の議論は, 同じ手法の中で相対的に比較する.

## 参考文献

- [1] S. Pingel, O. Frank, M. Winkler, S. Daryan, T. Geipel, H. Hoehne, and J. Berghold, Potential induced degradation of solar cells and panels, in: Proceedings of 35th IEEE Photovoltaic Specialists Conference, June 20–25, Honolulu, HI, USA, 2010, pp. 2817–2822.
- [2] J. Berghold, O. Frank, H. Hoehne, S. Pingel, B. Richardson, and M. Winkler, Potential induced degradation of solar cells and panels, in: Proceedings of the 25th European Photovoltaic Solar Energy Conference and Exhibition / 5th World Conference on Photovoltaic Energy Conversion, September 6–10, Valencia, Spain, 2010, pp. 3753–3759.

- [3] P. Hacke, M. Kempe, K. Terwilliger, S. Glick, N. Call, S. Johnston, S. Kurtz, I. Bennett, and M. Kloos, Characterization of multicrystalline silicon modules with system bias voltage applied in damp heat, in: Proceedings of the 25th European Photovoltaic Solar Energy Conference and Exhibition / 5th World Conference on Photovoltaic Energy Conversion, September 6–10, Valencia, Spain, 2010, pp. 3760–3765.
- [4] R. Swanson, M. Cudzinovic, D. DeCeuster, V. Desai, J. Jürgens, N. Kaminar, W. Mulligan, L. Rodrigues-Barbosa, D. Rose, D. Smith, A. Terao, and K. Wilson, The surface polarization effect in high-efficiency silicon solar cells, in: Technical Digest of the 15th International Photovoltaic Science and Engineering Conference, October 10–15, Shanghai, China, 2005, pp. 410–411.
- [5] W. Luo, Y. S. Khoo, P. Hacke, V. Naumann, D. Lausch, S. P. Harvey, J. P. Singh, J. Chai, Y. Wang, A. G. Aberle, and S. Ramakrishna, Potential-induced degradation in photovoltaic modules: A critical review, *Energy and Environmental Science* **10** (2017) 43–68.
- [6] H. Nagel, A. Metz, and K. Wangemann, Crystalline Si solar cells and modules featuring excellent stability against potential-induced degradation, in: Proceedings of the 26th European Photovoltaic Solar Energy Conference and Exhibition, September 5–9, Hamburg, Germany, 2011, pp. 3107–3112.
- [7] C. Taubitz, M. Schütze, and M. B. Koentopp, Towards a kinetic model of potential-induced shunting, in: Proceedings of the 27th European Photovoltaic Solar Energy Conference and Exhibition, September 24–28, Frankfurt, Germany, 2012, pp. 3172–3176.
- [8] D. Lausch, V. Naumann, O. Breitenstein, J. Bauer, A. Graff, J. Bagdahn, and C. Hagendorf, Potential-induced degradation (PID): Introduction of a novel test approach and explanation of increased depletion region recombination, *IEEE Journal of Photovoltaics* **4** (2014) 834–840.
- [9] S. Hoffmann and M. Koehl, Effect of humidity and temperature on the potential-induced degradation, *Progress in Photovoltaics: Research and Applications* **22** (2014) 173–179.
- [10] P. Hacke, S. Spataru, K. Terwilliger, G. Perrin, S. Glick, S. Kurtz, and J. Wohlgemuth, Accelerated testing and modeling of potential-induced degradation as a function of temperature and relative humidity, *IEEE Journal of Photovoltaics* **5** (2015) 1549–1553.

- [11] S. Suzuki, N. Nishiyama, S. Yoshino, T. Ujio, S. Watanabe, T. Doi, A. Masuda, and T. Tanahashi, Acceleration of potential-induced degradation by salt-mist preconditioning in crystalline silicon photovoltaic modules, *Japanese Journal of Applied Physics* **54** (2015) 08KG08.
- [12] M. B. Koentopp, M. Kröber, and C. Taubitz, Toward a PID test standard: Understanding and modeling of laboratory tests and field progression, *IEEE Journal of Photovoltaics* **6** (2016) 252–257.
- [13] P. Hacke, K. Terwilliger, R. Smith, S. Glick, J. Pankow, M. Kempe, S. Kurtz, I. Bennett, and M. Kloos, System voltage potential-induced degradation mechanisms in PV modules and methods for test, in: Proceedings of the 37th IEEE Photovoltaic Specialists Conference, June 19–24, Seattle, WA, USA, 2011, pp. 814–820.
- [14] V. Naumann, D. Lausch, and C. Hagendorf, Sodium decoration of PID-s crystal defects after corona induced degradation of bare silicon solar cells, *Energy Procedia* **77** (2015) 397–401.
- [15] Z. Xiong, T. M. Walsh, and A. G. Aberle, PV module durability testing under high voltage biased damp heat conditions, *Energy Procedia* **8** (2011) 384–389.
- [16] Y.-C. Chen, C.-C. Wang, S.-H. Yang, Y.-H. Wang, C.-T. Tsai, K.-C. Lin, G.-F. Chen, and W. K. W. Huang, Improvements on PID for c-Si based solar cells, presented at 2014 NREL Photovoltaic Module Reliability Workshop, 2014.
- [17] V. Naumann, C. Hagendorf, S. Grosser, M. Werner, and J. Bagdahn, Micro structural root cause analysis of potential induced degradation in c-Si solar cells, *Energy Procedia* **27** (2012) 1–6.
- [18] J. Bauer, V. Naumann, S. Großer, C. Hagendorf, M. Schütze, and O. Breitenstein, On the mechanism of potential-induced degradation in crystalline silicon solar cells, *Physica Status Solidi: Rapid Research Letters* **6** (2012) 331–333.
- [19] V. Naumann, D. Lausch, S. Großer, M. Werner, S. Swatek, C. Hagendorf, and J. Bagdahn, Microstructural analysis of crystal defects leading to potential-induced degradation (PID) of Si solar cells, *Energy Procedia* **33** (2013) 76–83.
- [20] V. Naumann, D. Lausch, A. Graff, M. Werner, S. Swatek, J. Bauer, A. Hähnel, O. Breitenstein, S. Großer, J. Bagdahn, and C. Hagendorf, The

- role of stacking faults for the formation of shunts during potential-induced degradation of crystalline Si solar cells, *Physica Status Solidi: Rapid Research Letters* **7** (2013) 315–318.
- [21] V. Naumann, D. Lausch, A. Hähnel, J. Bauer, O. Breitenstein, A. Graff, M. Werner, S. Swatek, S. Großer, J. Bagdahn, and C. Hagendorf, Explanation of potential-induced degradation of the shunting type by Na decoration of stacking faults in Si solar cells, *Solar Energy Materials and Solar Cells* **120** (2014) 383–389.
- [22] V. Naumann, C. Brzuska, M. Werner, S. Großer, and C. Hagendorf, Investigations on the formation of stacking fault-like PID-shunts, *Energy Procedia* **92** (2016) 569–575.
- [23] J. W. Osenbach and S. S. Voris, Sodium diffusion in plasma-deposited amorphous oxygen-doped silicon nitride (a-SiON:H) films, *Journal of Applied Physics* **63** (1988) 4494–4500.
- [24] M. Wilson, A. Savtchouk, P. Edelman, D. Marinskiy, and J. Lagowski, Drift characteristics of mobile ions in SiN<sub>x</sub> films and solar cells, *Solar Energy Materials and Solar Cells* **142** (2015) 102–106.
- [25] S. P. Harvey, J. A. Aguiar, P. Hacke, H. Guthrey, S. Johnston, and M. Al-Jassim, Sodium accumulation at potential-induced degradation shunted areas in polycrystalline silicon modules, *IEEE Journal of Photovoltaics* **6** (2016) 1440–1445.
- [26] S. P. Harvey, J. Moseley, A. Norman, A. Stokes, B. Gorman, P. Hacke, S. Johnston, and M. Al-Jassim, Investigating PID shunting in polycrystalline silicon modules via multiscale, multitechnique characterization, *Progress in Photovoltaics: Research and Applications* **26** (2018) 377–384.
- [27] B. Ziebarth, M. Mrovec, C. Elsässer, and P. Gumbsch, Potential-induced degradation in solar cells: Electronic structure and diffusion mechanism of sodium in stacking faults of silicon, *Journal of Applied Physics* **116** (2014) 093510.
- [28] D. Lausch, V. Naumann, A. Graff, A. Hähnel, O. Breitenstein, C. Hagendorf, and J. Bagdahn, Sodium outdiffusion from stacking faults as root cause for the recovery process of potential-induced degradation (PID), *Energy Procedia* **55** (2014) 486–493.
- [29] A. Masuda, M. Akitomi, M. Inoue, K. Okuwaki, A. Okugawa, K. Ueno, T. Yamazaki, and K. Hara, Microscopic aspects of potential-induced degra-

- ation phenomena and their recovery processes for p-type crystalline Si photovoltaic modules, *Current Applied Physics* **16** (2016) 1659–1665.
- [30] M. Kambe, K. Hara, K. Mitarai, S. Takeda, M. Fukawa, N. Ishimaru, and M. Kondo, PID-free c-Si PV module using alminosilicate chemically strengthened glass, in: Proceedings of the 28th European Photovoltaic Solar Energy Conference and Exhibition, September 30–October 4, Paris, France, 2013, pp. 2861–2864.
- [31] T. Kajisa, H. Miyauchi, K. Mizuhara, K. Hayashi, T. Tokimitsu, M. Inoue, K. Hara, and A. Masuda, Novel lighter weight crystalline silicon photovoltaic module using acrylic-film as a cover sheet, *Japanese Journal of Applied Physics* **53** (2014) 092302.
- [32] K. Hara, H. Ichinose, T. N. Murakami, and A. Masuda, Crystalline Si photovoltaic modules based on TiO<sub>2</sub>-coated cover glass against potential-induced degradation, *RSC Advances* **4** (2014) 44291–44295.
- [33] S. Koch, J. Berghold, O. Okoroafor, S. Krauter, and P. Grunow, Encapsulation influence on the potential induced degradation of crystalline silicon cells with selective emitter structures, in: Proceedings of the 27th European Photovoltaic Solar Energy Conference and Exhibition, September 24–28, Frankfurt, Germany, 2012, pp. 1991–1995.
- [34] K. Hara, S. Jonai, and A. Masuda, Crystalline Si photovoltaic modules functionalized by a thin polyethylene film against potential and damp-heat-induced degradation, *RSC Advances* **5** (2015) 15017–15023.
- [35] J. Kapur, K. M. Stika, C. S. Westphal, J. L. Norwood, and B. Hamzavytehrany, Prevention of potential-induced degradation with thin ionomer film, *IEEE Journal of Photovoltaics* **5** (2015) 219–223.
- [36] A. Masuda, Y. Hara, and S. Jonai, Consideration on Na diffusion and recovery phenomena in potential-induced degradation for crystalline Si photovoltaic modules, *Japanese Journal of Applied Physics* **55** (2016) 02BF10.
- [37] V. Naumann, K. Ilse, and C. Hagendorf, On the discrepancy between leakage currents and potential-induced degradation of crystalline silicon modules, in: Proceedings of the 28th European Photovoltaic Solar Energy Conference and Exhibition, 30 September–4 October, Paris, France, 2013, pp. 2994–2997.
- [38] S. Jonai, K. Hara, Y. Tsutsui, H. Nakahama, and A. Masuda, Relationship between cross-linking conditions of ethylene vinyl acetate and potential



- induced degradation for crystalline silicon photovoltaic modules, *Japanese Journal of Applied Physics* **54** (2015) 08KG01.
- [39] S. Koch, D. Nieschalk, J. Berghold, S. Wendlandt, S. Krauter, and P. Grunow, Potential induced degradation effects on crystalline silicon cells with various antireflective coatings, in: Proceedings of the 27th European Photovoltaic Solar Energy Conference and Exhibition, September 24–28, Frankfurt, Germany, 2012, pp. 1985–1990.
- [40] K. Mishina, A. Ogishi, K. Ueno, T. Doi, K. Hara, N. Ikeno, D. Imai, T. Saruwatari, M. Shinohara, T. Yamazaki, A. Ogura, Y. Ohshita, and A. Masuda, Investigation on antireflection coating for high resistance to potential-induced degradation, *Japanese Journal of Applied Physics* **53** (2014) 03CE01.
- [41] K. Mishina, A. Ogishi, K. Ueno, S. Jonai, N. Ikeno, T. Saruwatari, K. Hara, A. Ogura, T. Yamazaki, T. Doi, M. Shinohara, and A. Masuda, Plasma-enhanced chemical-vapor deposition of silicon nitride film for high resistance to potential-induced degradation, *Japanese Journal of Applied Physics* **54** (2015) 08KD12.
- [42] C.-H. Du, C.-H. Chen, C.-H. Lung, S.-Y. Chen, L.-Y. Li, Y.-H. Lin, and J. A. Yeh, A well-controlled PSG layer on silicon solar cells against potential induced degradation, *ECS Journal of Solid State Science and Technology* **4** (2015) 97–100.
- [43] P. Hacke, K. Terwilliger, S. Glick, G. Tamizhmani, S. Tatapudi, C. Stark, S. Koch, T. Weber, J. Berghold, S. Hoffmann, M. Koehl, S. Dietrich, M. Ebert, and G. Mathiak, Interlaboratory study to determine repeatability of the damp-heat test method for potential-induced degradation and polarization in crystalline silicon photovoltaic modules, *IEEE Journal of Photovoltaics* **5** (2015) 94–101.
- [44] A. Masuda and Y. Hara, Effect of light irradiation during potential-induced degradation tests for p-type crystalline silicon photovoltaic modules, *Japanese Journal of Applied Physics* **57** (2018) 08RG13.
- [45] K. Hara, S. Jonai, and A. Masuda, Potential-induced degradation in photovoltaic modules based on n-type single crystalline Si solar cells, *Solar Energy Materials and Solar Cells* **140** (2015) 361–365.
- [46] S. Yamaguchi, A. Masuda, and K. Ohdaira, Changes in the current density–voltage and external quantum efficiency characteristics of n-type single-

- crystalline silicon photovoltaic modules with a rear-side emitter undergoing potential-induced degradation, *Solar Energy Materials and Solar cells* **151** (2016) 113–119.
- [47] A. Halm, A. Schneider, V. D. Mihailetschi, L. J. Koduvelikulathu, L. M. Popescu, G. Galbiati, H. Chu, and R. Kopecek, Potential-induced degradation for encapsulated n-type IBC solar cells with front floating emitter, *Energy Procedia* **77** (2015) 356–363.
- [48] V. Naumann, T. Geppert, S. Großer, D. Wichmann, H.-J. Krokoszinski, M. Werner, and C. Hagendorf, Potential-induced degradation at interdigitated back contact solar cells, *Energy Procedia* **55** (2014) 498–503.
- [49] S. Yamaguchi, S. Jonai, K. Hara, H. Komaki, Y. Shimizu-Kamikawa, H. Shibata, S. Niki, Y. Kawakami, and A. Masuda, Potential-induced degradation of Cu(In,Ga)Se<sub>2</sub> photovoltaic modules, *Japanese Journal of Applied Physics* **54** (2015) 08KC13.
- [50] P. Hacke, R. Smith, K. Terwilliger, S. Glick, D. Jordan, S. Johnston, M. Kempe, and S. Kurtz, Acceleration factor determination for potential-induced degradation in crystalline silicon PV modules, in: Proceedings of the 2013 IEEE International Reliability Physics Symposium, 14–18 April, Anaheim, CA, USA, 2013, 4B.1.



## 第4章

# n型フロントエミッタ型結晶シリコン 太陽電池モジュールの電圧誘起劣化メ カニズム

### 4.1 はじめに

近年、n型ベース基板および表面  $p^+$  エミッタを有する n-FE c-Si 太陽電池セルが、その高い変換効率が理由で注目を集めている [1–4]。n-FE c-Si セルは passivated emitter rear totally diffused (PERT) セルおよび passivated emitter and rear cell (PERC) などを含んでいる。これらの n型 c-Si 太陽電池は、少数キャリア寿命の長い高品質な n型ベース材料を有している。この長い少数キャリアライフタイムは不純物の少数キャリアの捕獲断面積が小さいことに由来しており [5]、これが高い変換効率をもたらす。典型的な p型 c-Si 太陽電池は準安定な B-O 複合欠陥の形成が原因で生じる LID を示すことが知られており [6, 7]、これが長期的な使用を考える上でひとつの障害となり得る。これらの太陽電池は顕著な LID がないという点で信頼性が高く、この点で太陽光発電システム中での長期的な使用に適していると考えられる。以上の特長から、n-FE c-Si 太陽電池モジュールは、p型 c-Si 太陽電池モジュールと比較して、大規模太陽光発電システムでの使用により適しているといえる。しかしながら、大規模太陽光発電システムで太陽電池セルを使用する場合、それらの太陽電池セルの PID の挙動や発生メカニズムを理解することが非常に重要となる。

n型 c-Si 太陽電池モジュールの PID に関しては、いくつかの先行研究がある [8–18]。Hara ら [8] は、n-FE c-Si 太陽電池モジュールが、ストリングの負バイアス側で、 $J_{sc}$  および  $V_{oc}$  の低下によって特徴づけられる分極型の PID を示すことを報告した。加えて、その劣化が、 $SiN_x$  パッシベーション膜中に蓄積した正電荷が原因で生じることを提案した。このメカニズムは Swanson ら [9] によつ

て提案された n 型 IBC c-Si 太陽電池モジュールの surface polarization effect のそれと同様である。Bae ら [10] は、PID 試験後の  $\text{SiN}_x$  パッシベーション膜に対して静電容量電圧 ( $C-V$ ) 特性を評価することで、劣化の原因が  $\text{SiN}_x$  膜中に蓄積した正電荷であることを実験的に確かめた。さらに Hara ら [8] は、n-FE c-Si 太陽電池モジュールの PID が室温程度の低温あるいは  $-50\text{ V}$  という非常に低い電圧でも容易に生じることを報告した。これは、この種の PID が、典型的な p 型結晶シリコン太陽電池の PID などと比較して、より深刻な問題であることを示唆している。さらにいえば、この PID は、例えば住宅の屋根上に設置されているような小規模な太陽光発電システムにおいても生じる可能性がある。

この PID に関して、劣化の試験時間依存性を明らかにすることも重要であり、これは試験時間依存性それ自体のみならず劣化メカニズムに関する理解を深めることにもつながる。しかしながら、劣化試験時間依存性の詳細についてはこれまでに報告がない。また、 $\text{SiN}_x$  膜中に蓄積する正電荷の起源は明らかになっていない。

この章では、n-FE c-Si 太陽電池モジュールの PID の試験時間依存性および劣化メカニズムの詳細を明らかにするために行った実験の結果について記述する。まず、セルの表面側に  $p^+$  エミッタを有する n 型の PERT セルから作製した n-FE c-Si 太陽電池モジュールについて PID 試験を行い、PID の試験時間依存性を明らかにする。また、劣化したモジュールに対する正バイアスの印加による劣化の回復について、その回復挙動について調査を行う。その結果に基づき、劣化のメカニズム、特に  $\text{SiN}_x$  パッシベーション膜に蓄積した正電荷の起源について考察する。

## 4.2 実験方法

### 4.2.1 セルおよびモジュール

本実験で用いた n 型 PERT セルの断面構造の概略図を図 4.1 に示す。なお、このセルは豊田工業大学の中村京太郎特任教授からご提供いただいたものである。このセルは表面側に B ドープの  $p^+$  エミッタを、裏面側にリン (P) ドープの  $n^+$  裏面電界 (Back surface field: BSF) 層を有する。表面の  $p^+$  エミッタは PECVD によって作製された  $\text{SiN}_x$  膜および熱酸化によって作製された  $\text{SiO}_2$  膜で構成される積層膜でパッシベーションされている。一方で、裏面の  $n^+$ -BSF 層は PECVD による単層の  $\text{SiN}_x$  膜でパッシベーションされている。セルの両面には、スクリーン印刷による銅 (Cu) バスバーを有する銀 (Ag) グリッド電極が形成されている。セル面積は  $156 \times 156\text{ mm}^2$  である。

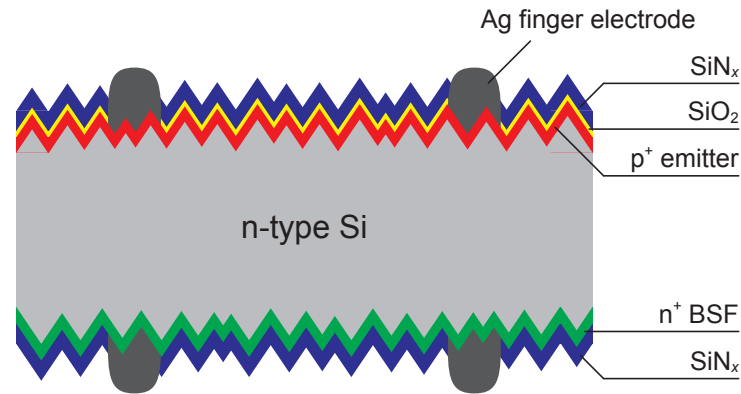


図 4.1 本実験で用いた n 型 PERT セルの断面構造の概略図. n 型の c-Si ベース層を有し, 表面側に  $\text{SiO}_2$  および  $\text{SiN}_x$  の積層膜でパッシベーションされた  $\text{p}^+$  エミッタ層を有する. 裏面側には, 単層の  $\text{SiN}_x$  膜でパッシベーションされた  $\text{n}^+$  の全面 BSF 層を持つ. このセルは Cu のバスバーを両面に有しているが, 図中には示されていない.

このセルを  $20 \times 20 \text{ mm}^2$  の小片に劈開し, 標準的なインターコネクターリボンをセル両面の Cu バスバーにはんだ付けした. はんだ付けの後, カバーガラス (3.2 mm) / EVA シート (450  $\mu\text{m}$ , ファストキュア) / SHJ セル / EVA シート (450  $\mu\text{m}$ , ファストキュア) / バックシート (326  $\mu\text{m}$ , ポリフッ化ビニル (38  $\mu\text{m}$ ) / ポリエチレンテレフタレート (250  $\mu\text{m}$ ) / ポリフッ化ビニル (38  $\mu\text{m}$ ) の 3 層構造) という積層構造を作製した. これをモジュールラミネーターを用いて, 真空ラミネートした. ラミネートのプロセスは, 5 min の脱泡工程および 15 分の接着工程で構成される. 脱泡工程ではモジュールを真空中で加熱し, 接着工程ではモジュールを真空中で加圧しながら加熱した. 両工程の間, モジュールをガラス面を下にして 135  $^{\circ}\text{C}$  のホットプレート上に置くことで加熱した.

#### 4.2.2 電圧誘起劣化試験および評価

PID 試験は, 85  $^{\circ}\text{C}$  の環境下で, カバーガラス上に設置したアルミ (Al) 板を基準に, 短絡したセルのインターコネクターに対して -1000 V の電圧を印加することにより行った (図 4.2). 湿度制御は行っていないが, 85  $^{\circ}\text{C}$  に昇温することで湿度が相対湿度で約 2%RH 以下まで低下することを確認した. ゆえに, この試験においては, 外部からの水分の浸入は無視できる.

セルの劣化を評価するために, PID 試験前後のダークおよび  $1 \text{ sun}^{*1}$  照射下における  $J-V$  測定を行った.  $J-V$  測定の結果から,  $J_{\text{sc}}$ ,  $V_{\text{oc}}$ , FF, および  $P_{\text{max}}$

\*1 A-5 を参照.

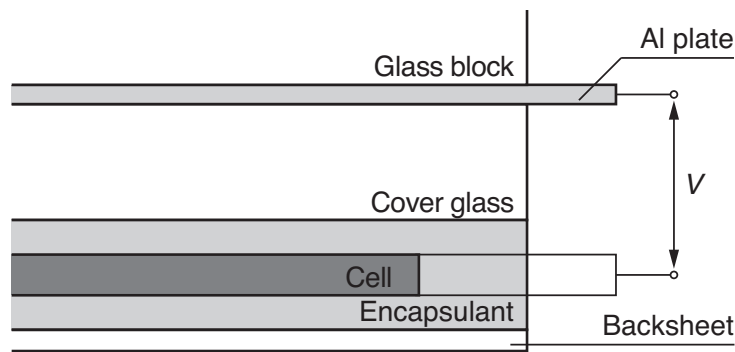


図 4.2 PID 試験の概略図. カバーガラス上に設置した Al 板を基準に, 短絡したセルの電極に負バイアスを印加することで PID 試験を行った.

を得た. また,  $J$ - $V$  測定と併せて, 300–1200 nm の波長領域における EQE 測定を行った. すべての測定は 25 °C の室温にて行った.

n-FE c-Si セルの PID の進行度合いに与える電圧の影響を調べるために, 85 °C にて,  $-1500$  V というより高い電圧を印加して PID 試験を行った. さらに,  $-1000$  V, 85 °C の条件で 5 min あるいは 10 min の PID 試験を行うことで事前に劣化させたモジュールに対して, 85 °C にて  $+1000$  V を印加することで回復試験を行った.

劣化メカニズムに関する知見を得るために, p 型 c-Si 基板上に  $\text{SiO}_2$  および 70 nm の膜厚の  $\text{SiN}_x$  膜を堆積した試料に対して, 水銀プローブを用いて  $C$ - $V$  測定を行った.  $\text{SiO}_2$  膜および  $\text{SiN}_x$  膜はセルと同様の条件で作製を依頼したものである. また, 裏面電極として, スクリーン印刷を用いて塗布した Al ペーストを 800 °C にて焼成したものを使用した. この試料に対して, セルレベルの PID 試験法<sup>\*2</sup>を用いて, 65 °C,  $-1000$  V の条件下で PID 試験を行い, その PID 試験前後において 300 kHz の高周波を用いた  $C$ - $V$  測定を行った. 得られた  $C$ - $V$  曲線からフラットバンド電圧を読み取り, PID 試験前後の固定電荷密度  $Q_f$  を計算<sup>\*3</sup>した. また, 石英基板上に 700 nm の  $\text{SiN}_x$  を堆積し, この膜に対して電子スピン共鳴 (electron spin resonance: ESR) 測定<sup>\*4</sup>を行うことで膜中の K センター密度に関する情報を得た. この  $\text{SiN}_x$  膜もセルの  $\text{SiN}_x$  膜と全く同様な条件で作製されたものであるが, ESR のシグナル強度を稼ぐために, 膜厚をセルの場合の 10 倍に設定した. 実セルにおいてはセルの表面にはアルカリテクスチャが形成されているため, その表面積は平坦基板と比べて 1.73 倍になって

\*2 この試験法の詳細に関しては第 6 章を参照.

\*3 A-6 を参照.

\*4 A-7 を参照.

いる。これを考慮して、 $Q_f$  および K センター密度のそれぞれに 1.73 をかけることで、それぞれの実効的な値を得た。また、K センター密度については、10 倍の膜厚を考慮して 10 で割った値を最終的な K センター密度とした。

### 4.3 実験結果

負バイアス下において、n-FE c-Si 太陽電池モジュールは  $J_{sc}$  と  $V_{oc}$  の低下に特徴づけられる PID を示すことが知られている。太陽電池に限らず、デバイスの劣化の進行の仕方（時間依存性）に関する知見は特に重要であるが、n-FE c-Si 太陽電池モジュールの PID 負荷時間依存性に関する詳細な調査は行われていない。この章では、数秒から数分といった非常に短い時間の PID 試験を行うことで、n-FE c-Si 太陽電池モジュールの PID の劣化の初期の進行挙動を調査する。なお、このような非常に短い PID 試験の結果はこれまでに報告がない。

図 4.3 は、n 型 PERT セルモジュールの  $J_{sc}/J_{sc,0}$ 、 $V_{oc}/V_{oc,0}$ 、 $FF/FF_0$ 、および  $P_{max}/P_{max,0}$  の PID 試験時間依存性を示している。ここで、下付きの 0 はそれらが初期値であることを示しており、 $J_{sc}/J_{sc,0}$ 、 $V_{oc}/V_{oc,0}$ 、 $FF/FF_0$ 、および  $P_{max}/P_{max,0}$  はそれぞれ初期値で規格化した値である。PID 試験は、 $-1000$  V および  $85$  °C という条件下で行った。上記の値は 1 sun 照射下における  $J-V$  曲線から得た。 $J_{sc}/J_{sc,0}$  および  $V_{oc}/V_{oc,0}$  は、PID 試験開始からおよそ 5 s で劣化をはじめ、その劣化はおよそ 60 s で飽和した。この結果は、n-FE c-Si 太陽電池モジュールの PID が急速に生じ、非常に短い時間で飽和することを示している。対応するダーク  $J-V$  曲線を 2 ダイオードモデルにフィッティングすることで、 $J_{01}$  の PID 試験時間依存性を得た（図 4.4）。これより、 $J_{01}$  は PID 試験時間とともに（すなわち  $J_{sc}/J_{sc,0}$  および  $V_{oc}/V_{oc,0}$  の減少とともに）増加していることがわかる。このことは、 $J_{sc}/J_{sc,0}$  および  $V_{oc}/V_{oc,0}$  の減少がダイオードの拡散電流の増加に起因することを示唆している。

PID 試験前後の n 型 PERT セルモジュールの EQE スペクトルを図 4.5 に示す。波長  $\lambda < 700$  nm の短波長領域の EQE に関して、上記の  $J_{sc}/J_{sc,0}$  および  $V_{oc}/V_{oc,0}$  の減少に類似した挙動が観察される。この結果から、 $J_{sc}/J_{sc,0}$  および  $V_{oc}/V_{oc,0}$  の減少をとともなうダイオードの拡散電流の増大は、表面再結合の増大に起因するものと考えられる。これらの結果から、n-FE c-Si 太陽電池モジュールの急速な劣化およびその後の飽和は、表面再結合の増大とその後の飽和に起因すると考えられる。

PID の進行挙動に与える電圧依存性についても調査を行った。図 4.6 には、n 型 PERT セルモジュールの PID の進行挙動に与える電圧の影響を示す。電圧を



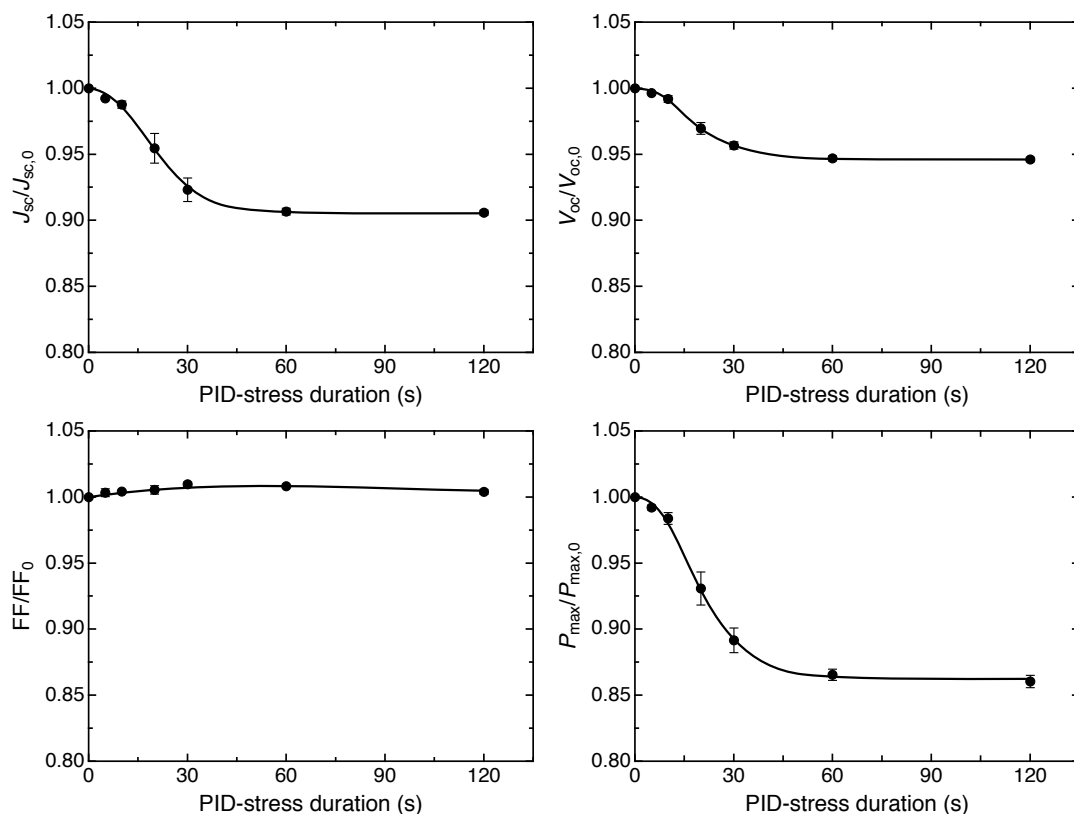


図 4.3 本研究で用いた n 型 PERT 太陽電池モジュールの  $J_{sc}/J_{sc,0}$ ,  $V_{oc}/V_{oc,0}$ ,  $FF/FF_0$ , および  $P_{max}/P_{max,0}$  の PID 試験時間依存性. PID 試験の電圧および温度は, それぞれ  $-1000$  V および  $85$  °C に設定した. データ点は 3 つの同等なモジュールから得た平均値であり, エラーバーは標準偏差を表している. 図中の実線はアイガイドとして引いたものであり, 近似曲線ではないことに注意.

$-1000$  V から  $-1500$  V に上昇させると, それに伴って劣化速度が上昇することがわかる. 一方で,  $P_{max}/P_{max,0}$  の飽和値は電圧によらず一定であった.

劣化したモジュールに対する回復試験も行った. n 型 PERT セルモジュールに対して  $85$  °C の環境で  $-1000$  V の電圧を 5 min あるいは 10 min 印加することで, ふたつの劣化したモジュールを準備した. PID 試験時間は 2 倍異なるものの, いずれのモジュールの劣化もすでに飽和しており, ほとんど同様の  $P_{max}/P_{max,0}$  の値を有する. これらのモジュールに対して,  $85$  °C にて  $+1000$  V の電圧を印加することで回復試験を行った. 図 4.7 にはその回復試験の結果を示す. 図からわかるように, いずれのモジュールにおいても電圧印加のおよそ 5 s 以内に  $P_{max}/P_{max,0}$  の回復が始まる. その後も電圧印加を続けると, 60 s 以内に事前劣化試験の合計時間によらず,  $P_{max}/P_{max,0}$  がほとんど初期値まで回復する. この結果から, すでに劣化が飽和したモジュールがほぼ完全に回復す

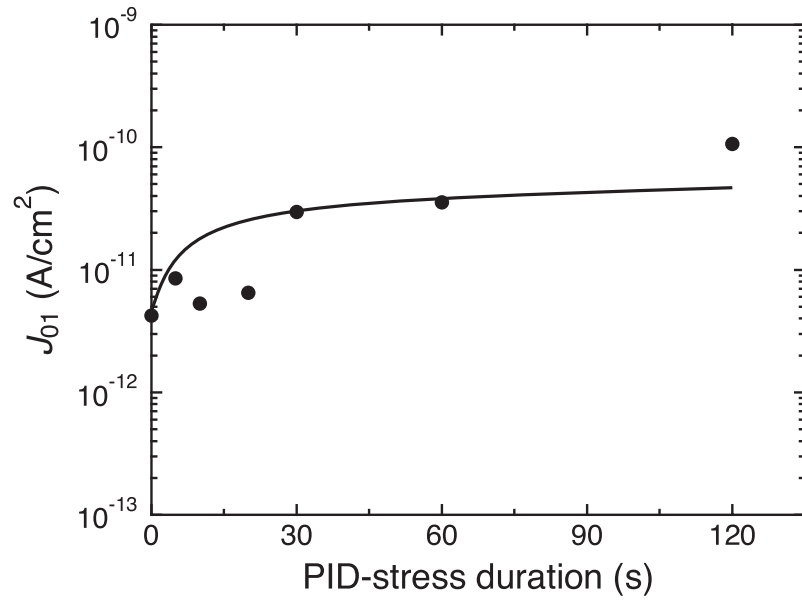


図 4.4 2 ダイオードフィッティングにより求めた n 型 PERT セルモジュールの  $J_{01}$  の PID 試験時間依存性.

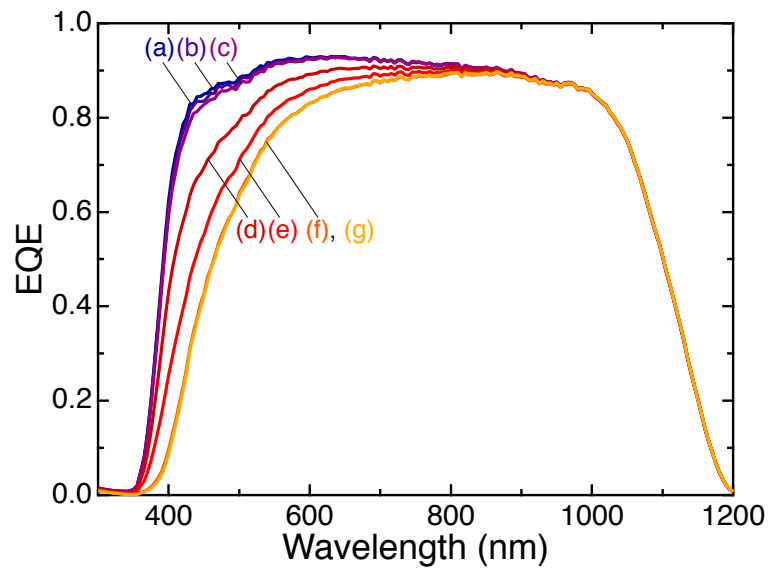


図 4.5 PID 試験時間の増加に伴う n 型 PERT セルモジュールの EQE スペクトルの変化. (a) 試験前, (b) 5 s, (c) 10 s, (d) 20 s, (e) 30 s, (f) 60 s, (g) 120 s. PID 試験の電圧および温度は, それぞれ  $-1000$  V および  $85$  °C に設定した. (f) および (g) のデータはほとんど重なっているため, 共通の引出し線を用いた.

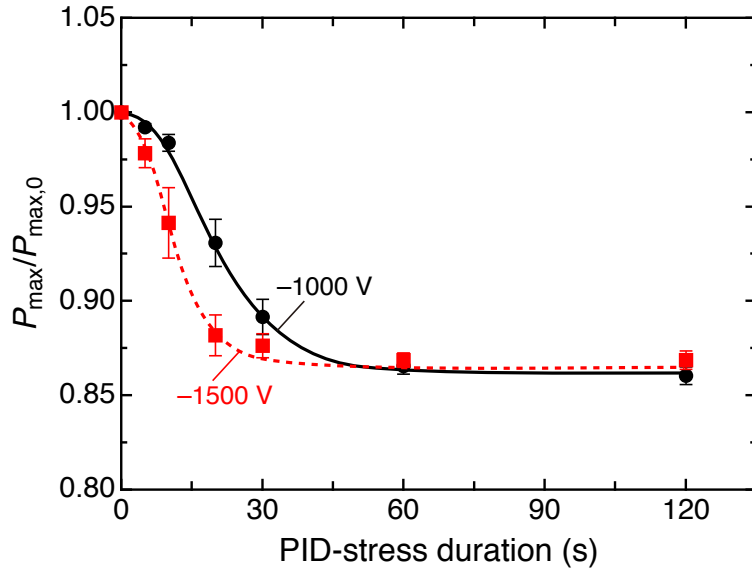


図 4.6 n 型 PERT セルモジュールの PID の進行挙動に与える電圧の影響。PID 試験の温度 85 °C にて行った。データ点は 3 つの同等なモジュールから得た平均値であり、エラーバーは標準偏差を表している。図中の実線はアイガイドとして引いたものであり、近似曲線ではないことに注意。

るのに必要な時間は、その事前劣化の時間によらず一定であることがわかった。

#### 4.4 考察

本実験では、n-FE c-Si 太陽電池モジュールのひとつである n 型 PERT セルモジュールの PID に関して、バイアス負荷の時間が数秒から数分程度と短い PID 試験を行うことで、PID の初期の劣化の進行挙動を調査した。これより、図 4.3 に示されるように、劣化が急速に生じ、非常に短い時間で飽和することがわかった。長期信頼性という観点から、この急速な劣化は非常に問題である。一方で、この劣化の進行挙動をヒントに、劣化のより詳細なメカニズムに関する知見を得ることができる。

n-FE c-Si 太陽電池モジュールの劣化は、典型的な p 型 c-Si 太陽電池モジュール [19]、a-Si 薄膜太陽電池モジュール [22]、n-RE c-Si 太陽電池モジュール [11]、および CIGS 薄膜太陽電池モジュール [19] などと比較して顕著に短い時間で生じる。Naumann ら [23, 24] は、典型的な p 型 c-Si 太陽電池モジュールの PID がセル表面の  $\text{SiN}_x$  パッシベーション膜中の  $\text{Na}^+$  のマイグレーションを伴う現象であることを明らかにした。同様に、n-RE c-Si 太陽電池モジュールおよび CIGS 薄膜太陽電池モジュールの PID にも  $\text{Na}^+$  のマイグレーションが関係して

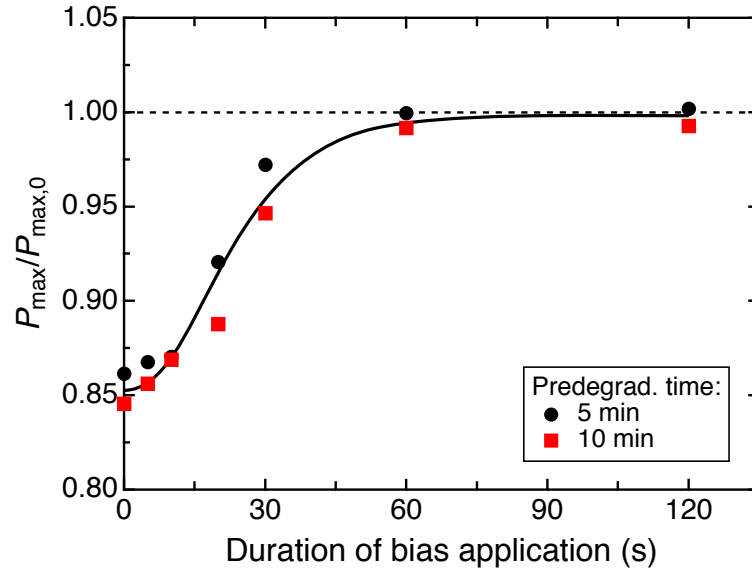


図 4.7 事前に  $-1000$  V,  $85^{\circ}\text{C}$  にて 5 min および 10 min の間劣化させた n 型 PERT セルモジュールの回復挙動.  $85^{\circ}\text{C}$  にて  $+1000$  V の電圧を印加することにより回復試験を行った.

いと提案されている [11, 19]. しかしながら, 本実験で観察された急速な PID を  $\text{Na}^+$  のマイグレーションに起因する現象として説明することはできない. このことは, 一般的な PID 負荷のもとで  $\text{Na}^+$  が 80 nm の  $\text{SiN}_x$  を通り抜けるのに必要な時間が数 10 分であるという事実からもわかる [25]. したがって, これまでに提案されてきたように [8], この PID が表面  $\text{SiN}_x$  パッシベーション膜中への正電荷の蓄積に起因する現象であると考えられる. Bae ら [10] は, PID 負荷による  $\text{SiN}_x$  膜中の正電荷密度の上昇を実験的に確認した. しかしながら, 正電荷の起源についてはよくわかっていない.

正電荷の候補のひとつとして, K センター [26–28] がある. K センターは  $\text{SiN}_x$  中に存在する欠陥の一種であり, 3 つの N がバックボンドに結合した Si のダングリングボンドである. K センターは, ダングリングボンドの軌道にある電子の数に応じて, 中性または正負に帯電した状態を示す. 中性のものを  $\text{K}^0$  センター, 正負に帯電したものを  $\text{K}^+$  および  $\text{K}^-$  センターと呼ぶ. K センターは, PECVD によって作製された  $\text{SiN}_x$  膜中に,  $\sim 10^{12} \text{ cm}^{-2}$  程度の面密度で存在することが知られている [29, 30]. K センターの帯電状態は外部の電圧によって制御できることが知られている [29, 30]. ゆえに, PID 試験によって印加される負バイアスによって  $\text{K}^0$  および  $\text{K}^-$  センターから電子が引き抜かれた場合,  $\text{SiN}_x$  パッシベーション膜の正味の電荷は正側にシフトする. 正電荷が K センターから電子が引き抜かれる事によって生じると仮定することで, 観察された急速な

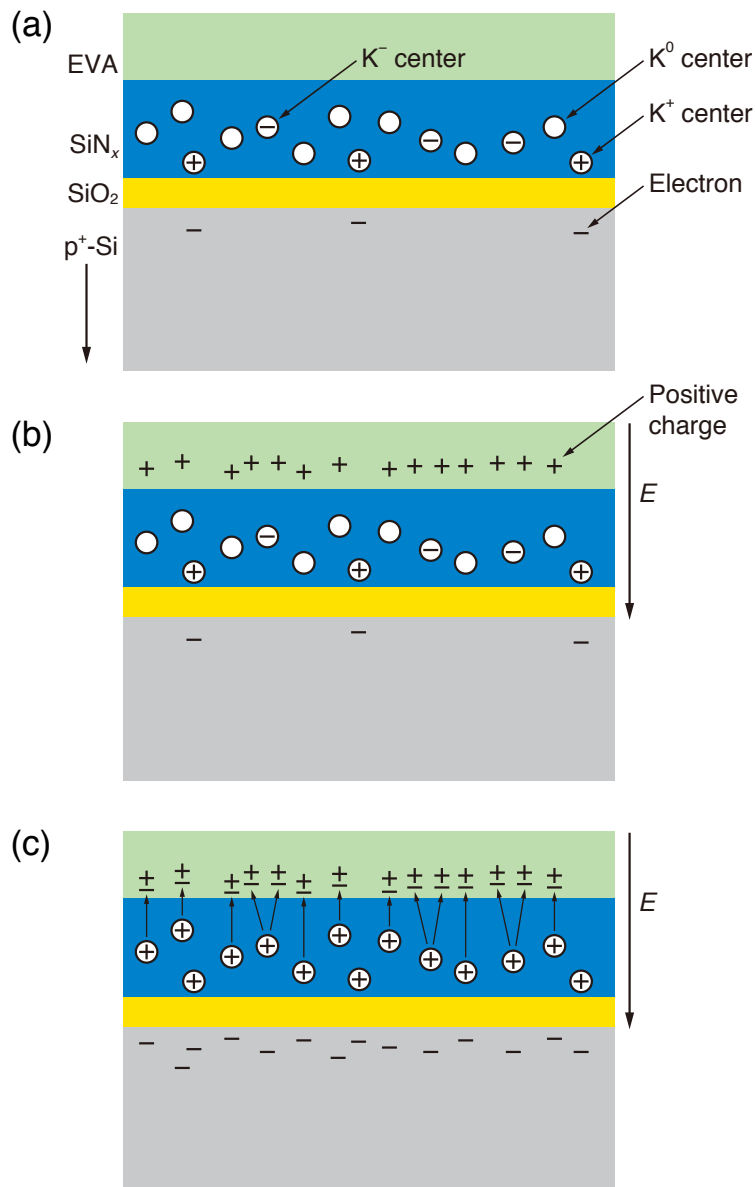


図 4.8 n-FE c-Si 太陽電池モジュールの PID の進行および飽和挙動を説明するモデルの概略図。(a), (b), および (c) のパネルは、太陽電池モジュールの EVA とセルの界面付近の断面構造を示している。(a) PID 負荷を受ける前の状態。 $SiN_x$  膜中には K センターが存在する。(b) PID のバイアス負荷がかかっている間、 $SiN_x$  膜の表面に正電荷が蓄積していく。(c)  $SiN_x$  膜表面にたまった正電荷が  $K^0$  および  $K^-$  センターから電子を引き抜き、膜中に  $K^+$  センターが残される。

劣化およびその後の飽和を説明できることを以下に記述する。図 4.8 は、K センターからの電子の引き抜きを中心に据えた、本論文で新たに提案するモデルの概略図である。このモデルはいくつかの素過程（例えば電荷の輸送および電子の引き抜き）を含むが、実際にはそれらの素過程は同時に生じ得る。図 4.8a に示すように、 $\text{SiN}_x$  膜中には K センターが存在する。負バイアスが印加されている間、図 4.8b に描かれるように、 $\text{SiN}_x$  の表面に正電荷が蓄積していく。これらの正電荷の蓄積する速度は、モジュール中を流れるリーク電流に制限される。表面にたまった正電荷はその後  $\text{K}^0$  および  $\text{K}^-$  センターから電子を引き抜き、その結果として  $\text{K}^+$  センターが膜中に残される（図 4.8c）。これらの  $\text{K}^+$  センターは、エミッタ中の少数キャリアである電子を多数の欠陥が存在する Si 表面（ $\text{SiO}_2/\text{Si}$  界面）に引き寄せ、それらの欠陥を介した表面再結合を促進する。 $\text{SiN}_x$  に  $\text{Na}^+$  が蓄積した場合にも同様の現象が生じると考えられるが、 $\text{SiN}_x$  膜の表面付近に導入された  $\text{Na}^+$  はおそらくはセルの劣化に対して大きく影響しない。なぜならば、膜中の電荷がエミッタ表面のバンド構造に大きく影響するためには、電荷が  $\text{SiN}_x$  のエミッタ側の界面にまで到達しなければならないためである。上述のように、 $\text{Na}^+$  は 2 min 以内の短い時間で界面付近にまで到達することはできない。したがって、 $\text{Na}^+$  の蓄積によってこの急速な PID を説明することはできない。上述のモデルは、n 型 IBC c-Si 太陽電池モジュールの PID の説明にも適用できる [9]。n 型 IBC c-Si 太陽電池モジュールの PID の場合は劣化の生じるバイアスが反対の符号なので、バイアス、電荷、K センター、キャリアの符号を逆のものに読み替えれば良い。

このモデルにおいては、最大の正電荷密度は  $\text{SiN}_x$  膜中の K センター密度に制限されるので、劣化が飽和するのはすべての K センターが正に帯電した場合に生じると仮定することができる。この理由から、K センターの密度を上回る正電荷が 1 min 以内に供給されなければならない。本実験では、PID 試験中に Al 板とセルとの間に流れるリーク電流密度は  $\sim 0.1 \mu\text{A}/\text{cm}^2$  程度の値であった。このリーク電流の値から計算した n-FE セル表面に到達する電荷の面密度の PID 試験時間依存性を図 4.10 に示す。この図から、60 s 以内に典型的な K センター密度を超えるおよそ  $4 \times 10^{13} \text{ cm}^{-2}$  の正電荷が  $\text{SiN}_x$  膜の表面上に到達することが示される。これは、1 min 以内に  $\text{SiN}_x$  膜中のすべての K センターを正に帯電させるのに必要な電荷が供給されることを示しており、これは本モデルの仮定と矛盾しない。ここで、 $\text{SiN}_x$  膜中を流れる電流のうち、ごく一部のみが K センターからの電子の引き抜きに起因すると考えることに注意しなければならない。劣化が飽和した後もモジュール中に電流が流れ続けることを確認している。これは、 $\text{SiN}_x$  膜中の K センターからの電子の引き抜きの他にも電流の経路が存在

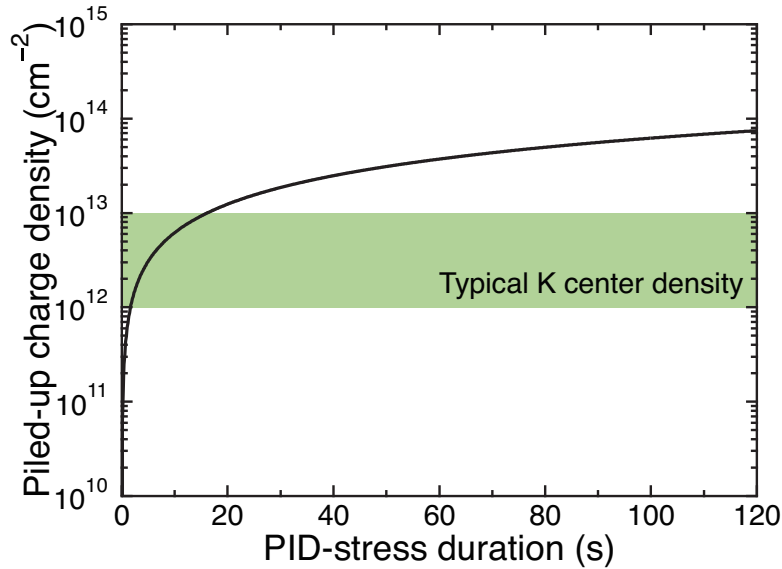


図 4.9 n-FE セル表面に到達する電荷の面密度の PID 試験時間依存性. 緑の網掛け部分は典型的な K センター密度の範囲を示している.

することに起因する. 例えば, 表面の銀電極に流れ込む電流はひとつの例であり, これは劣化が飽和しているかどうかによらず常に流れ続ける. また,  $\text{SiN}_x$  膜中における  $\text{Na}^+$  のドリフトに起因する電流も考慮しなければならない. もし  $\text{SiN}_x$  膜中の  $\text{Na}^+$  の濃度がかかなり高い場合,  $\text{Na}^+$  に起因する正電荷も劣化に貢献しうると考えられる. 本モデルは  $\text{SiN}_x$  膜中の  $\text{Na}^+$  の密度が  $\text{K}^+$  センターの密度と比較して十分に低い場合に有効であり, 本実験の結果はそのような状況が実現するという仮定を支持している.

図 4.6 に示されるように, 劣化速度は印加電圧に強く依存する. 一方で,  $P_{\text{max}}/P_{\text{max},0}$  の飽和値は印加電圧によらず一定であった. この外部電圧に依存しない挙動は, 正電荷密度に最大値が存在することで説明できる. 本モデルにおいては, 印加電圧が増加すると  $\text{SiN}_x$  膜の帯電の速度が上昇するが, 正電荷の最大値が K センターの密度に制限されるため飽和値は一定であり, これは印加電圧に影響されない. 本モデルでは, n-FE c-Si 太陽電池モジュールの PID の回復プロセスは, リーク電流の発生に伴う  $\text{SiN}_x$  膜中にたまった正電荷の放出プロセスとして説明される. したがって, その回復プロセスは, 電子の引き抜きプロセスとして説明できる劣化のプロセスと同程度の時間的スケールで生じると考えられる. 図 4.7 に示すように, 劣化と同程度の時間的スケールで急速な回復が観察された. 回復試験時のリーク電流の値も, 劣化試験時のそれと同程度であることを確認した. 図 4.7 から得られるさらに重要な結果は, 劣化試験の時間によらず, 60 秒程度の回復試験によって劣化がほぼ回復するということであ

る。このことは、劣化試験において、 $\text{SiN}_x$  膜中の正電荷密度がすでに飽和してしまっており、劣化試験時間が増加したとしてもその値が変わらないことを示唆している。つまり、 $\text{SiN}_x$  膜に蓄積した正電荷密度が劣化時間によらず同じなので、回復に必要な時間が劣化時間によらず一定であったと考えられる。この結果は提案した本モデルを支持している。

$P_{\max}$  の劣化の飽和は  $\text{SiN}_x$  膜の  $Q_f$  が飽和したときに実現すると仮定する。しかしながら、 $Q_f$  が完全に飽和する前に  $P_{\max}$  の低下が飽和する可能性も考えられる。ダイオードの逆方向飽和電流密度は表面のバンドの曲がりに依存し、そのバンドの曲がりが deep depletion に近づくと逆方向飽和電流密度は飽和する。もし  $p^+$  エミッタの表面が  $\text{SiN}_x$  膜中の  $Q_f$  が飽和する前に deep depletion に達する場合、 $P_{\max}$  の低下の飽和値は K センターの合計の個数ではなく deep depletion の状態によって決まる逆方向飽和電流の飽和値によって決まる。

本研究で使用した n 型 PERT セルの  $p^+$  エミッタと  $\text{SiN}_x$  との間には、熱酸化  $\text{SiO}_2$  膜が存在する。この  $\text{SiO}_2$  は電荷の蓄積プロセスにおいて重要な役割を担うと考えられる。 $\text{SiN}_x$  パッシベーション膜の帯電状態をコロナ放電によって制御する研究 [30] において、c-Si に直接堆積された  $\text{SiN}_x$  膜中に注入された正電荷は c-Si 基板との間の電荷の輸送によって 10 min 程度の短い時間で消散してしまうという結果が報告された。一方で、この電荷の消散は、薄い  $\text{SiO}_2$  膜を c-Si と  $\text{SiN}_x$  の間に挿入することによって防止できると報告された [29, 30]。このことは、本実験で用いた n 型 PERT セル中の  $\text{SiO}_2$  膜は、 $\text{SiN}_x$  膜と基板とのキャリアの輸送を妨げ、 $\text{SiN}_x$  膜中にたまった過剰な正電荷を保持する役割を果たすことを示唆する。このことから、 $\text{SiO}_2$  の膜特性（例えば膜厚や膜密度）を変化させる、 $\text{SiO}_2$  膜を取り除く、 $\text{SiO}_2$  の代わりにアルミナ ( $\text{Al}_2\text{O}_3$ ) [31] などの別の材料を用いるなどにより、PID の挙動が変化する可能性がある。

モデルの妥当性をさらに検証するために、 $C-V$  測定を用いて、 $\text{SiN}_x$  膜中の正電荷密度の飽和挙動を観察することを試みた。測定結果から PID 試験前後のフラットバンド電圧を読み取り、それから  $Q_f$  の値を計算した。それらの値を ESR によって得た K センター密度と比較した。この実験では、ラミネートされていない劣化した試料を得るために、モジュール部材を重ねて、これをラミネートせずに試験にかけるセルレベルの PID 試験法を用いた [20, 21]。試験は、 $\text{SiN}_x/\text{SiO}_2/p\text{-type c-Si}/\text{Al}$  という試験構造に対して、 $-1000\text{ V}$ 、 $65\text{ }^\circ\text{C}$  の条件で行った。モジュールレベルの PID 試験と比較して温度が低いのは、高温によってモジュール部材が接着するのを防ぐためである。 $C-V$  測定においては、 $\text{SiN}_x$  側の表面のコンタクトを取るために水銀プローブを用いた。図 4.10 は 1.5 h および 3 h の PID 試験の前後の  $Q_f$  の値の変化を示している。比較のため、



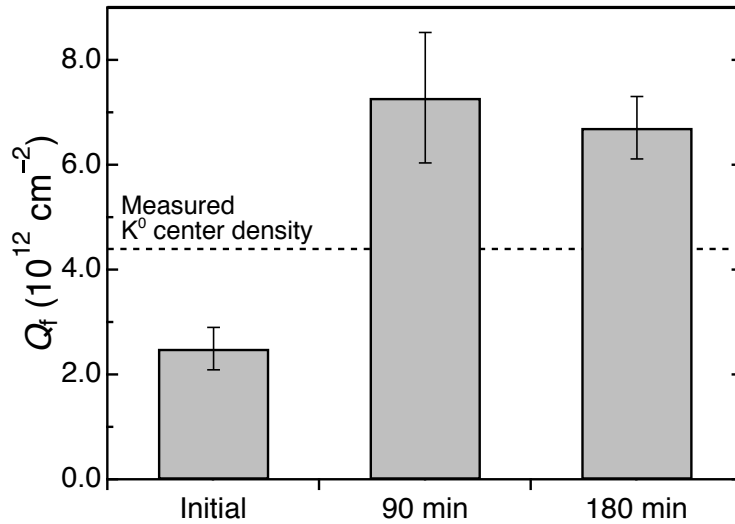


図 4.10  $-1000 \text{ V}$ ,  $65^\circ \text{C}$  の条件で行ったセルレベルの PID 試験による試験構造の  $\text{SiN}_x$  膜中の  $Q_f$  の変化. 比較のために,  $\text{SiN}_x$  膜中の  $K^0$  センターの密度も示している. データ点は 3 つの測定点から得た値の平均値であり, エラーバーは標準偏差を示している.

ESR によって決定した  $\text{SiN}_x$  膜中の  $K^0$  センターの密度も同時に示した.  $Q_f$  は  $\sim 2 \times 10^{12} \text{ cm}^{-2}$  程度であった. 1.5 h の PID 試験後には,  $Q_f$  の値は  $\sim 7 \times 10^{12} \text{ cm}^{-2}$  程度であり,  $Q_f$  はそこで飽和した. 市販の n 型 c-Si 太陽電池の PID の飽和にかかる時間を指標として  $85^\circ \text{C}$  におけるモジュールレベルの PID 試験と  $65^\circ \text{C}$  におけるセルレベルの PID 試験の加速係数を計算したところ, セルレベルの PID 試験における劣化速度はモジュールレベルの PID 試験のそれよりも 90 倍程度遅いことがわかった. したがって, セルレベルの PID 試験における 1.5 h はモジュールレベルの PID 試験の約 60 s に対応する. 図 4.3 に示したように, n 型 PERT 型太陽電池モジュールの劣化は 60 s で急速に飽和する. このことと図 4.10 の結果を比較すれば,  $P_{\text{max}}/P_{\text{max},0}$  の劣化の飽和値は  $Q_f$  の飽和に起因すると考えられる.  $Q_f$  の飽和値はおよそ  $7 \times 10^{12} \text{ cm}^{-2}$  であり, これは  $K^0$  センターの密度 ( $4 \times 10^{12} \text{ cm}^{-2}$ ) と同じオーダーである. このことは, 正電荷の起源が K センターからの電子の引き抜きに起因するという仮説と矛盾しない. K センター密度の合計値は,  $K^-$  および  $K^+$  センター密度も含むため,  $K^0$  センターの密度の測定値よりも大きいことに注意すべきである. K センター密度は  $K^0$  センターの密度よりもおよそ一桁程度高いことが知られている [26].

なお, 上記の  $C-V$  および ESR 測定には不正確な点を伴うことに注意すべきである.  $C-V$  測定による電荷密度の計算は固定電荷が絶縁体膜と c-Si 界面近傍に存在すると仮定して行われており, 電荷密度を過小評価する傾向にある. 加

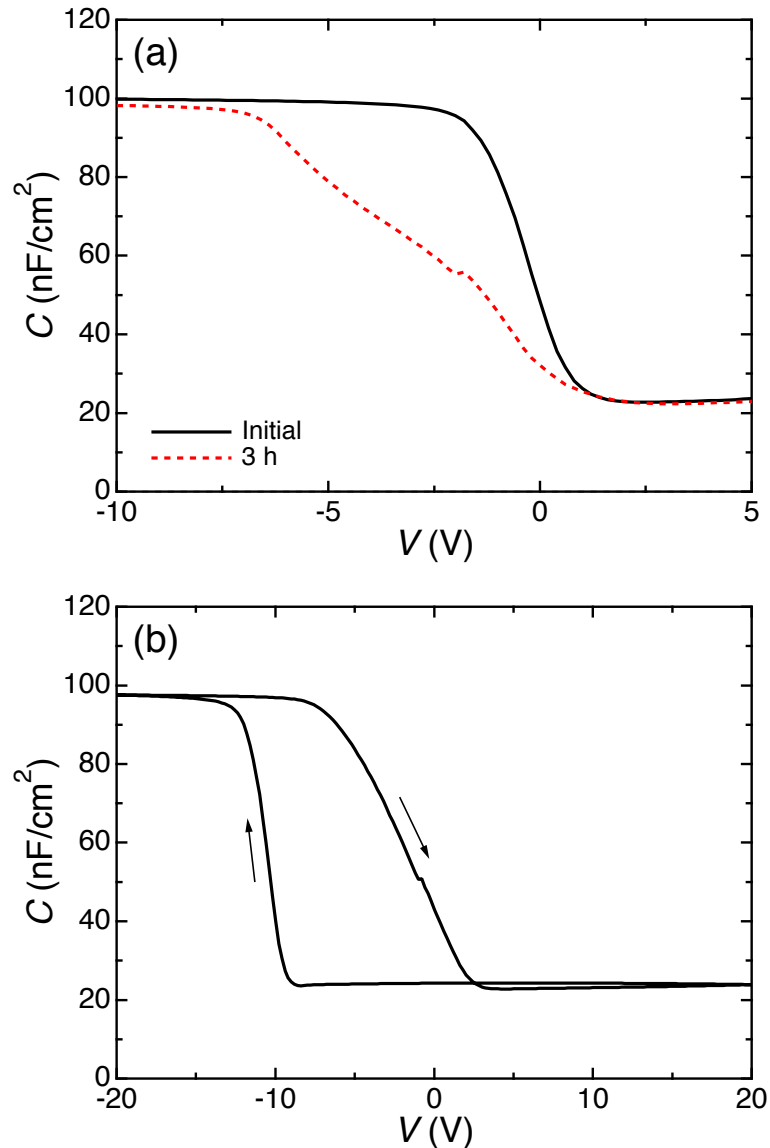


図 4.11 測定した  $C$ - $V$  曲線の例 (a) 劣化飽和前後の  $C$ - $V$  曲線, (b) 劣化の飽和後における負バイアス下における不安定性および時計回りのヒステリシス.

えて、図 4.11 に示すように、本実験で測定したすべての  $C$ - $V$  曲線が時計回りのヒステリシスおよび負バイアス下における不安定性を示していた。それらはフラットバンド電圧の正側へのシフトをもたらし、これは  $Q_f$  の過小評価の原因となる。このヒステリシスおよび負バイアス下の不安定性の原因のひとつとして、一般的には  $C$ - $V$  測定のバイアスによる可動イオンの移動が疑われる。しかしながら、その他の考えられる原因として、表面電極側から  $\text{SiN}_x$  への電子の注入も考えられる（これは、 $\text{SiN}_x$  膜中から表面電極側へと正電荷が移動することに対応する）。本実験で用いた試料の  $\text{SiN}_x$  膜と  $c$ - $\text{Si}$  基板との間には  $\text{SiO}_2$  膜が

挿入されており、この  $\text{SiO}_2$  膜は  $\text{SiN}_x/\text{c-Si}$  間の電子の移動を妨げる。したがって、例えばバイアスが負のとき、表面電極からの電子の注入は生じるが、基板への電子の移動は生じない。この場合、負バイアス下では膜中に電子が注入され  $C-V$  曲線は正バイアス側にシフトし、正バイアスでは正孔の注入が生じるので  $C-V$  曲線は負バイアス側にシフトし、結果として時計回りのヒステリシスが生じ得る。一方で、ESR に関しては、検出可能な K センターは中性の  $\text{K}^0$  のみであるため、このことは合計の K センター密度の過小評価につながる。実際の合計の K センター密度を算出するためには、紫外線照射を組み合わせた ESR 測定を行う必要がある [26]。ゆえに、 $Q_f$  と全ての帯電状態の K センターの密度との実際の間関係を調べるためにはさらなる研究が必要である。

提案したメカニズムに基づいて、考えられる劣化抑止策について議論する。 $\text{SiN}_x$  膜中の K センターが帯電中心として働くならば、K センター密度のできるだけ少ない  $\text{SiN}_x$  を使用することで劣化を低減できる可能性がある。しかしながら、これまでのところ、この K センターを大幅に低減できる手法を提案した報告は見当たらない。それとは異なるアプローチとして、 $\text{SiN}_x$  膜の組成比をシリコンリッチ側にずらすことで  $\text{SiN}_x$  膜の導電率を上昇させ、 $\text{SiN}_x/\text{c-Si}$  間のキャリア輸送によって  $\text{SiN}_x$  膜に蓄積した電荷を逃がすという方法が考えられる。この方法は PECVD で  $\text{SiN}_x$  膜を成膜する際のシランガスとアンモニアガスの流量比を変更するだけで実現可能であり、製造コストの増大を伴わないという大きな利点がある。ただし、この場合、 $\text{SiN}_x$  膜の直下の  $\text{SiO}_2$  膜などの挿入膜の膜厚はキャリアがトンネルできるくらいに十分に薄くなければならないという制約がある。また、表面の  $\text{p}^+$  エミッタ層のドーピング濃度の変更によっても PID 挙動が変化する可能性がある。 $\text{p}^+$  エミッタ層のドーピング濃度が高い場合は、 $\text{SiN}_x$  膜に蓄積した電荷が表面のバンド曲がりを与える影響は小さくなると考えられる。これらの手法の検討は、今後の重要な課題の一部である。

## 4.5 結論

本実験では、短時間の PID 試験を通じて、n-FE c-Si 太陽電池モジュールのひとつである n 型 PERT セルモジュールの PID における初期の劣化挙動を調査した。 $-1000\text{ V}$ 、 $85\text{ }^\circ\text{C}$  の条件で行った PID 試験において、モジュールは 5 s 以内に PID を生じ始め、その後 60 s 以内に劣化が飽和した。この非常に急速に生じる劣化は、この n-FE c-Si 太陽電池モジュール劣化がセル表面の  $\text{SiN}_x$  膜への正電荷の蓄積によって生じることを示唆する。この急速な PID とその後の飽和は、 $\text{K}^0$  および  $\text{K}^-$  センターからの電子の引抜きによって生じた  $\text{K}^+$  センターの

形成に起因する正電荷の蓄積によって矛盾なく説明できる。

このモデルを検証するため、PID 試験の印加電圧を  $-1500\text{ V}$  に増加させることで、PID の進行に与える印加電圧の影響を調査した。劣化速度は印加電圧に依存するが、 $P_{\max}/P_{\max,0}$  の低下の飽和値は試験電圧によらず一定であるという結果が得られた。このことは、 $\text{SiN}_x$  膜中の正電荷密度に最大値が存在することを示唆している。また、異なる劣化時間で事前に劣化させたモジュールに対する回復試験を  $+1000\text{ V}$ ,  $85\text{ }^\circ\text{C}$  の条件で行った。事前の劣化試験の時間によらず、劣化したモジュールは  $60\text{ s}$  でほとんど初期の特性まで回復した。これもまた、正電荷密度に最大値が存在することを示唆している。これらの結果は、提案したモデルと矛盾しない。

このモデルをさらに検証するために、 $\text{SiN}_x/\text{SiO}_2/\text{p-type c-Si}/\text{Al}$  という試験構造に対して  $C-V$  測定を、また石英ガラス基板上に堆積した  $\text{SiN}_x$  膜に対して ESR 測定を行った。セルレベルの PID 試験前後の試験構造に対して  $C-V$  測定を行ったところ、モジュールレベルの PID 試験で見られた  $P_{\max}$  の劣化の飽和に類似の飽和挙動が  $Q_f$  においても観察された。この  $Q_f$  の飽和値は、ESR によって算出した  $\text{K}^0$  センター密度と同じオーダーであった。この知見もまた、提案したモデルを支持するものである。しかしながら、本研究における  $Q_f$  および  $\text{K}$  センター密度の見積もりには不正確さを伴う。今後、さらに正確な手法を用いてモデルを検証すべきである。

## 参考文献

- [1] A. ur Rehman and S. H. Lee, Advancements in n-type base crystalline silicon solar cells and their emergence in the photovoltaic industry, *Scientific World Journal* **2013** (2013) 470347.
- [2] B. Singha and C. S. Solanki, N-type solar cells: advantages, issues, and current scenarios, *Materials Research Express* **4** (2017) 072001.
- [3] J. Zhao, A. Wang, P. P. Altermatt, M. A. Green, and J. P. Rakotoniaina, High efficiency PERT cells on n-type silicon substrates, in: Proceedings of the 29th IEEE Photovoltaic Specialists Conference, May 19–24, New Orleans, LA, USA, 2002, pp. 218–221.
- [4] J. Benick, B. Hoex, G. Dingemans, W. M. M. Kessels, A. Richter, M. Hermle, and S. W. Glunz, High-efficiency n-type silicon solar cells with front side boron emitter, in: Proceedings of the 24th European Photovoltaic Solar Energy Conference and Exhibition, September 21–25, Ham-

- burg, Germany, 2009, pp. 863–870.
- [5] D. Macdonald and L. J. Geerligs, Recombination activity of interstitial iron and other transition metal point defects in p- and n-type crystalline silicon, *Applied Physics Letters* **85** (2004) 4061–4063.
- [6] J. Schmidt, A. G. Aberle, and R. Hezel, Investigation of carrier lifetime instabilities in Cz-grown silicon, in: Proceedings of the 26th IEEE Photovoltaic Specialists Conference, September 29–October 3, Anaheim, CA, USA, 1997, pp. 13–18.
- [7] S. W. Glunz, S. Rein, W. Warta, J. Knobloch, and W. Wettling, Degradation of carrier lifetime in Cz silicon solar cells, *Solar Energy Materials and Solar Cells* **65** (2001) 219–229.
- [8] K. Hara, S. Jonai, and A. Masuda, Potential-induced degradation in photovoltaic modules based on n-type single crystalline Si solar cells, *Solar Energy Materials and Solar Cells* **140** (2015) 361–365.
- [9] R. Swanson, M. Cudzinovic, D. DeCeuster, V. Desai, J. Jürgens, N. Kaminar, W. Mulligan, L. Rodrigues-Barbosa, D. Rose, D. Smith, A. Terao, and K. Wilson, The surface polarization effect in high-efficiency silicon solar cells, in: Technical Digest of the 15th International Photovoltaic Science and Engineering Conference, October 10–15, Shanghai, China, 2005, pp. 410–411.
- [10] S. Bae, W. Oh, K. D. Lee, S. Kim, H. Kim, N. Park, S.-I. Chan, S. Park, Y. Kang, H.-S. Lee, and D. Kim, *Energy Science and Engineering* **5** (2017) 30–37.
- [11] S. Yamaguchi, A. Masuda, and K. Ohdaira, Changes in the current density–voltage and external quantum efficiency characteristics of n-type single-crystalline silicon photovoltaic modules with a rear-side emitter undergoing potential-induced degradation, *Solar Energy Materials and Solar Cells* **151** (2016) 113–119.
- [12] N. Nishikawa, S. Yamaguchi, and K. Ohdaira, Direct observation of changes in the effective minority-carrier lifetime of SiN<sub>x</sub>-passivated n-type crystalline-silicon substrates caused by potential-induced degradation and recovery tests, *Microelectronics Reliability* **79** (2017) 91–95.
- [13] K. Hara, K. Ogawa, Y. Okabayashi, H. Matsuzaki, and A. Masuda, Influence of surface structure of n-type single-crystalline Si solar cells on potential-induced degradation, *Solar Energy Materials and Solar Cells* **166**

- (2017) 132–139.
- [14] Y. Komatsu, S. Yamaguchi, A. Masuda, and K. Ohdaira, Multistage performance deterioration in n-type crystalline silicon photovoltaic modules undergoing potential-induced degradation *Microelectronics Reliability* **84** (2018) 127–133.
- [15] V. Naumann, T. Geppert, S. Großer, D. Wichmann, H.-J. Krokoszinski, M. Werner, and C. Hagendorf, Potential-induced degradation at interdigitated back contact solar cells *Energy Procedia* **55** (2014) 498–503.
- [16] A. Halm, A. Schneider, V. D. Mihailetschi, L. J. Koduvelikulathu, L. M. Popescu, G. Galbiati, H. Chu, and R. Kopecek, Potential-induced degradation for encapsulated n-type IBC solar cells with front floating emitter, *Energy Procedia* **77** (2015) 356–363.
- [17] S. Yamaguchi, C. Yamamoto, K. Ohdaira, and A. Masuda, Reduction in the short-circuit current density of silicon heterojunction photovoltaic modules subjected to potential-induced degradation tests, *Solar Energy Materials and Solar Cells* **161** (2017) 439–443.
- [18] S. Yamaguchi, C. Yamamoto, K. Ohdaira, and A. Masuda, Comprehensive study of potential-induced degradation in silicon heterojunction photovoltaic cell modules, *Progress in Photovoltaics: Research and Applications* **26** (2018) 697–708.
- [19] S. Yamaguchi, S. Jonai, K. Hara, H. Komaki, Y. Shimizu-Kamikawa, H. Shibata, S. Niki, Y. Kawakami, and A. Masuda, Potential-induced degradation of Cu(In,Ga)Se<sub>2</sub> photovoltaic modules, *Japanese Journal of Applied Physics* **54** (2015) 08KC13.
- [20] D. Lausch, V. Naumann, O. Breitenstein, J. Bauer, A. Graff, J. Bagdahn, and C. Hagendorf, Potential-induced degradation (PID): Introduction of a novel test approach and explanation of increased depletion region recombination, *IEEE Journal of Photovoltaics* **4** (2014) 834–840.
- [21] S. Yamaguchi and K. Ohdaira, Degradation behavior of crystalline silicon solar cells in a cell-level potential-induced degradation test, *Solar Energy* **155** (2017) 739–744.
- [22] A. Masuda and Y. Hara, Potential-induced degradation of thin-film Si photovoltaic modules, *Japanese Journal of Applied Physics* **56** (2017) 04CS04.
- [23] V. Naumann, D. Lausch, A. Graff, M. Werner, S. Swatek, J. Bauer, A. Hähnel, O. Breitenstein, S. Großer, J. Bagdahn, and C. Hagendorf, The

- role of stacking faults for the formation of shunts during potential-induced degradation of crystalline Si solar cells, *Physica Status Solidi: Rapid Research Letters* **7** (2013) 315–318.
- [24] V. Naumann, D. Lausch, A. Hähnel, J. Bauer, O. Breitenstein, A. Graff, M. Werner, S. Swatek, S. Großer, J. Bagdahn, and C. Hagendorf, Explanation of potential-induced degradation of the shunting type by Na decoration of stacking faults in Si solar cells, *Solar Energy Materials and Solar Cells* **120** (2014) 383–389.
- [25] M. Wilson, A. Savtchouk, P. Edelman, D. Marinskiy, and J. Lagowski, Drift characteristics of mobile ions in SiN<sub>x</sub> films and solar cells, *Solar Energy Materials and Solar Cells* **142** (2015) 102–106.
- [26] W. L. Warren, J. Kanicki, F. C. Rong, and E. H. Poindexter, Paramagnetic point defects in amorphous silicon dioxide and amorphous silicon nitride thin films II . a-SiN<sub>x</sub>:H, *Journal of Electrochemical Society* **139** (1992) 880–889.
- [27] P. M. Lenahan and S. E. Curry, First observation of the <sup>29</sup>Si hyperfine spectra of silicon dangling bond centers in silicon nitride, *Applied Physics Letters* **56** (1990) 157–159.
- [28] W. L. Warren and P. M. Lenahan, Electron-nuclear double-resonance and electron-spin-resonance study of silicon dangling-bond centers in silicon nitride, *Physical Review B* **42** (1990) 1773–1780.
- [29] K. J. Weber and H. Jin, Improved silicon surface passivation achieved by negatively charged silicon nitride films, *Applied Physics Letters* **94** (2009) 063509.
- [30] V. Sharma, C. Tracy, D. Schroder, S. Herasimenka, W. Dauksher, and S. Bowden, Manipulation of K center charge states in silicon nitride films to achieve excellent surface passivation for silicon solar cells, *Applied Physics Letters* **104** (2014) 053503.
- [31] B. Hoex, S. B. S. Heil, E. Langereis, M. C. M. van de Sanden, and W. M. M. Kessels, Ultralow surface recombination of c-Si substrates passivated by plasma-assisted atomic layer deposited Al<sub>2</sub>O<sub>3</sub>, *Applied Physics Letters* **89** (2006) 042112.

## 第5章

# シリコンヘテロ接合太陽電池モジュールの電圧誘起劣化

## 5.1 はじめに

近年、SHJ 太陽電池は、その非常に高い変換効率から注目を集めている [1-7]. SHJ 太陽電池セルは、ベース層に高品質な n 型 c-Si 基板が用いられていること、c-Si ベース基板の両面にパッシベーション膜として真性 (i-) a-Si 層が堆積されていることが特徴である. このような構造によって、非常に高い開放電圧  $V_{oc}$  とその結果としての非常に高い  $\eta$  が得られている. 両面に電極を有する SHJ 太陽電池セルに関しては、およそ 25% 程の高い変換効率を得られており [4, 5], IBC タイプの SHJ セルにおいては 26% 程の非常に高い変換効率を得られている [6, 7]. International Technology Roadmap for Photovoltaic (第 8 版) [8] によれば、これらの太陽電池セルのシェア (およびその重要性) は増加すると予想されている.

SHJ 太陽電池の信頼性の向上および長寿命化のためには、劣化の挙動やそれらが生じうるメカニズムを知ることが重要となる. しかしながら、SHJ 太陽電池の太陽光発電システムへの導入はすでに始まっているにもかかわらず、それらの劣化に関する知見は未だ不十分なままである. 第 3 章で説明したように、PID は太陽電池モジュールの信頼性に関する重要な問題のひとつと見なされている. 市販の SHJ 太陽電池モジュールの PID についていくつかの報告がある [9-12]. それらの報告は、いずれも市販の SHJ 太陽電池モジュールが負および正のいずれのバイアス下においても劣化を生じないことを示し、これによって市販の SHJ 太陽電池モジュールの非常に高い PID 耐性が実証された. しかしながらそれらの報告中では、カバーガラスや封止材の材料の詳細などが明らかにされておらず、モジュールの PID 耐性がセル自体の耐性ではなくカバーガラス



や封止材などのモジュール部材に起因する可能性が否定できない。したがって、セル自体の PID 挙動や PID 耐性に関してはまだ良くわかっていないといえる。一般に、PID 耐性の高いカバーガラスや封止材は PID を有効に抑止できる一方で、典型的なモジュール部材と比較して高価であり、一般的には使用が避けられる傾向にある。このような理由から、PID 耐性を持たないモジュール部材を用いてモジュールを作製し、PID 耐性を評価することが実用上重要である。

このような背景をふまえ、本研究では、非常に典型的な安価なカバーガラスおよび封止材を用いて SHJ 太陽電池モジュールを作製し、これに対して PID 試験を行うことで SHJ 太陽電池セルに対する PID 負荷の影響を調べた。まず、SHJ 太陽電池セルの劣化挙動を調べるために、安価なモジュール部材を有する SHJ 太陽電池モジュールの PID 加速試験を行った。劣化試験前後のモジュールに対して種々の評価を行うことで、劣化挙動および劣化の本質的な原因を明らかにする。PID 加速試験における劣化速度をその他の異なる種類のセルから作製された太陽電池モジュールのそれと比較することで、SHJ セルの PID 耐性について議論する。最後に、実用上重要な PID 耐性を向上させる手法を提案する。これらの知見は、SHJ 太陽電池モジュールの PID 現象を理解し、低コストかつ高信頼性の SHJ 太陽電池モジュールを実現する上で重要である。

## 5.2 実験方法

### 5.2.1 セルおよびモジュール

180 × 180 mm<sup>2</sup> の片面受光の単セル SHJ 太陽電池モジュールを、市販の 156 × 156 mm<sup>2</sup> フルスクエア\*1の n 型両面受光 SHJ セルから作製した。この SHJ セルは、裏面側に p<sup>+</sup>-a-Si のエミッタ層を有し、両面にタングステンドープの酸化インジウム (In<sub>2</sub>O<sub>3</sub>:W, IWO) の透明導電酸化物 (transparent conductive oxide: TCO) 薄膜を有する。モジュールの構造としては、カバーガラス (3.2 mm) / EVA シート (450 μm, ファストキュア) / SHJ セル / EVA シート (450 μm, ファストキュア) / バックシート (326 μm, ポリフッ化ビニル (38 μm) / ポリエチレンテレフタレート (250 μm) / ポリフッ化ビニル (38 μm) の 3 層構造) という典型的なものを用いた。本実験では 1.5 × 10<sup>14</sup> Ω·cm という比較的低い体積抵抗率を有する標準的な EVA シートを用いた。この EVA に

---

\*1 通常の単結晶シリコン太陽電池セルは、円柱状のインゴットを四角柱状に加工しそれをスライスした基板から作製される。その場合、太陽電池セルは完全な正方形ではなく、四角 (よすみ) が切り落とされたような形状となる。これに対して、完全な正方形の太陽電池セルをフルスクエアセルと呼ぶ。

はPIDを抑制する効果はほとんど無い。ラミネートのプロセスは、5 minの脱泡工程および15分の接着工程で構成される。脱泡工程ではモジュールは真空中で加熱し、接着工程は真空中で加圧しながら加熱した。両工程の間、モジュールはガラス面を下にして135 °Cのホットプレート上に置くことで加熱した。劣化を防止する手法を見出すために、 $10^{16} \Omega \cdot \text{cm}$ のオーダーの高い体積抵抗率を有するアイオノマー\*2封止材を用いてSHJ太陽電池モジュールを作製した。なお、ラミネートのプロセスはEVAを用いたモジュールと同様である。

### 5.2.2 電圧誘起劣化試験および評価

PID試験は、モジュール上に設置したAl板を基準にしてセルの短絡した電極に-1000 Vまたは-2000 Vの電圧を印加することで行った（PID試験の構成については、図4.2を参照）。その際に、環境の温度は85 °Cとした。湿度は制御無しとしたが、相対湿度でおよそ2%RH以下の値となることを確認した。したがって、外部からの水分の浸入の影響などは無視できると考えられる。劣化の評価のために、PID試験前後において、ダークおよび1 sun照射下におけるJ-V測定およびEQE測定を行った。加えて、劣化のセル内の面分布を調べるためにエレクトロルミネッセンス（EL）測定\*3を行った。

### 5.2.3 材料分析

劣化の本質的な原因を明らかにするために、モジュールおよびセルの各層の分析を行った。EVAの着色の効果を調べるために、劣化後のモジュールから取り出したEVAの紫外・可視・近赤外（UV-Vis-NIR）分光測定を行った。加えて、劣化したセルのIWO膜から得たX線吸収微細構造（X-ray absorption fine structure: XAFS）\*4スペクトルを用いて、IWO膜中のIn原子やW原子の化学結合状態に関する知見を得た。XAFSの分析においては、劣化したIWO膜のX線吸収端近傍構造（X-ray absorption near-edge structure: XANES）および広域X線吸収微細構造（extended X-ray absorption fine structure: EXAFS）を、劣化していないIWO膜やIn金属およびW金属のリファレンス試料から得られたスペクトルと比較することで詳細に解析した。XANESはSpring-8のビームラインBL14B2を、EXAFSはフォトンファクトリーのビームラインBL9Aを用いて行った。Naの深さプロファイルを得るために、PHI ADEPT1010を用いてダ

---

\*2 A-8

\*3 A-10

\*4 A-9

イナミック SIMS (D-SIMS) 測定<sup>\*5</sup>を行った。一次イオンは Cs<sup>+</sup> とし、その加速電圧は 3 keV に設定した。試料中の Na 濃度を、ZnO:Na を標準試料に用いて大雑把に定量化した。セルの劣化した領域の断面画像を取得するために、5 keV の加速電圧における走査型電子顕微鏡 (scanning electron microscope: SEM) 測定を行った。

## 5.3 結果

### 5.3.1 劣化挙動

これまで、典型的な p 型 c-Si 太陽電池モジュール [13–17]、n-FE c-Si 太陽電池モジュール [12, 18–20]、n-RE c-Si 太陽電池モジュール [21]、n 型 IBC c-Si 太陽電池モジュール [22]、a-Si 薄膜太陽電池モジュール [23, 24]、CIGS 薄膜太陽電池モジュール [25–27]、および CdTe 薄膜太陽電池モジュール [27, 28] が、負のバイアス下で PID を生じることが報告されている。ここではまず、SHJ 太陽電池モジュールの  $J$ - $V$  特性、EQE 特性、および EL 特性が、負バイアスの印加によってどのように変化するかを明らかにする。この PID 試験において、SHJ 太陽電池モジュールは PID 耐性の向上に貢献しない典型的な部材から作製されたものを用いた。これによって、SHJ セルへの負バイアスの影響を明確化することができる。なお、この SHJ モジュールは正バイアスのもとでは劣化を示さなかった。

図 5.1 は、本実験で用いた SHJ 太陽電池モジュールの PID 試験前後の代表的な 1 sun 照射下およびダークの  $J$ - $V$  特性を示している。PID 試験は試験条件  $-1000$  V,  $85$  °C にて行った。図 5.1a の挿入図は、 $J_{sc}/J_{sc,0}$  の PID 試験時間に対する変化を示している。 $J_{sc}$  は PID 試験時間の増加とともに徐々に低下したが、FF および  $V_{oc}$  はほとんど初期値のままである。 $J_{sc}$  の低下によって、 $P_{max}$  がおよそ 13% 低下した。この結果は、SHJ 太陽電池モジュールが、負バイアス下において、主に  $J_{sc}$  の低下によって特徴づけられる PID を生じること示している。一方で、ダーク  $J$ - $V$  曲線には変化が見られなかった。このことは、 $J_{sc}$  の低下が再結合損失によって生じているのではなく、何らかの光学損失が原因で生じたことを示唆する。図 5.2 には、劣化前後の SHJ 太陽電池モジュールの EQE 特性を示している。13 d の PID 試験の後、SHJ 太陽電池モジュールの EQE は全波長領域に渡って低下した (図 5.2 内の赤色の破線を参照)。このこともまた、 $J_{sc}$  の低下が光学損失によって生じていることを示唆する。なぜなら

---

\*5 A-11

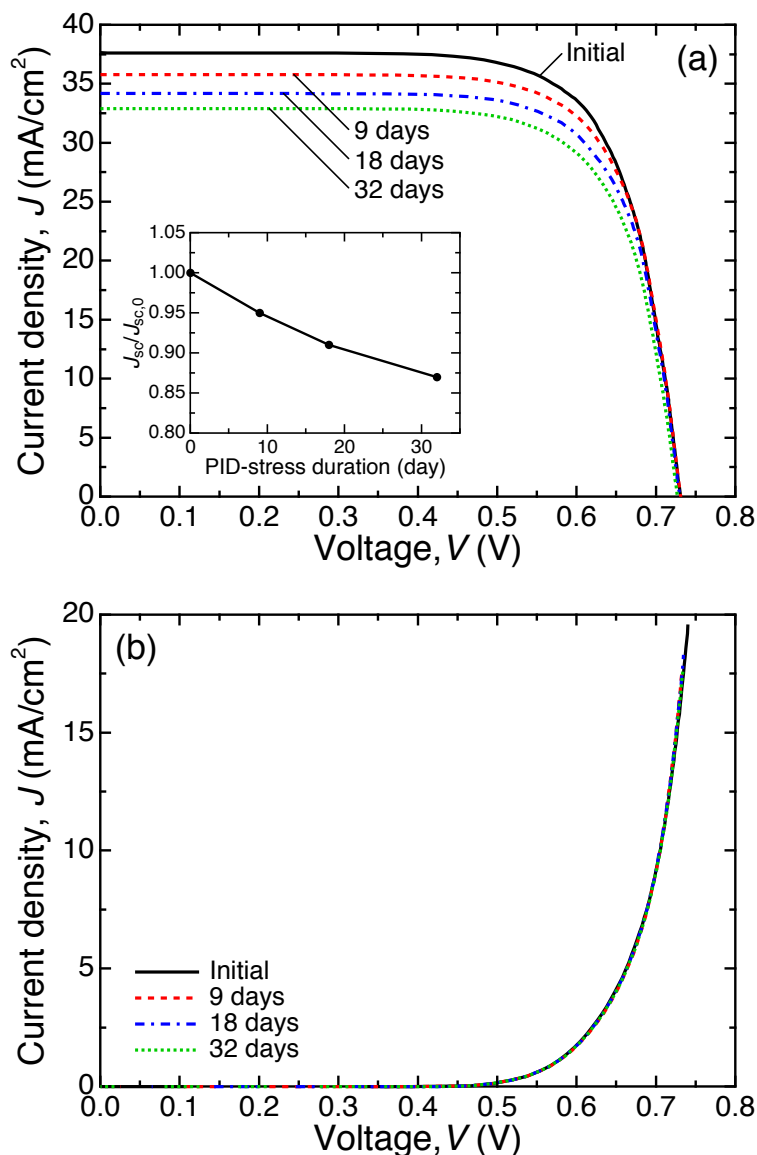


図 5.1  $-1000$  V,  $85$  °C の条件で 9, 18, 32 d 間行った PID 試験前後の SHJ 太陽電池モジュールの (a) 1 sun 光照射下における  $J$ - $V$  特性および (b) ダーク  $J$ - $V$  特性. 挿入図は  $J_{sc}/J_{sc,0}$  の PID 試験時間依存性.

ば、もしどこかで再結合損失が生じた場合、光吸収係数の波長依存性から、ある特定の波長領域で EQE 損失が生じるはずだからである。(例えば、光吸収層の表面付近で損失が生じた場合、短波長領域のみで EQE が低下する。) ひとつの顕著な例として図中の緑の点線で示しているように、 $-2000$  V, 21 d の PID 試験の後、EQE が全波長領域で大きく低下し、特に短波長領域で半分以下にまで低下している。また、図 5.2 には、同じモジュールの異なる 2 領域にて測定した EQE の結果も示している。セルのエッジ付近で得られた EQE のほうが、セル

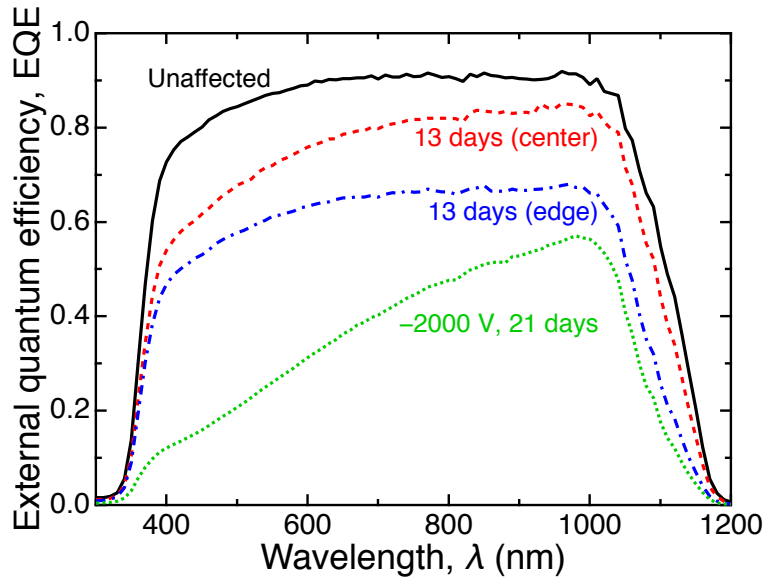


図 5.2 劣化していない SHJ 太陽電池モジュールおよび  $-1000\text{ V}$ ,  $85\text{ }^{\circ}\text{C}$ , 13 d の条件で行った PID 試験によって劣化したモジュールから得られた EQE 特性. 劣化後のモジュールに関しては, 中央部およびセル端部の 2 点で EQE を測定した. この EQE の単色光照射面積は  $10 \times 10\text{ mm}^2$  である. ひとつの顕著な例として,  $-2000\text{ V}$ ,  $85\text{ }^{\circ}\text{C}$ , 21 d の PID 試験によって劣化したモジュールの EQE 特性を示している. この EQE 特性は, セルの特に強く劣化している領域から得られた. 図中の “center” および “edge” は, それぞれセルの中心部およびセルの端部から数 cm 内側に入った部分から得られた (後に示す図 5.4 の EL 画像における中心部の明るい領域を center, 周辺部の暗い領域を edge と呼んでいる).

の中心部付近で得られた EQE よりも損失が大きいかかわかる. このことは, 光学損失の程度にセルの面内依存性があることを示している.

図 5.3 は, PID 試験を受けているモジュールの  $J_{sc}/J_{sc,0}$ ,  $V_{oc}/V_{oc,0}$ ,  $FF/FF_0$ , および  $P_{max}/P_{max,0}$  の変化のバイアス依存性を示している. SHJ 太陽電池モジュールの劣化速度は印加電圧の大きさに依存する. この実験では, 劣化速度を除き, 劣化挙動は電圧が  $-1000\text{ V}$  から  $-2000\text{ V}$  に上昇した場合でも変化しないように見える.

図 5.4a, b は, それぞれ PID 試験前後の SHJ 太陽電池モジュールの EL 画像を示している. PID 試験の条件は  $-1000\text{ V}$ ,  $85\text{ }^{\circ}\text{C}$ , 32 d である. PID 試験の後, EL 画像は全体に渡ってわずかに暗くなる. この EL 画像における暗化は, 上述のように, セルのダイオード特性の劣化を伴わない. したがって, この暗化は, セル内の非放射再結合の増大ではなく, 何らかの光学損失が原因で生じてい

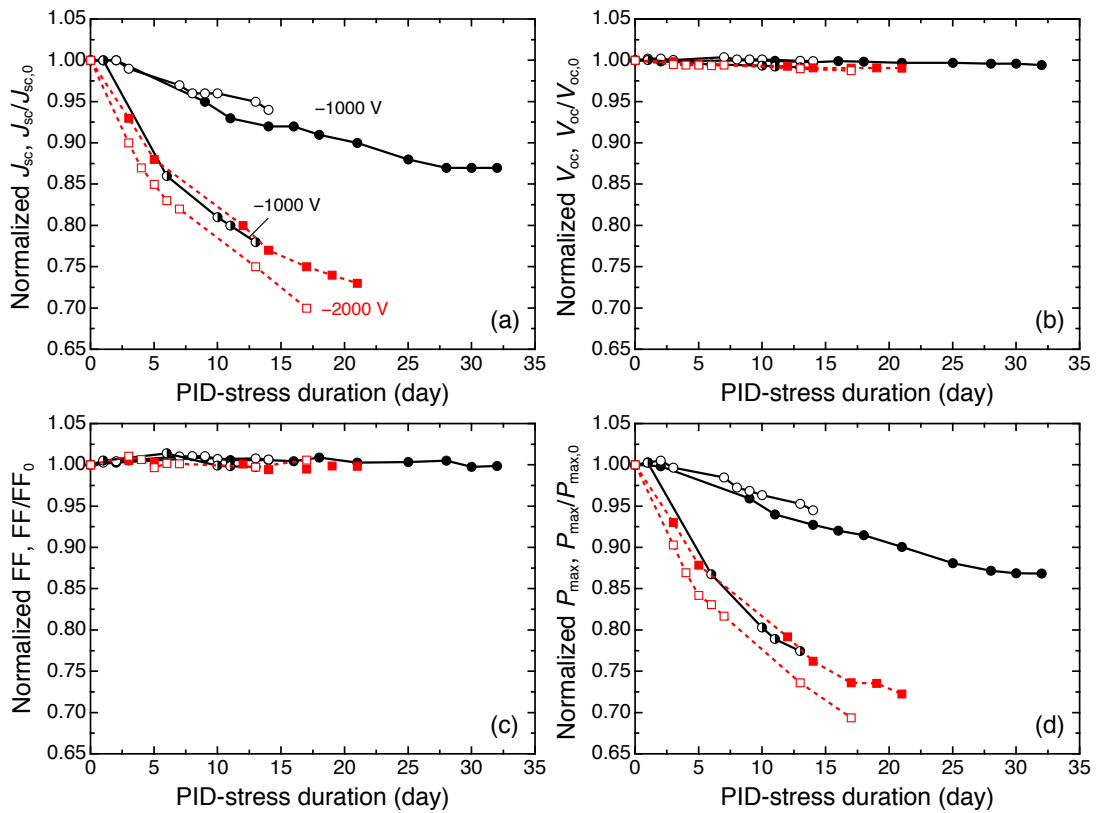


図 5.3 PID 試験による SHJ 太陽電池モジュールの (a)  $J_{sc}/J_{sc,0}$ , (b)  $V_{oc}/V_{oc,0}$ , (c)  $FF/FF_0$ , および (d)  $P_{max}/P_{max,0}$  の変化のバイアス依存性. 試験はすべて 85 °C に維持したチャンバー内で行った. 黒の実線で結ばれた黒丸はバイアス -1000 V, 赤の破線で結ばれた赤丸は -2000 V の結果を示している. 同じシンボルのデータは, それらが同じモジュールから得られた結果であることを示す.

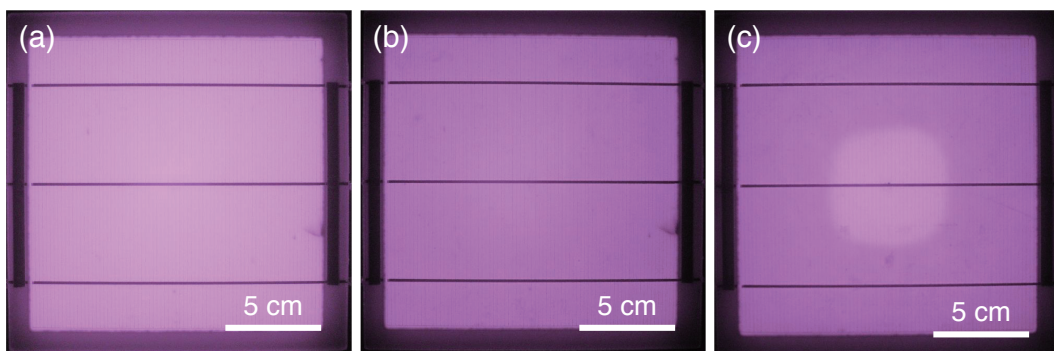


図 5.4 -1000 V, 85 °C, 32 d の PID 試験前 (a) および試験後 (b) の SHJ 太陽電池モジュールの EL 画像. また, (c) は -2000 V, 85 °C, 21 d の PID 試験後のモジュールの EL 画像である.

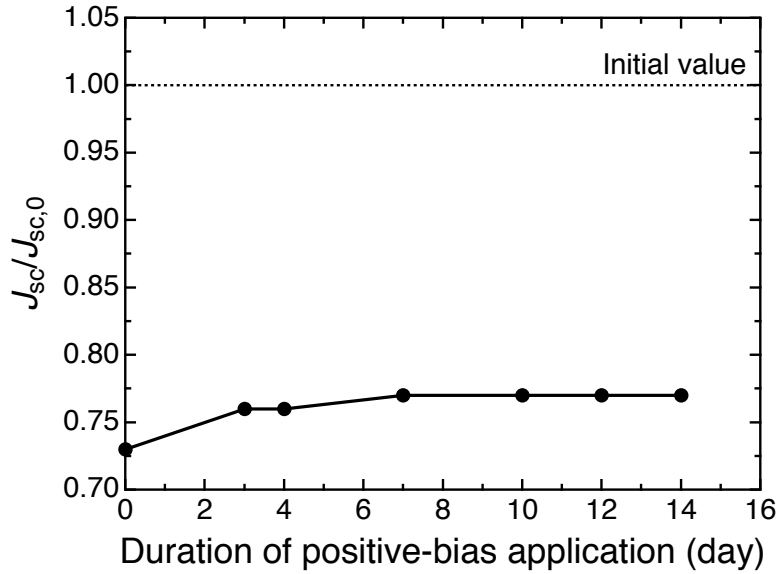


図 5.5 劣化した SHJ 太陽電池モジュールの  $J_{sc}/J_{sc,0}$  の +2000 V の正バイアスの印加時間依存性. このモジュールは -2000 V, 85 °C, 21 d の条件で事前に劣化させたものである.

ることがわかる. 図 5.4c は, -2000 V, 85 °C, 21 d という PID 試験後の SHJ 太陽電池モジュールの EL 画像を示している. セルの中央に, 特徴的な明るい円形のパターンが観察される. これは光学損失が不均一に生じていることを示している. この結果は, 図 5.2 に示される EQE 測定の面内依存性と矛盾しない. このパターンは蛍光灯下において肉眼でも確認された.

p 型 c-Si 太陽電池モジュール [13], n-FE c-Si 太陽電池モジュール [18, 19], および CIGS 薄膜太陽電池モジュール [26] などの多くの太陽電池モジュールの PID は, 劣化試験とは反対の向きの電圧を印加することで, それらの劣化が回復することが報告されている. SHJ 太陽電池モジュールの PID についてもそのような回復現象が生じ得るかを検証するため, -2000 V で劣化させた太陽電池モジュールに対して +2000 V を印加する回復試験を行った. その結果を図 5.5 に示す. 回復の初期段階において,  $J_{sc}$  がわずかではあるが回復するような挙動が観察された. しかしながら,  $J_{sc}$  はすぐに一定値に達し, 回復はそこで停止した. この結果は, SHJ 太陽電池モジュールの PID において, 多くの太陽電池モジュールの PID とは異なり,  $P_{max}$  は電圧の向きに対してほとんど不可逆であることを示している.

-2000 V の高い電圧を用いた PID 試験によって, SHJ 太陽電池モジュールの PID の進行挙動に与える電圧の影響を調査した. 図 5.6 には, SHJ 太陽電池モジュールの初期および 5, 25, および 53 d の PID 試験後の 1 sun 照射下および

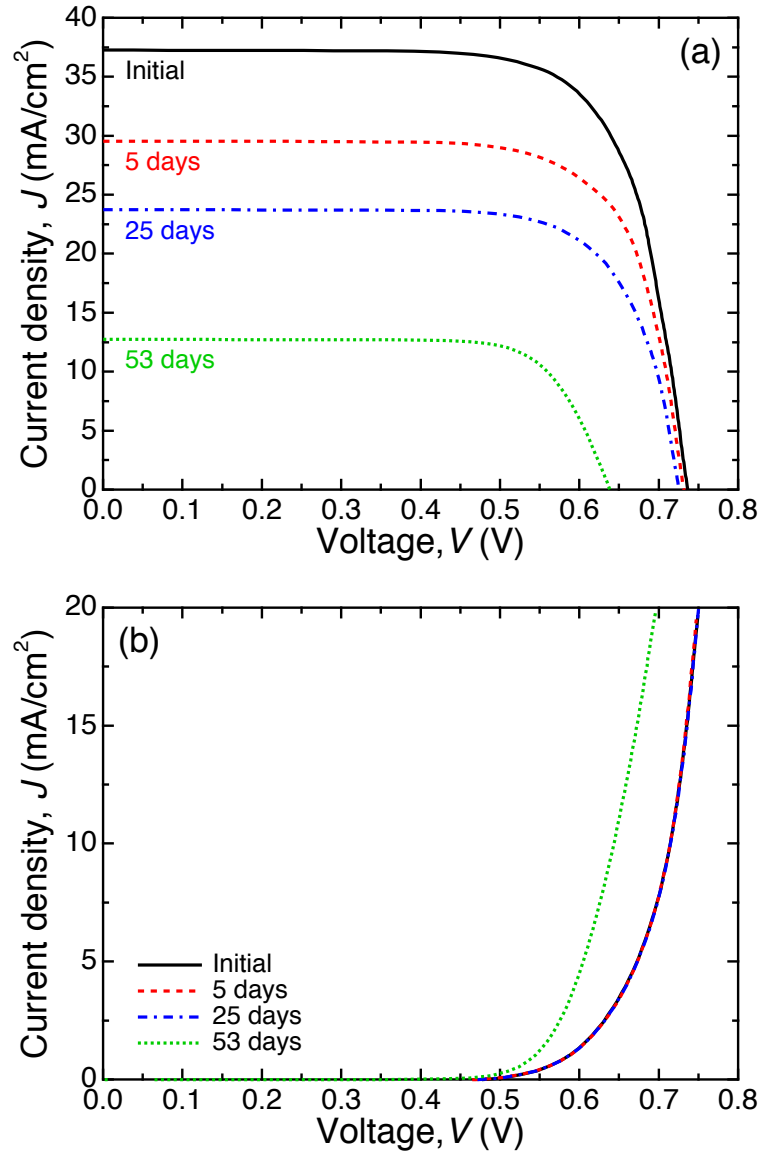


図 5.6  $-2000$  V,  $85$  °C の条件で 5, 25, 53 d の間行った PID 試験前後の SHJ 太陽電池モジュールの (a) 1 sun 照射下における  $J$ - $V$  特性および (b) ダーク  $J$ - $V$  特性.

ダークの  $J$ - $V$  特性を示している。また、図 5.7 には、3 つの同種の SHJ 太陽電池モジュールの  $-2000$  V の PID 負荷による  $J_{sc}/J_{sc,0}$ ,  $V_{oc}/V_{oc,0}$ ,  $FF/FF_0$ , および  $P_{max}/P_{max,0}$  の変化を示す。PID 試験時間が 30 d に達するまで、劣化は  $J_{sc}$  の低下のみによって特徴づけられる。およそ 25 d 後には  $J_{sc}$  の低下は一旦飽和する（図 5.7a の 25 d 付近において、傾きが緩やかになる）が、その後も PID 試験を続けると、モジュールは追加の  $J_{sc}$  の低下のみならず、 $V_{oc}$  の低下を示すようになる。このことは、SHJ 太陽電池モジュールは  $J_{sc}$  および  $V_{oc}$  の両



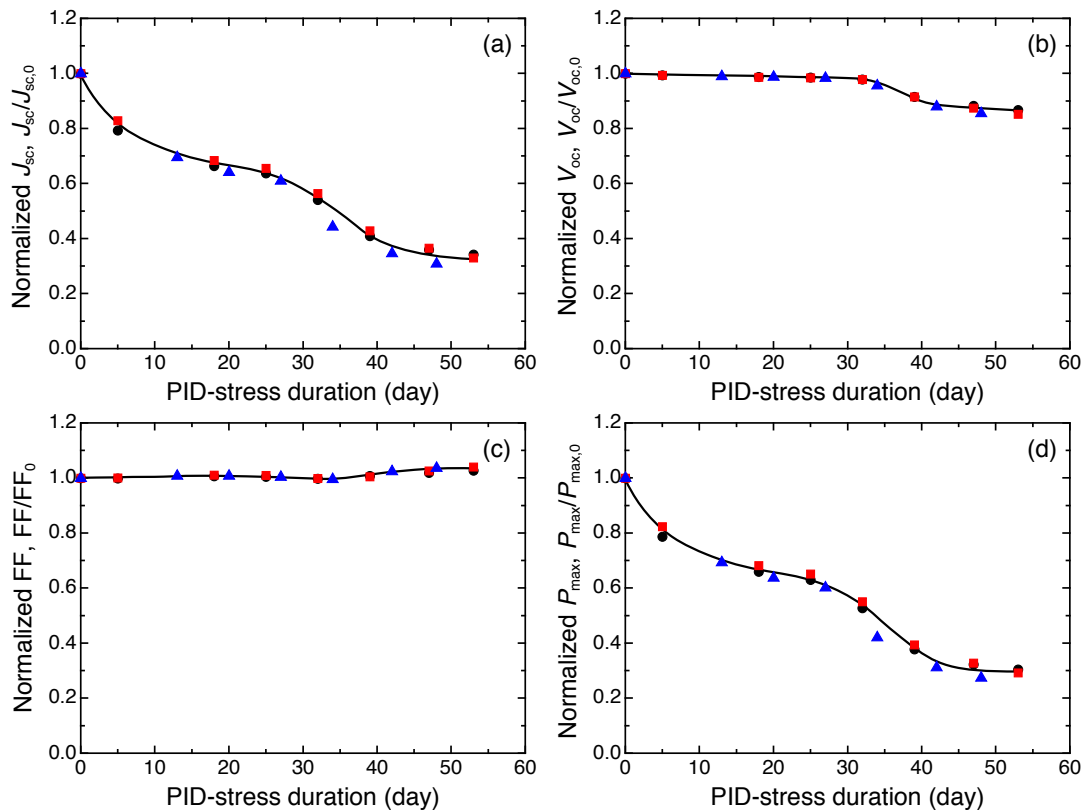


図 5.7  $-2000\text{ V}$ ,  $85\text{ }^\circ\text{C}$  の条件で行った長時間の PID 試験による SHJ 太陽電池モジュールの (a)  $J_{sc}/J_{sc,0}$ , (b)  $V_{oc}/V_{oc,0}$ , (c)  $FF/FF_0$ , および (d)  $P_{max}/P_{max,0}$  の変化のバイアス依存性. 同じシンボルのデータは, それらが同じモジュールから得られた結果であることを示す.

方の低下によって特徴づけられる別の劣化モードを示す場合があることを示している. 一方で,  $FF$  に関しては, わずかな上昇が確認される. これらの追加の  $J_{sc}$  の低下および  $V_{oc}$  の低下は飽和電流密度の増大を伴う (図 5.6b). このことは,  $J_{sc}$  の追加の低下および  $V_{oc}$  の低下が, c-Si のバルク中あるいは c-Si 表面における再結合の増大に起因することを示す.

### 5.3.2 X線吸収微細構造の解析

光学損失の本質的な原因を明らかにするために, 劣化したモジュールの EVA およびセルの IWO 試料に関していくつかの分析を行った. まず, 劣化試験前後のモジュールの EVA の UV-Vis-NIR 透過吸収スペクトルを測定したが, 劣化前後における顕著な差は観察されなかった. そこで, 本節では, 光学損失の原因が SHJ セル表面の IWO 膜にあると仮定して, 劣化した SHJ セルの IWO 膜の XAFS 測定を行った結果について報告する. ここでは, 特に XANES および

EXAFS の結果を、劣化していないセルの IWO 膜および参照用の In 金属や W 金属の結果と比較することで詳細に解析した。

図 5.8 には、 $-2000$  V, 53 d の PID 試験によって劣化した SHJ セルの IWO 膜から得た In K 端および W  $L_3$  端における XANES スペクトルを示す。測定に使用したモジュールは顕著な  $J_{sc}$  の低下と  $V_{oc}$  の低下を示したものである。劣化していないセルの IWO に関しては、In K 端はノンドープの  $In_2O_3$  標準試料の結果と同等であった。このことは、劣化前の IWO 膜中に存在する大半の In の化学結合状態は  $In_2O_3$  膜中のそれと同じであることを示している。劣化した IWO 膜の In K 端の XANES スペクトルの解析において、劣化前の化学結合状態の In と化学的に還元された金属 In が混在していると仮定する。劣化後の IWO 膜から得た In K 端の XANES スペクトルが、劣化前の IWO 膜のスペクトルと金属 In の標準試料のスペクトルを用いてうまくフィッティングできることから、この仮定が有効であることがわかる。また、このフィッティングの結果から、初期状態から還元されて In へと変化した原子数比がわかる。最適なフィッティング（図 5.8a の黒の実線で示した）は、24% の In 金属成分を仮定することで得られた。このことは、IWO 膜中の In 原子のうちの 24% が化学的に還元されたことを示唆している。劣化した IWO 膜中に初期の化学状態の W と還元して金属として存在する W が共存するという状況を仮定することで、W  $L_3$  端に関しても同様の解析を行った。劣化していない W  $L_3$  端の XANES スペクトルは酸化タングステン ( $WO_3$ ) 標準試料に類似したスペクトルを示した。このことは、IWO 膜中の W 原子が  $WO_3$  中のそれと同等な化学結合状態にあることを示唆する。しかしながら、IWO 膜から得られたスペクトルと  $WO_3$  試料から得られたスペクトルの間にはそのピーク強度には差が見られた。このことは、IWO 中の W の化学結合状態がわずかに変化していることを示唆している。これはおそらく、IWO 膜中の  $WO_3$  成分が数 at% と非常に小さく、W 原子が他の W 原子から孤立していることに起因すると考えられる。劣化した IWO 膜の W  $L_3$  端の XANES スペクトルは劣化していない IWO 膜のそれとほとんど同様であり、これは W の化学結合状態が PID 試験前後でほとんど変化していないことを示している。最適なフィッティングは、図 5.8b に示されるように、W の成分がゼロとした場合に得られた。このことは IWO 中の W 原子が全く還元されていないことを示唆する。

図 5.9 は、劣化した IWO 膜から得られた In K 端および W  $L_3$  端の EXAFS 振動曲線を示す。用いた試料は EXAFS の解析において、XANES スペクトルの解析の際に用いたものと同様の仮定を行うことにより、良好なフィッティング結果が得られた。In K 端の EXAFS 振動曲線に関しても、IWO 膜の測定結果

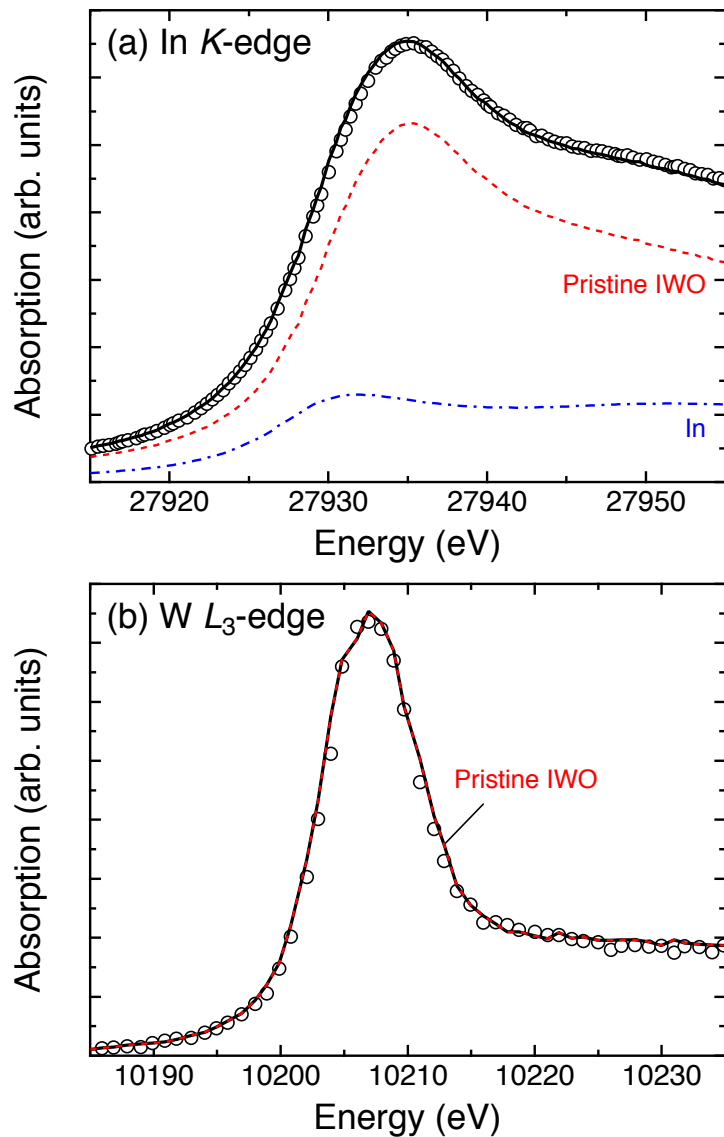


図 5.8  $-2000\text{ V}$ ,  $85\text{ }^\circ\text{C}$ ,  $53\text{ d}$  の条件で行った PID 試験によって劣化した SHJ セルの IWO 膜から得られた (a) In K 端および (b) W  $L_3$  端の XANES スペクトル. 実験データを白抜き丸印で示しており, 未劣化の IWO 膜, および In, W の標準試料のデータを用いて行ったフィッティングの結果を実線で示している. “Pristine IWO” および “In” と表示した曲線は, それぞれフィッティング曲線における未劣化の IWO 膜および金属 In 成分を表している. (b) においては, W 成分がゼロの際に最適なフィッティング結果が得られたため, フィッティング結果の W 成分は示していない. フィッティングの結果は, 全 In 原子の内のおよそ 24% が金属 In へと還元したことを示唆している.

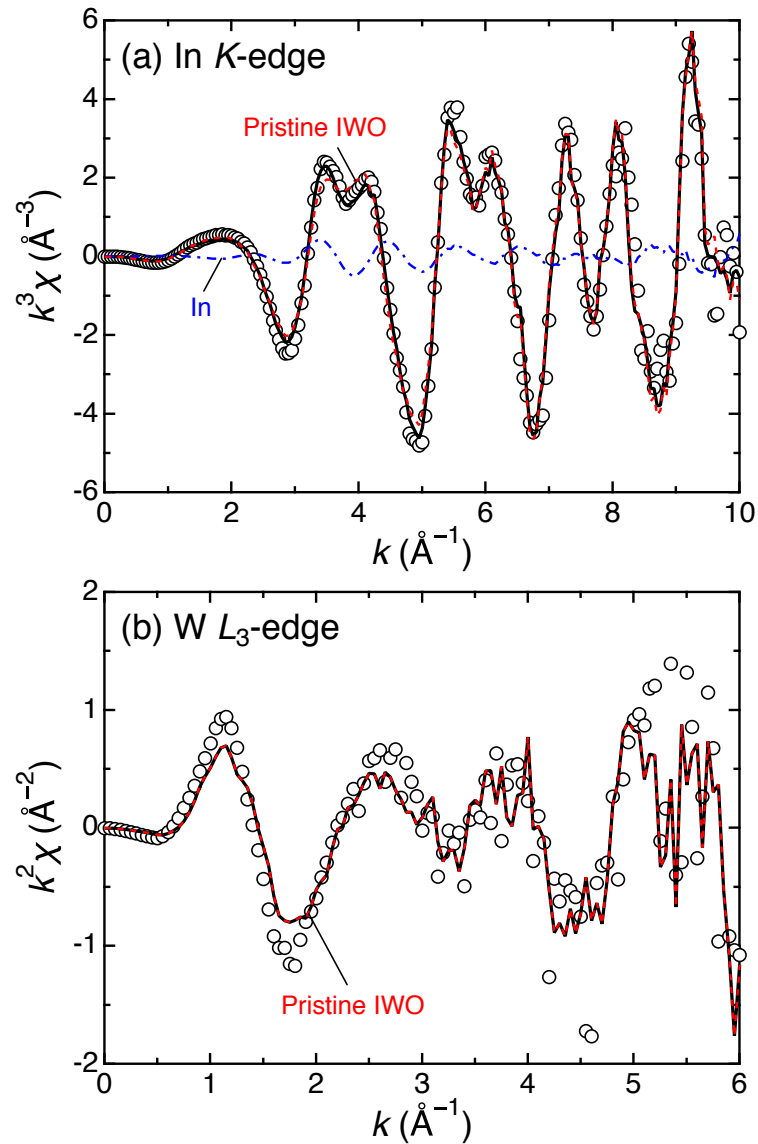


図 5.9  $-2000$  V,  $85$  °C,  $53$  d の条件で行った PID 試験によって劣化した SHJ セルの IWO 膜から得られた (a) In K 端および (b) W  $L_3$  端の EXAFS 振動曲線。実験データを白抜きの丸印で示しており、未劣化の IWO 膜、および In, W の標準試料のデータを用いて行ったフィッティングの結果を実線で示している。“Pristine IWO” および “In” と表示した曲線は、それぞれフィッティング曲線における未劣化の IWO 膜および金属 In 成分を表している。(b) においては、W 成分がゼロの際に最適なフィッティング結果が得られたため、フィッティング曲線の W 成分は示していない。フィッティングの結果は、全 In 原子の内のおよそ 33% が金属 In へと還元したことを示唆している。

は  $\text{In}_2\text{O}_3$  標準試料の結果とほとんど同じであった。図 5.9a については、最適なフィッティング結果は、金属 In 成分がおよそ 33% である際に得られた。このことは、IWO 膜中の In 原子のうちの 33% が金属 In へと還元されたことを示唆する。W  $L_3$  端の EXAFS 振動曲線に関しては、劣化した IWO 膜の結果は劣化していない IWO 膜の結果と非常によく似ている。これは W  $L_3$  端の XANES スペクトルと同様の観察結果である。最適なフィッティングは W 成分がゼロの際に得られた。このことは、W が PID 負荷を受けた後でも還元されていないことを示唆している。

### 5.3.3 ダイナミック二次イオン質量分析

典型的な p 型 c-Si 太陽電池モジュール [13–17]、n-RE c-Si 太陽電池モジュール [21]、n 型 IBC c-Si 太陽電池モジュール [22]、a-Si 薄膜太陽電池モジュール [23, 24]、CIGS 薄膜太陽電池モジュール [25–27]、および CdTe 薄膜太陽電池モジュール [27, 28] などの様々な太陽電池モジュール中にて負バイアス下において生じる PID は、Na が原因で生じると報告あるいは提案されている。上述のように、SHJ 太陽電池モジュールも同様に負バイアス下で PID を生じることがわかった。したがって、PID の原因として Na が疑われる。そこで、本実験では、 $J_{sc}$  のみが低下したモジュール、および  $J_{sc}$  と  $V_{oc}$  の両方が低下したモジュールから取り出したふたつのセルについて、Na の D-SIMS 測定を行った。

図 5.10 は、 $-2000\text{ V}$  の PID 負荷を 6 d あるいは 53 d かけたモジュールから取り出したセルの Na に関する D-SIMS プロファイルを示している。前者は  $J_{sc}$  のみ、後者は  $J_{sc}$  と  $V_{oc}$  の両方が低下したセルである。比較のため、劣化していないセルの D-SIMS プロファイルも示している。図 5.10 の Na 濃度は ZnO:Na 標準試料を用いて大雑把に見積もった値である。劣化していない試料は、表面付近において  $10^{19}$  から  $10^{20}\text{ cm}^{-3}$  のオーダーの高い Na 濃度を示したが、これはおそらく Na を含む表面汚染が原因であると思われる。劣化していないセルのバルク内においては、Na 濃度は  $10^{17}\text{ cm}^{-3}$  かそれ以下のオーダーまで落ち込む。しかしながら、 $J_{sc}$  のみが低下したセル中では、深さ方向の全測定領域においてかなり高い Na 濃度を示している。 $J_{sc}$  と  $V_{oc}$  の両方が低下したセルはさらに顕著に高い Na 濃度を示している。一般的に Na は c-Si 中の“ライフタイムキラー”のひとつとして知られており、Si 太陽電池の性能に対して有害である [29]。ゆえに、高濃度の Na 原子は SHJ セルに対しても悪影響をもたらすと考えられる。ここで、この D-SIMS 測定の結果は、マトリクス効果やロックオン効果として知られる表面領域のミキシング効果の影響を含んだものであることに

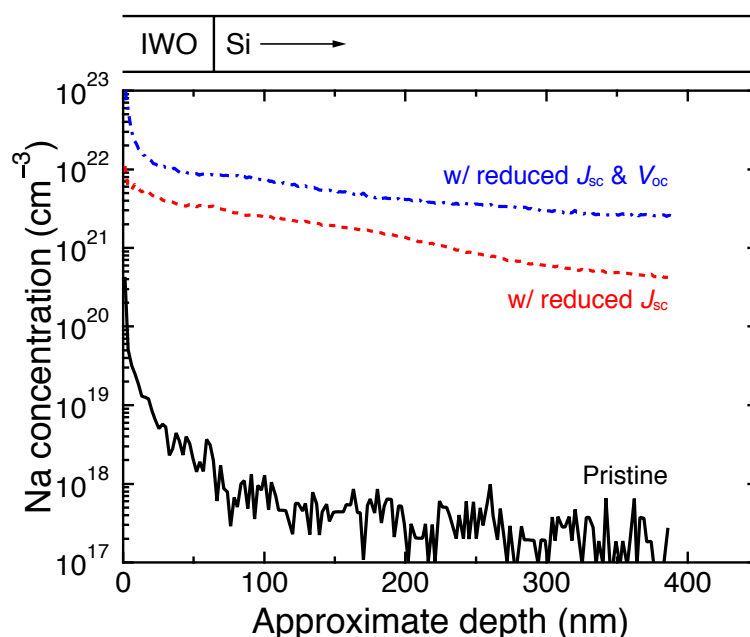


図 5.10  $-2000$  V,  $85$  °C の PID 試験を 6 d (赤の破線) および 53 d (青の一点鎖線) 行ったモジュールから取り出したセルおよびリファレンスセルの Na に関する D-SIMS プロファイル. 6 d の PID 試験で劣化したセルは  $J_{sc}$  の低下のみを示した一方で, 53 d の PID 試験で劣化したセルは  $J_{sc}$  と  $V_{oc}$  の双方における低下を示した. これらの D-SIMS プロファイルは  $Cs^+$  一次イオンビーム, 加速電圧 3 keV の条件で得られた. また, 縦軸の Na 濃度は ZnO:Na 標準試料を用いて大雑把に見積もった値である. 図の上を示した棒グラフは IWO / Si 界面の大体の位置を示すものであり, これはリファレンスセルの In および Si の D-SIMS の結果に基づいて描かれている. 実際には a-Si パッシベーション膜が IWO / Si 界面に位置しているが, それらの層は非常に薄いため, この棒グラフには示していない. 縦軸はログスケールであることに注意.

注意すべきである. 後者はセルのバルク領域内での Na 濃度の過大評価につながる. 加えて, セルはテクスチャと呼ばれるミクロンオーダーの表面凹凸を有しており, これも測定結果の不正確さにつながる.

#### 5.3.4 走査型電子顕微鏡観察

PID 負荷がセル表面の状態に与える影響を調べるために, 劣化したセルの断面 SEM 測定を行った. 試料には  $-2000$  V, 53 d の PID 試験後のモジュールから取り出した SHJ 太陽電池セルを選択した. 図 5.11 は劣化していないセルおよび劣化後のセルの断面 SEM 画像を示している. 劣化したセルの表面状態は, 劣

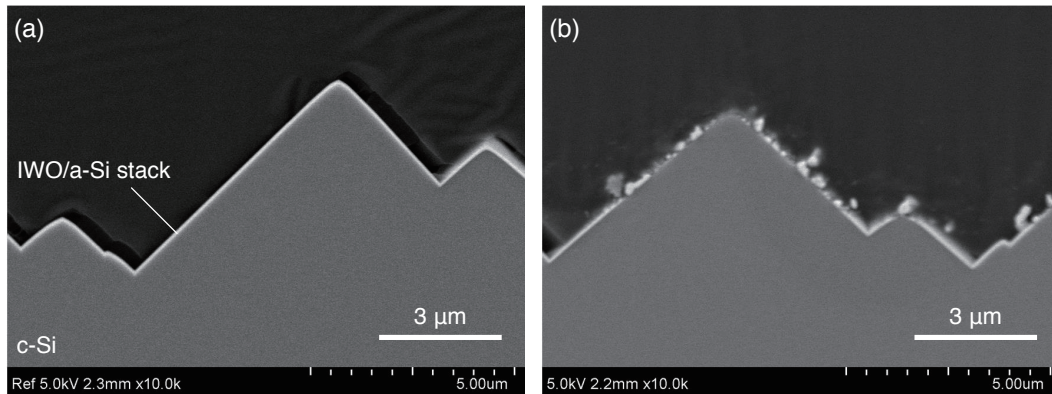


図 5.11 (a) リファレンスの SHJ セルおよび (b)  $-2000\text{ V}$ ,  $85\text{ }^\circ\text{C}$  の PID 試験を 53 d 行ったモジュールから取り出した SHJ セルの表面付近の断面 SEM 像。一次電子の加速電圧は  $5\text{ keV}$  とした。

化前と比較して明らかに変化している。セル表面に存在する IWO 膜が剥離し、その連続性が失われていることが示唆される。IWO 膜が図 5.11b のように剥離すればセルの  $R_s$  が上昇すると考えられるが、上述のように、劣化後の試料における  $R_s$  の増加は観察されなかった。このことから、封止材をセルから取り除く工程（デラミネーション）の際に IWO 膜が剥離している可能性も考えられる。もしその場合であっても、IWO 膜は PID 負荷によって何らかのダメージを受けており、少なくとも IWO 膜または a-Si 膜の密着性の低下が生じているものと思われる。

同時に行った EDX 測定結果から、劣化したセルにおいてのみ、セルの表面で Na が検出された。このことは、PID 試験中の Na 濃度の増加の証拠のひとつであり、これは図 5.10 に示されている D-SIMS の結果と矛盾しない。

### 5.3.5 アイオノマー封止材の使用の効果

SHJ 太陽電池モジュールの PID の抑止法を探索するため、 $10^{16}\text{ }\Omega\cdot\text{cm}$  のオーダーの非常に高い体積抵抗率を有するアイオノマー封止材を用いて作製した SHJ 太陽電池モジュールに関して PID 試験を行った。通常の EVA の体積抵抗率が  $\sim 10^{14}\text{ }\Omega\cdot\text{cm}$  程度であることから、このアイオノマーの体積抵抗率が非常に高いことがわかる。アイオノマー封止材は、p 型 c-Si 太陽電池モジュール [30]、n-FE c-Si 太陽電池モジュール [18]、および CIGS 薄膜太陽電池モジュール [26] の PID の抑制に高い効果を発揮することが知られている。図 5.12 は、EVA 封止材およびアイオノマー封止材を有する SHJ 太陽電池モジュールの  $P_{\text{max}}/P_{\text{max},0}$  の PID 試験時間依存性を示す。それらのモジュールは  $-2000\text{ V}$  と

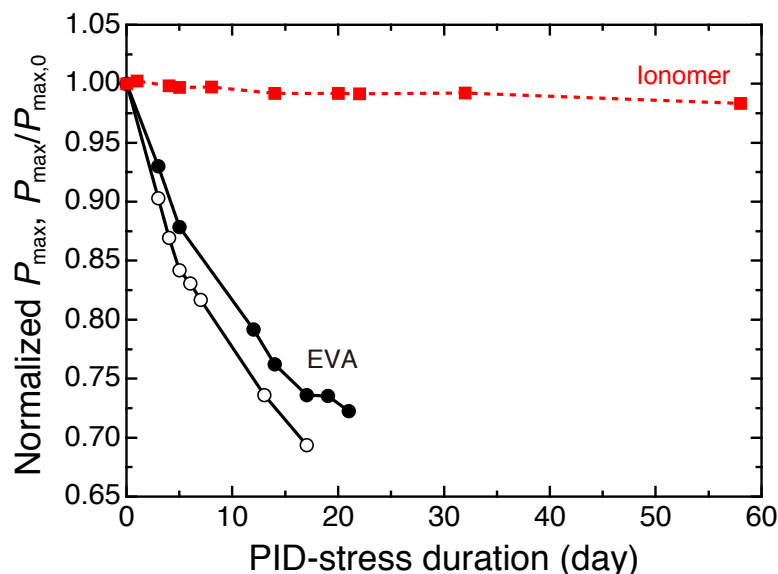


図 5.12  $-2000\text{ V}$ ,  $85\text{ }^{\circ}\text{C}$  の PID 試験におけるアイオノマーの PID 抑制効果. 比較のため, EVA を用いて作製した SHJ モジュールの結果も示した.

いう強い電圧負荷を受けた. EVA を用いて作製されたモジュールに関しては,  $P_{\max}/P_{\max,0}$  は 20 d の負荷後に約 70% まで低下した. 一方, アイオノマー封止材から作製されたモジュールは 58 d の PID 試験の後も顕著な劣化を示さなかった. このことは, アイオノマー封止材の非常に高い PID 抑制能力を示している.

## 5.4 考察

### 5.4.1 劣化挙動

これまでに, PID 加速試験における市販の SHJ 太陽電池モジュールの高い PID 耐性が報告されている [9–12]. それらの研究では, モジュール部材の詳細は明らかにされておらず, その PID 耐性の原因がセルではなくモジュール部材に起因するかもしれない. ゆえにセル自体の PID に関する知見は得られていない. 一般的に, 市販の太陽電池モジュールを用いた PID の研究はこの問題に直面し, 封止材やガラスの材料を特定する必要がある. この問題を解決するために, PID 耐性に貢献しない事がわかっている低コストなモジュール部材を使用して太陽電池モジュールを作製することで, SHJ セル自体に与える PID 負荷の影響を明らかにすることを試みた.

図 5.1 に示すように, 負バイアスによって, SHJ 太陽電池モジュールの  $J_{\text{sc}}$  が



低下する挙動が観察された。このことは、SHJ 太陽電池モジュールが低コストのモジュール部材から作製された場合に、 $J_{sc}$  の低下によって特徴づけられる PID を生じ得ることを示している。図 5.3 に示すように、劣化速度はバイアスの増加に伴い増加する。全波長領域に渡る EQE の低下が観察されたことから、 $J_{sc}$  の低下は、再結合損失ではなく、光学損失が原因であることが示唆された。図 5.1b に示されるように、PID 試験前後でダーク  $J$ - $V$  特性は変化しておらず、このことも劣化の原因が再結合損失ではないことを示している。光学損失の増大に起因する PID はこれまでに報告された PID のいずれとも異なる (a-Si 薄膜太陽電池モジュールの PID には光学損失の影響も含まれるが、その他の損失メカニズムのほうがより支配的である.)。この  $J_{sc}$  の低下のメカニズムについては、5.4.2 節で議論する。

光学損失にセルの面内依存性があることが図 5.2 および図 5.4 からわかる。その面内依存性の正確な理由は今の所よくわかっていないが、おそらくは PID 試験中の電界分布に関係している。市販の 60 セルモジュールなどの多数のセルが含まれる太陽電池モジュールでは、電界分布の影響はさらに顕著になると考えられる。例えば、モジュールのエッジには接地された Al フレームがあり、したがってその付近に存在するセルはその他のセルに比べ強く劣化すると考えられる。加えて、EL の結果は、その光学損失の不均一性が EL 測定によって簡単に同定できることを示している。EQE や  $J_{sc}$  のマッピングを行うことで、より定量的な議論が可能になると考えられる。

-2000 V のバイアスを用いた非常に厳しい試験において、SHJ 太陽電池モジュールが  $J_{sc}$  の低下だけではなく、 $V_{oc}$  の低下も示すことがわかった (図 5.6 および図 5.7)。図 5.6b からわかるように、これらの追加の劣化は飽和電流密度の増加に起因しているため、界面あるいはバルク再結合が増大していることが示唆される。実際の太陽光発電システムにおいては、仮にこの  $V_{oc}$  の低下が生じたとしても、システム全体から見れば大きな影響は生じないと考えられる。例えばストリングの負バイアス側の一部のセルの  $V_{oc}$  が低下したとしても、ストリングの電圧は直列に繋がれた多数のセルのその和であるので、その  $V_{oc}$  低下の影響は僅かである。しかしながら、 $J_{sc}$  が低下した場合、直列に繋がれたすべてのセルが最小の電流密度に制限されるため、ストリングの全体の効率が、 $V_{oc}$  が低下した場合に比べより大幅に低下することになる。また、この  $J_{sc}$  と  $V_{oc}$  の低下が同時に生じる 2 段階目の PID は、-2000 V という加速試験としても大きなバイアス下で生じた現象である。したがって、実際の太陽光発電システム中で生じる可能性は低いと考えられる。

D-SIMS 測定において、 $J_{sc}$  と  $V_{oc}$  がともに低下した SHJ セル中において、Na

濃度が顕著に増加している様子が観察された (図 5.10). c-Si 中の Na 格子間原子はバンドギャップの中央付近に欠陥準位を形成し, また, 大きな少数キャリアの捕獲断面積を有することが知られている [29, 31]. そのため, 少数キャリア寿命に対して大きな悪影響を与える. したがって, セル内に蓄積した Na が SHJ セルの光吸収層の c-Si のバンドギャップ中に欠陥準位を作り, Si の少数キャリア寿命が低下し, その結果としてセルの  $J_{sc}$  と  $V_{oc}$  が低下した可能性がある. また, PID 負荷あるいは Na の何らかの影響によって表面側の a-Si が図 5.11 の SEM 像に示されているような損傷を受けた可能性がある. そういった損傷が生じた場合, パッシベーション能力は顕著に低下し,  $J_{sc}$  と  $V_{oc}$  は低下する. なお, 本研究で行った D-SIMS において, 表面側にはアルカリテクスチャが存在するため, D-SIMS プロファイルは深さ方向にぼやけてしまう. また, この D-SIMS 測定はいわゆるノックオン効果の影響も受けている. したがって, この現象をより詳しく調査するためには, より正確な手法を用いて調査を行う必要がある.

本実験で用いたセルはリアエミッタ構造を有しているために, Na の侵入や a-Si パッシベーション膜のダメージが生じたとしてもその影響が  $J_{sc}$  と  $V_{oc}$  の低下のみにとどまったと考えられる. しかしながら, フロントエミッタの場合, c-Si 表面に p-n 接合界面があるので, Na の侵入や a-Si パッシベーション膜のダメージの影響はセルの FF にまで及ぶ可能性がある. すなわち, 再結合電流の増大に起因する  $J_{02}$  および  $n_2$  の増大が生じ, FF が低下すると考えられる.

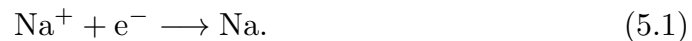
#### 5.4.2 光学損失のメカニズム

光学損失の原因を特定するために, 劣化した SHJ 太陽電池モジュールから取り出した EVA およびリファレンスの EVA の UV-Vis-NIR 測定を行ったが, 劣化に伴う EVA での光学損失の増加は観察されなかった. また, カバーガラス中の光学損失も原因のひとつとして考えられたが, これまでにこの加速試験法において, カバーガラスの光学損失が増大したという報告はない. これらの結果を受けて, 光学損失の原因が SHJ セル上の IWO 膜中にあると仮定し, 劣化前後の SHJ セルの IWO 膜の XAFS 分析を行った. この節では, 主に IWO 膜の XAFS およびセルの D-SIMS の結果から, 光学損失の原因について議論する.

劣化したセルの IWO 膜の XANES および EXAFS の結果から, 53 d 間の PID 試験を受けた SHJ セルの IWO 膜に関して, 膜中の In のうち 24-33% が金属 In に還元したことがわかった. 一方で, W 金属成分の増加は観察されなかった. これらの観察結果は, 光学損失の原因が, IWO 膜中における In 金属析出物の形成が原因で生じた IWO 膜の着色であるということを示唆する. この着色した

IWO 膜は、入射光を遮り、光吸収層である c-Si 層に届く光を減少させ、結果として  $J_{sc}$  を低下させる。In 金属の析出が IWO 膜の電気的特性に影響を与える可能性もあるが、実際のところ、PID 試験前後の FF の大きな変化は観察されなかった (図 5.6 および図 5.7)。これはおそらく In 金属が良導体であることに起因する。

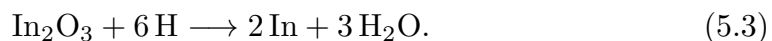
IWO 膜中における In 金属析出物の形成を説明するために、 $\text{In}_2\text{O}_3$  の還元反応を考察する。 $\text{In}_2\text{O}_3$  ベースの TCO 膜は水素プラズマ雰囲気中などの還元環境下で容易に還元し、その結果として In 金属の析出物が生成することが知られている [32–38]。PID 試験においてはセルに負バイアスを印加するため、セルは電気化学反応におけるカソードに対応する。したがって、セル上の IWO 膜の表面領域において、何らかの還元反応が生じうる。生じうる反応のひとつとして、カバーガラス中 [15] あるいは EVA やセル表面の汚染に含まれる [39]Na の還元反応が考えられる：



これは図 5.10 の D-SIMS 測定に基づいている。図 5.10 を見ると、PID 試験によって Na が多量にセル上に到達していると予想される。また、それらの Na は電界によって輸送されていることから、 $\text{Na}^+$  という可動イオンの形でセル上に到達していると考えられる。それらの  $\text{Na}^+$  イオンが IWO 上で電子を受け取り、Na へと還元される反応である。このようにして生じた Na 原子が IWO 上で酸化する過程で、 $\text{In}_2\text{O}_3$  の還元反応が生じる可能性がある。本実験では、PID 試験中のチャンバー内の相対湿度は低いので外部からモジュール中への水分の浸入はほとんどないと考えられる。しかしながら、EVA 中に試験前から存在する水分が  $\text{In}_2\text{O}_3$  の還元反応に関与する可能性がある。スーパーストレートの a-Si 薄膜太陽電池の PID に関する先行研究 [23] において、負バイアスと水分浸入によるフッ素添加酸化スズ ( $\text{SnO}_2\text{:F}$ ) 膜の剥離現象が研究されている。その現象を説明するために、Jansen および Delahoy ら [40] は、 $\text{SnO}_2\text{:F}$  膜の剥離の過程で、高い還元力を有する水素 (H) 原子が水分と Na との反応によってモジュール内に生じることを提案している：



この原子状水素は例えば以下の反応によって、IWO 膜中での In 金属の析出を誘起する可能性がある：



しかしながら、モジュール内で上記の反応が生じているかどうかは明確ではなく、今後の詳細な研究が必要である。もし仮に上記の反応が生じるならば、高湿度環境においては、劣化が早まる可能性が高い。したがって、環境中の湿度の影響は、今後の重要な研究課題のひとつとなり得る。

$\text{In}_2\text{O}_3$  の還元反応は、図 5.11b に示されるような IWO 膜の剥離をもたらす可能性もある。IWO 膜が不連続になると、 $R_s$  が上昇し、結果として FF が低下すると考えられる。また、不連続な IWO は  $J_{sc}$  の低下ももたらす可能性がある。なぜならば、IWO は電極としてのみならず、反射防止膜としての役割も有するためである。しかしながら、本実験では、FF の顕著な低下は観察されなかったため、 $J_{sc}$  の低下は主に In 金属析出物の形成に起因する光学損失の増加が原因であると予想する。上述のように、IWO 膜はモジュールの分解の際に EVA とともに剥離した可能性がある。しかしながら、この場合でも、IWO 膜は何らかの損傷を受け、もろく剥がれやすくなっていると考えられる。また、IWO 膜だけでなくその直下の a-Si 膜も剥離などのダメージを受けている場合、パッシベーション性能が著しく低下する可能性がある。この場合、 $J_{sc}$  と  $V_{oc}$  が共に著しく低下する。

### 5.4.3 シリコンヘテロ接合太陽電池モジュールの電圧誘起劣化耐性について

大規模太陽光発電システムへの導入という観点から、PID 試験の加速係数を求め、それを用いて SHJ 太陽電池モジュールの寿命を予測することは非常に重要である。しかしながら、現状、実環境における PID のデータが著しく不足しており、本研究で用いた PID 試験の加速係数を決定することは困難である。代わりに本節では、同じ PID 試験における他の太陽電池モジュールの結果と比較し、相対的に PID 耐性を評価する

同じ PID 試験法を用いて、p 型 c-Si 太陽電池モジュール [26]、スーパーストレート型 s-Si 薄膜太陽電池モジュール [26]、CIGS 薄膜太陽電池モジュール [26]、n-FE c-Si 太陽電池モジュール [21]、および n-RE c-Si 太陽電池モジュール [21] の PID 挙動を評価した例がある。a-Si 薄膜太陽電池モジュールを除いて、太陽電池モジュールの構造や、作製に用いた部材はすべて同じものである。(a-Si 薄膜太陽電池モジュールについては、スーパーストレート構造を有するため、セルとカバーガラスとの間に封止材が存在しない。) さらに、上記研究で用いられたバイアスは  $-1000\text{ V}$ 、温度は  $85\text{ }^\circ\text{C}$  であり、湿度の条件も本研究で用いたものと同等である。1 d の PID 試験の後、a-Si[26]、CIGS[26]、および n-RE c-Si[21]

太陽電池モジュールの  $P_{\max}/P_{\max,0}$  の値は、それぞれ 0.23, 0.95, および 0.93 まで低下した。また、2 h の PID 試験の後、p 型 c-Si 太陽電池モジュールおよび n-RE c-Si 太陽電池モジュールの  $P_{\max}/P_{\max,0}$  は、それぞれ 0.04-0.4 および 0.85 まで低下した。一方で、SHJ 太陽電池モジュールは 2 d の PID 試験の後もほとんど劣化せず、初期の  $P_{\max}/P_{\max,0}$  の値を保っていた。この結果は、他の太陽電池モジュールと比較して、SHJ 太陽電池モジュールが高い PID 耐性を有することを示している。これは SHJ 太陽電池モジュールの利点とあってよく、大規模太陽光発電システムへの今後の SHJ 太陽電池モジュールのさらなる導入を押し進めるものである。

5.4.2 節で提案したメカニズムに基づけば、SHJ 太陽電池モジュールの劣化挙動および PID 耐性は水分の浸入の影響を強く受けると予想される。しかしながら、本研究では、環境中の水分の影響は調査されていない。本研究においては、PID 試験中の湿度は 2%RH 程度であり、実際の環境ではこれよりも高い湿度にさらされる可能性が大いにある。そういった場合には、劣化は加速する可能性がある。PID の挙動や速度に与える水分の影響は残された重要な課題のひとつであり、今後詳細に調査されるべきである。

SHJ 太陽電池モジュールの PID は不可逆であり、これは SHJ 太陽電池モジュールのひとつの欠点となる可能性がある。すなわち、その他の多くの太陽電池モジュールと異なり、いったん PID が生じると、その劣化を回復させる手段は今の所見つかっていない。さらに、SHJ 太陽電池モジュールの PID は  $J_{sc}$  の低下によって特徴づけられるが、他のパラメーターの低下と比べて  $J_{sc}$  の低下はストリングの効率に大きな影響を与えることから、この PID が一旦生じてしまえば他の種類の PID よりも深刻な影響を与える可能性がある。したがって、この種の PID の抑止策の検討は重要な課題のひとつであり、これについては次節で議論する。

#### 5.4.4 劣化の抑止法の検討

SHJ 太陽電池モジュールの PID は、アイオノマー封止材を用いることで防止できることがわかった。このことは、高体積抵抗率を有する封止材の使用により、SHJ 太陽電池モジュールの PID 耐性がさらに改善されることを示している。高体積抵抗率の封止材を用いた PID 抑止効果は、他の種類の太陽電池モジュール [18, 26, 30] においてすでによく知られた現象である。この効果は、高抵抗封止材の Na のドリフトの低減効果に一部起因している。本研究で確認された PID 抑止効果は、この Na のマイグレーションの低減に起因する可能性があり、

これは 5.4.2 節で提案したモデルと矛盾しない。

TCO を別の代替材料に変更することも、ひとつの PID 対策になる可能性がある。SHJ 太陽電池モジュールの PID においては、 $\text{In}_2\text{O}_3$  膜の還元が重要な役割を担う。したがって、 $\text{In}_2\text{O}_3$  膜の還元を防止することは、PID を抑止する上で非常に重要である。CIGS 薄膜太陽電池モジュールの PID においては、CIGS セルが表面に TCO 膜を有するにもかかわらず、TCO 膜の着色を生じない [26]。これはおそらく、CIGS 太陽電池セルの TCO 膜として用いられるアルミドープ酸化鉛 ( $\text{ZnO:Al}$ ) 膜が、 $\text{In}_2\text{O}_3$  膜と比較して高い還元耐性を有する [38] ことに起因する。このことは、SHJ 太陽電池モジュールの PID は、 $\text{ZnO:Al}$  などをはじめとする還元耐性の高い TCO を用いることによって抑制できることを示唆している。さらに、例えば  $\text{ZnO:Al}$  と  $\text{In}_2\text{O}_3$  ベースの TCO の多層膜を使用することで、SHJ 太陽電池モジュールの PID を有効に低減できる可能性がある。この手法のねらいは、a-Si 膜の直上には  $\text{In}_2\text{O}_3$  ベースの TCO を残して TCO / a-Si 間の界面特性を維持したまま、表面を  $\text{ZnO:Al}$  膜でキャッピングすることで下層の  $\text{In}_2\text{O}_3$  ベースの TCO を還元環境から保護することにある。

Na のバリア層の導入も、PID を低減する上で効果的であると考えられる。Adachi ら [41] は、SHJ セル上に PECVD を用いて堆積した  $\text{SiO}_2$  薄膜がセルの湿熱劣化耐性を向上させることを報告した。また、その効果が、バリア層から下の層への水分および Na の侵入を防止することに起因するとした。これに基づけば、 $\text{SiO}_2$  などのバリア膜の使用は、SHJ セルの PID の抑止にも有効であると考えられる。

## 5.5 結論

PID 加速試験を用いて、低コストの封止材を用いて作製された SHJ 太陽電池モジュールの PID 挙動を評価した。負バイアスを用いた PID 試験の後、SHJ 太陽電池モジュールは  $J_{sc}$  の低下を示した。このことは、SHJ 太陽電池モジュールが  $J_{sc}$  の低下によって特徴づけられる PID を示すことを示唆する。EQE およびダーク  $J-V$  測定の結果から、その  $J_{sc}$  の低下が再結合損失ではなく光学損失に起因することがわかった。SHJ 太陽電池モジュールの PID は、p 型 c-Si 太陽電池モジュールの PID などと異なり、不可逆であることがわかった。また、劣化速度はバイアスの増加とともに増加することがわかった。高バイアス、長時間の PID 試験の後には、さらなる  $J_{sc}$  の低下だけでなく、大きな  $V_{oc}$  の低下も観察された。これらの  $J_{sc}$  および  $V_{oc}$  の低下は、c-Si ベース層の表層部に侵入した Na によって、バルクの少数キャリア寿命が低下したために生じたと考えられる。

光学損失の原因を決定するために、PID 試験によって顕著に劣化した SHJ セルの IWO 膜に関する XAFS 測定を行った。XANES および EXAFS 測定の結果から、劣化した IWO 膜中における In 金属の析出を確認した。このことは、光学損失の原因が、In 金属の析出物の形成に起因する IWO 膜の着色であることを示している。In 金属析出物は、IWO 上で還元した Na やその Na の再酸化プロセスで生じた水素などの還元剤が酸化する過程で、 $\text{In}_2\text{O}_3$  が還元することによって形成された可能性がある。金属 In の形成メカニズムの詳細を明らかにするためには、今後のさらなる調査が必要となる。

SHJ 太陽電池モジュールは、p 型 c-Si 太陽電池モジュール、a-Si 薄膜太陽電池モジュール、CIGS 薄膜太陽電池モジュール、n-FE c-Si 太陽電池モジュール、および n-RE c-Si 太陽電池モジュールなどと比較して顕著に高い PID 耐性を有することがわかった。このことは、SHJ 太陽電池モジュールは、低コストのモジュール部材を用いた場合でも、セルの高い PID 耐性に起因する高信頼性を有する可能性を示している。この高い PID 耐性を、アイオノマーなどの高体積抵抗率を有する封止材を用いることで、さらに改善できることがわかった。さらに、本研究で提案した劣化メカニズムに基づき、TCO の材料の変更やバリア層の使用等の方法で PID を抑制する手法を提案した。

## 参考文献

- [1] S. De Wolf, A. Descoeurdes, Z. C. Holman, and C. Ballif, High-efficiency silicon heterojunction solar cells: A review, *Green* **2** (2012) 7–24.
- [2] T. Mishima, M. Taguchi, H. Sakata, and E. Maruyama, Development status of high-efficiency HIT solar cells, *Solar Energy Materials and Solar Cells* **95** (2011) 18–21.
- [3] T. Kinoshita, D. Fujishima, A. Yano, A. Ogane, S. Tohoda, K. Matsuyama, Y. Nakamura, N. Tokuoka, H. Kanno, H. Sakata, M. Taguchi, and E. Maruyama, The approaches for high efficiency HIT solar cell with very thin (<100  $\mu\text{m}$ ) silicon wafer over 23%, In: Proceedings of the 26th European Photovoltaic Solar Energy Conference and Exhibition, Hamburg, Germany, September 5–9, 2011, pp. 871–874.
- [4] M. Taguchi, A. Yano, S. Tohoda, K. Matsuyama, Y. Nakamura, T. Nishiwaki, K. Fujita, and E. Maruyama 24.7% record efficiency HIT solar cell on thin silicon wafer, *IEEE Journal of Photovoltaics* **4** (2014) 96–99.
- [5] D. Adachi, J. L. Hernández, and K. Yamamoto, Impact of carrier recom-

- ination on fill factor for large area heterojunction crystalline silicon solar cell with 25.1% efficiency, *Applied Physics Letters* **107** (2015) 233506.
- [6] K. Masuko, M. Shigematsu, T. Hashiguchi, D. Fujishima, M. Kai, N. Yoshimura, T. Yamaguchi, Y. Ichihashi, T. Mishima, N. Matsubara, T. Yamanishi, T. Takahama, M. Taguchi, E. Maruyama, and S. Okamoto, Achievement of more than 25% conversion efficiency with crystalline silicon heterojunction solar cell, *IEEE Journal of Photovoltaics* **4** (2014) 1433–1435.
- [7] K. Yoshikawa, H. Kawasaki, W. Yoshida, T. Irie, K. Konishi, K. Nakano, T. Uto, D. Adachi, M. Kanematsu, H. Uzu, and K. Yamamoto, Silicon heterojunction solar cell with interdigitated back contacts for a photoconversion efficiency over 26%, *Nature Energy* **2** (2017) 17032.
- [8] SEMI PV Group Europe. International Technology Roadmap for Photovoltaic (ITRPV). <http://www.itrpv.net/>, 2017 (accessed 28.06.17).
- [9] Z. Xiong, T. M. Walsh, and A. G. Aberle, PV module durability testing under high voltage biased damp heat conditions, *Energy Procedia* **8** (2011) 384–389.
- [10] T. Ishiguro, H. Kanno, M. Taguchi, and S. Okamoto, Study on PID resistance of HIT PV modules, presented at 2013 NREL Photovoltaic Module Reliability Workshop, Golden, CO, USA, February 26–27, 2013.
- [11] N. Riedel, L. Pratt, E. Moss, and M. Yamasaki, 600 hour potential induced degradation (PID) testing on silicon, CIGS, and HIT modules. presented at 2015 NREL Photovoltaic Module Reliability Workshop, Golden, CO, USA, February 24–27, 2015.
- [12] K. Hara, K. Ogawa, Y. Okabayashi, H. Matsuzaki, and A. Masuda, Influence of surface structure of n-type single-crystalline Si solar cells on potential-induced degradation, *Solar Energy Materials and Solar Cells* **166** (2017) 132–139.
- [13] S. Pingel, O. Frank, M. Winkler, S. Daryan, T. Geipel, H. Hoehne, and J. Berghold, Potential induced degradation of solar cells and panels, in: Proceedings of 35th IEEE Photovoltaic Specialists Conference, June 20–25, Honolulu, HI, USA, 2010, pp. 2817–2822.
- [14] J. Berghold, O. Frank, H. Hoehne, S. Pingel, B. Richardson, and M. Winkler, Potential induced degradation of solar cells and panels, in: Proceedings of the 25th European Photovoltaic Solar Energy Conference and Exhi-



- bition / 5th World Conference on Photovoltaic Energy Conversion, September 6–10, Valencia, Spain, 2010, pp. 3753–3759.
- [15] P. Hacke, M. Kempe, K. Terwilliger, S. Glick, N. Call, S. Johnston, S. Kurtz, I. Bennett, and M. Kloos, Characterization of multicrystalline silicon modules with system bias voltage applied in damp heat, in: Proceedings of the 25th European Photovoltaic Solar Energy Conference and Exhibition / 5th World Conference on Photovoltaic Energy Conversion, September 6–10, Valencia, Spain, 2010, pp. 3760–3765.
- [16] V. Naumann, D. Lausch, A. Graff, M. Werner, S. Swatek, J. Bauer, A. Hähnel, O. Breitenstein, S. Großer, J. Bagdahn, and C. Hagendorf, The role of stacking faults for the formation of shunts during potential-induced degradation of crystalline Si solar cells, *Physica Status Solidi: Rapid Research Letters* **7** (2013) 315–318.
- [17] V. Naumann, D. Lausch, A. Hähnel, J. Bauer, O. Breitenstein, A. Graff, M. Werner, S. Swatek, S. Großer, J. Bagdahn, and C. Hagendorf, Explanation of potential-induced degradation of the shunting type by Na decoration of stacking faults in Si solar cells, *Solar Energy Materials and Solar Cells* **120** (2014) 383–389.
- [18] K. Hara, S. Jonai, and A. Masuda, Potential-induced degradation in photovoltaic modules based on n-type single crystalline Si solar cells, *Solar Energy Materials and Solar Cells* **140** (2015) 361–365.
- [19] S. Yamaguchi, A. Masuda, and K. Ohdaira, Progression of rapid potential-induced degradation of n-type single-crystalline silicon photovoltaic modules, *Applied Physics Express* **9** (2016) 112301.
- [20] S. Bae, W. Oh, K. D. Lee, S. Kim, H. Kim, N. Park, S.-I. Chan, S. Park, Y. Kang, H.-S. Lee, and D. Kim, *Energy Science and Engineering* **5** (2017) 30–37.
- [21] S. Yamaguchi, A. Masuda, and K. Ohdaira, Changes in the current density–voltage and external quantum efficiency characteristics of n-type single-crystalline silicon photovoltaic modules with a rear-side emitter undergoing potential-induced degradation, *Solar Energy Materials and Solar Cells* **151** (2016) 113–119.
- [22] V. Naumann, T. Geppert, S. Großer, D. Wichmann, H.-J. Krokoszinski, M. Werner, and C. Hagendorf, Potential-induced degradation at interdigitated back contact solar cells *Energy Procedia* **55** (2014) 498–503.

- [23] C. R. Osterwald, T. J. McMahon, and J. A. del Cueto, Electrochemical corrosion of  $\text{SnO}_2:\text{F}$  transparent conducting layers in thin-film photovoltaic modules, *Solar Energy Materials and Solar Cells* **79** (2003) 21–33.
- [24] A. Masuda and Y. Hara, Potential-induced degradation of thin-film Si photovoltaic modules, *Japanese Journal of Applied Physics* **56** (2017) 04CS04.
- [25] V. Fjällström, P. M. P. Salomé, A. Hultqvist, M. Edoff, T. Jarmar, B. G. Aitken, K. Zhang, K. Fuller, and C. K. Williams, Potential-induced degradation of  $\text{CuIn}_{1-x}\text{Ga}_x\text{Se}_2$  thin film solar cells, *IEEE Journal of Photovoltaics* **3** (2013) 1090–1094.
- [26] S. Yamaguchi, S. Jonai, K. Hara, H. Komaki, Y. Shimizu-Kamikawa, H. Shibata, S. Niki, Y. Kawakami, and A. Masuda, Potential-induced degradation of  $\text{Cu}(\text{In,Ga})\text{Se}_2$  photovoltaic modules, *Japanese Journal of Applied Physics* **54** (2015) 08KC13.
- [27] P. Hacke, K. Terwilliger, S. H. Glick, G. Perrin, J. H. Wohlgemuth, S. R. Kurtz, K. Showalter, J. D. Sherwin, E. Schneller, S. Barkaszi, and R. M. Smith, Survey of potential-induced degradation in thin-film modules, *Journal of Photonics for Energy* **5** (2015) 053083.
- [28] P. Hacke, S. Spataru, S. Johnston, K. Terwilliger, K. VanSant, M. Kempe, J. Wohlgemuth, S. Kurtz, A. Olsson, and M. Propst, Elucidating PID degradation mechanisms and in situ dark  $I$ - $V$  monitoring for modeling degradation rate in CdTe thin-film modules, *IEEE Journal of Photovoltaics* **6** (2016) 1635–1640.
- [29] V. Osinniy, P. Bomholt, A. Nylandsted Larsen, E. Enebakk, A.-K. Sjøiland, R. Tronstad, and Y. Safir, Factors limiting minority carrier lifetime in solar grade silicon produced by the metallurgical route, *Solar Energy Materials and Solar Cells* **95** (2011) 564–572.
- [30] J. Kapur, K. M. Stika, C. S. Westphal, J. L. Norwood, and B. Hamza-vytehrany, Prevention of potential-induced degradation with thin ionomer film, *IEEE Journal of Photovoltaics* **5** (2015) 219–223.
- [31] J.-W. Chen and A. G. Milnes, Energy levels in silicon, *Annual Review of Materials Research* **10** (1980) 157–228.
- [32] J. C. C. Fan and J. B. Goodenough, X-ray photoemission spectroscopy studies of Sn-doped indium-oxide films, *Journal of Applied Physics* **48** (1977) 3524–3531.
- [33] M. Kitagawa, K. Mori, S. Ishihara, M. Ohno, T. Hirao, Y. Yoshioka, and

- S. Kohiki, Interaction of hydrogenated amorphous silicon films with transparent conductive films, *Journal of Applied Physics* **54** (1983) 3269–3271.
- [34] S. Major, S. Kumar, M. Bhatnagar, and K. L. Chopra, Effect of hydrogen plasma treatment on transparent conducting oxides, *Applied Physics Letters* **49** (1986) 394–396.
- [35] R. Banerjee, S. Ray, N. Basu, A. K. Batabyal, and A. K. Barua. Degradation of tin-doped indium-oxide film in hydrogen and argon plasma, *Journal of Applied Physics* **62** (1987) 912–916.
- [36] R. Oesterlein R and H.-J. Krokoszinski, Optical dispersion in electron-beam-evaporated indium tin oxide thin films, *Thin Solid Films* **175** (1989) 241–247.
- [37] T. Minami, H. Sato, H. Nanto, and S. Takata, Heat treatment in hydrogen gas and plasma for transparent conducting oxide films such as ZnO, SnO<sub>2</sub> and indium tin oxide, *Thin Solid Films* **176** (1989) 277–282.
- [38] B. Drevillon, S. Kumar, P. Roca i Cabarrocas, J. M. Siefert. In situ investigation of the optoelectronic properties of transparent conducting oxide/amorphous silicon interfaces, *Applied Physics Letters* **54** (1989) 2088–2090.
- [39] V. Naumann, D. Lausch, and C. Hagendorf, Sodium decoration of PID-s crystal defects after corona induced degradation of bare silicon solar cells, *Energy Procedia* **77** (2015) 397–401.
- [40] K. W. Jansen and A. E. Delahoy, A laboratory technique for the evaluation of electrochemical transparent conductive oxide delamination from glass substrates, *Thin Solid Films* **423** (2003) 153–160.
- [41] D. Adachi, T. Terashita, T. Uto, J. L. Hernández, and K. Yamamoto, Effects of SiO<sub>x</sub> barrier layer prepared by plasma-enhanced chemical vapor deposition on improvement of long-term reliability and production cost for Cu-plated amorphous Si/crystalline Si heterojunction solar cells, *Solar Energy Materials and Solar Cells* **163** (2017) 204–209.

## 第6章

# セルレベルの新規電圧誘起劣化試験法

### 6.1 はじめに

太陽電池の PID 現象を研究するために、様々な PID 試験法が用いられてきた [1]。特に、カバーガラス、封止材、バックシートを用いて封止した太陽電池モジュールを対象に試験を行ういわゆるモジュールレベルの PID 試験が、最も基本的な手法としてに頻繁に用いられている。モジュールレベルの PID 試験は、周辺環境の影響、モジュール部材の影響、PID の速度論などを調査するために有効に活用されてきた。しかしながら、モジュール部材は互いに強固に接着しているため、モジュールから劣化したセルを取り出すことは難しい。したがって、劣化したセルをその後の詳しい材料分析などに供することは、このモジュールレベルの PID 試験を用いる限りでは困難である。このことは、PID の本質的な原因を明らかにする上での障害となっていた。

この問題を克服するために、フラウンホーファー研究所のグループ [2] によって、セルレベルの PID 試験法が開発され、PID メカニズムを研究するいくつかの試みでその手法が活用されてきた。この手法の概略図を図 6.1 に示す。この試験では、ガラス／封止材／セルを重ねた、モジュールに似た積層構造を有する試料を用いるが、各層は接着されていない。この積層試料に対して電圧を印加することで PID 試験を行う。試料のラミネートを行わないため、モジュール作製を行わずとも、セルの PID 耐性やモジュール部材の PID 抑止能力を迅速に評価できるといった利点がある。しかしながら、更に重要な利点としては、モジュール部材とセルが接着していないため、PID 試験の後に、未ラミネートの劣化したセルそのものを得ることができる。これによって、その後の詳細な材料分析が可能となり、材料科学的な側面からの PID のメカニズムの解明に大きく貢献し得る。この PID 試験法を用いることで、Naumann ら [3-5] は、p 型 c-Si 太陽電池のメカニズムに関する研究を大きく進展させた。このように、このセルレ

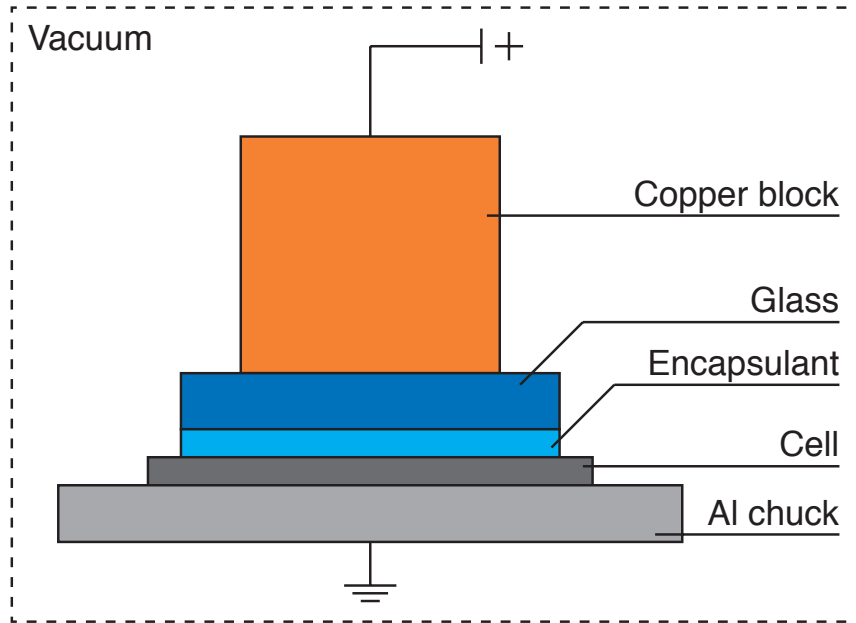


図 6.1 フラウンホーファー研究所のグループ [2] によって提案されたセルレベルの PID 試験法の概略図.

セルレベルの PID 試験は非常に重要であるが、意外にもその劣化挙動や試験条件の影響などについてはあまり議論されていない。また、これまでに、モジュールレベルとセルレベルの PID 試験の比較研究なども行われていない。これらの知見は、この PID 試験の妥当性の判断につながることに加え、ユーザーが適切な試験条件を選択する際の助けにもなる。

本研究では、セルレベルの PID 試験において、屋外やモジュールレベルの PID 試験において観察される典型的な劣化挙動を再現可能かどうかを調査する。また、セルレベルの PID 試験において、温度、試料に印加される加圧力、およびチャンバー内の真空引きの有無などの試験条件が劣化速度やリーク電流に与える影響を調査する。それらの結果に基づき、セルレベルとモジュールレベルの PID 試験との間の違いについて議論する。

## 6.2 実験方法

700  $\mu\text{m}$  厚の平坦ソーダライムガラス基板、450  $\mu\text{m}$  厚の未架橋<sup>\*1</sup>の EVA、典型的な p 型 c-Si セルで構成される積層構造を作製した。これを、真空チャンバー内の温度を制御したアルミチャックの上にセルを下にして置き、積層構造

\*1 EVA の架橋処理については A-1 を参照。

の上から 0.05, 0.10, および 0.15 kg の銅の電極を置いた。ガラス, EVA, 銅電極は  $19.8 \times 19.8 \text{ mm}^2$  の断面積を有する。一方で, セルは  $20 \times 20 \text{ mm}^2$  の断面積を有する。このことは, セルの端部は露出しており, セルの端部を通る電流成分はゼロであることを意味する。銅電極は積層構造を加圧し密着させるための重しとしての役割も果たし, 0.05, 0.10, および 0.15 kg の重さはそれぞれ 1.2, 2.5, 3.7 kPa の圧力に対応する。通常のコジュールレベルの PID 試験は大気雰囲気中にて行われる。一方で, 本実験で用いたセルレベルの PID 試験においては, PID チャンバー内をダイヤフラムポンプを用いて 20 kPa 程度の低真空に真空引きした。比較のため, 真空引きを行わない場合の PID 試験も行った。PID 試験は,  $65 \text{ }^\circ\text{C}$  または  $75 \text{ }^\circ\text{C}$  に維持した接地したアルミチャックを基準に, 銅電極に +1000 V の電圧を印加することで行った。この電圧条件は, ガラス表面を基準にセルに対して -1000 V の電圧を印加することに対応する。電圧印加の間, 電流値を電源付属の電流計を用いてモニターした。リーク電流密度は試料の断面積を  $19.8 \times 19.8 \text{ mm}^2$  として計算した。多くのコジュールレベルの PID 試験において, セルの表面電極と裏面電極は短絡することが慣例となっているが, 本 PID 試験においては両電極を短絡せずに試験を行った。したがって, PID 試験の間, セルのダイオードには逆方向バイアスがかかることになる。しかしながら, ガラスおよび封止材の積層の抵抗値がダイオードの逆方向バイアスにおける抵抗値よりも非常に大きいため, ダイオードにかかる逆バイアスは無視できるほど小さい。架橋した EVA の使用が劣化速度に与える影響を調べるために, 汎用の電気炉中で  $135 \text{ }^\circ\text{C}$ , 20 min という条件で事前に架橋した EVA シートを用いた PID 試験も行った。

それぞれの PID 試験の後, ガラスと EVA シートをセル表面から慎重に剥がした。劣化を評価するために, それらの PID 試験後のセルのダークおよび 1 sun 照射下における  $J-V$  特性, EQE 特性を評価した。すべての測定は  $25 \text{ }^\circ\text{C}$  の室温で行った。リーク電流の測定を,  $55\text{--}85 \text{ }^\circ\text{C}$  という上記の劣化試験よりも広い温度範囲にて行った。その結果から, リーク電流密度のアレニウスプロットを作成した。

比較のために, ソーダライムガラス/EVA シート/p 型 c-Si セルという積層構造をラミネートしたものに対する PID 試験も行った。電圧は +1000 V, 銅電極の重さは 0.05 kg のものを使用し, 温度を  $55\text{--}85 \text{ }^\circ\text{C}$  の範囲に設定した。上述の試験と同様に, 表面および裏面電極は短絡しなかった。PID 試験の間, リーク電流値をモニターし, ラミネートしていない試料を用いて行った PID 試験の結果と比較した。ラミネートの工程は第 4 章および第 5 章で用いたものと同様である。試料は通常のコジュールラミネート工程を経ており, 各層は通常のコジュールと

同様に強固に接着している。したがって、この試験はモジュールレベルの PID 試験とみなすことができる。上記のセルレベルの PID 試験の結果とこの試験の結果を比較することで、セルレベルの PID 試験とモジュールレベルの PID 試験間の違いについて考察する。

この試験が典型的な劣化挙動を再現するかどうかのさらなる検証のため、p 型 c-Si セルとは異なる劣化挙動および劣化メカニズムを示すことが知られている n-FE c-Si セルの PID 試験も行った。PID 試験条件は、電圧 +1000 V、加圧力 1.2 kPa、温度 65 °C に選んだ。

## 6.3 実験結果および考察

### 6.3.1 p 型結晶シリコン太陽電池セルの劣化挙動

セルレベルの PID 試験装置が典型的な p 型 c-Si 太陽電池セルの劣化挙動を再現するかどうか確認するために、典型的な p 型 c-Si 太陽電池セルの PID 試験を行った。図 6.2 には、+1000 V、1.2 kPa、65 °C の条件で行った PID 試験前後の 1 sun 照射下およびダークの  $J-V$  特性を示す。PID 試験時間の増加に伴い、FF および  $V_{oc}$  が低下する (図 6.2a)。図 6.2b から、FF の低下は主に  $R_p$  の低下に起因することがわかる。これ以降に示す p 型 c-Si 太陽電池セルは、いずれも  $R_p$  の低下を伴う典型的な PID 挙動を示した。このことから、このラミネートを行わないセルレベルの PID 試験が、実際の太陽光発電システムで観察されるような典型的なシャント型の PID 挙動を再現することがわかった。

### 6.3.2 温度および加圧力が電圧誘起劣化の進行挙動に与える影響

図 6.3 には、セルレベルの PID 試験における p 型 c-Si 太陽電池セルの PID の進行挙動に与える温度の影響を示す。ここで、電圧および加圧力は、それぞれ +1000 V および 1.2 kPa とした。この試験においては、明らかに温度が増加すると劣化速度も増加することがわかる。温度の上昇に伴う劣化速度の上昇は、試料内でのイオンのドリフトが温度の上昇によって活性化されたことに由来する。この観察結果は、モジュールレベルの PID 試験のそれと定性的に一致する。しかしながら、この試験では、試料をラミネートしていないことが原因でモジュールレベルとは異なる温度依存性を示すことがわかった。このことについては、6.3.3 節で詳しく議論する。このセルレベルの PID 試験では、設定温度は、EVA とセルの接着を防止するために比較的低い温度に制限される。本研究では、>80 °C にて、EVA とセルが強く接着し、剥離が困難になった。Lausch

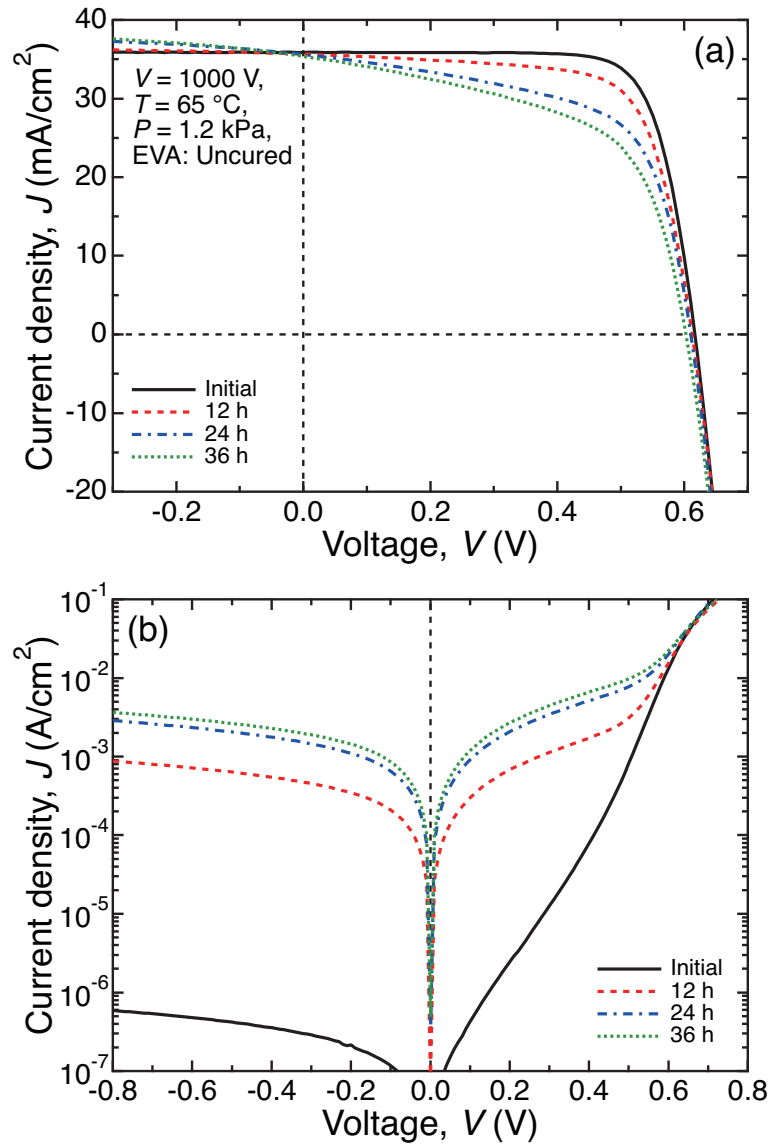


図 6.2 p 型 c-Si 太陽電池セルのセルレベルの PID 試験における劣化挙動、PID 試験前後の (a) 1 sun 照射下および (b) 暗状態における  $J$ - $V$  特性。PID 試験の条件は、電圧 +1000 V、加圧力 1.2 kPa、温度 65 °C とした。

ら [2] は、その好ましくない接着を“ある特殊な処理”によって防止できるとしている。しかしながら、その処理の詳細は公表されていない。

図 6.4 は、+1000 V、65 °C の条件で行った PID 試験における、劣化の進行挙動に与える加圧力の影響を示す。劣化速度は、加圧力の増大に伴い増加するように見える。図 6.5 に示すように、リーク電流密度は加圧力の増大に伴いわずかに増加する。この結果は、加圧力の増加がガラスと EVA および EVA とセルとの間の接触抵抗を減少させることを示唆している。それらの界面には、EVA の



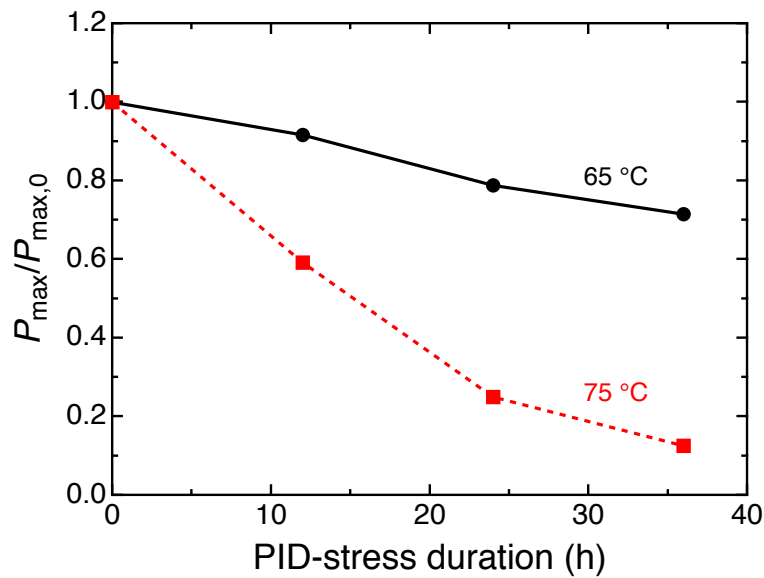


図 6.3 p 型 c-Si 太陽電池セルのセルレベルの PID 試験における劣化挙動に与える温度の影響. 電圧および加圧力は, それぞれ +1000 V および 1.2 kPa に設定した.

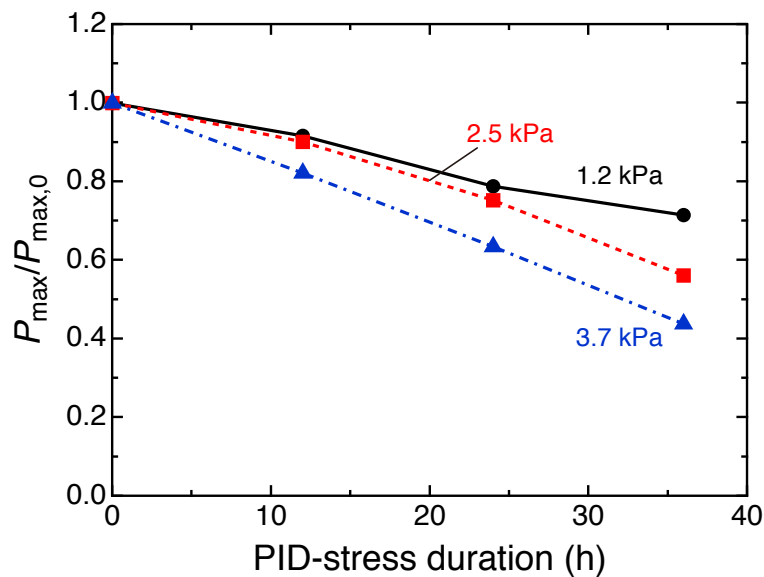


図 6.4 p 型 c-Si 太陽電池セルのセルレベルの PID 試験における劣化挙動に与える加圧力の影響. 電圧および温度は, それぞれ +1000 V および 65 °C に設定した.

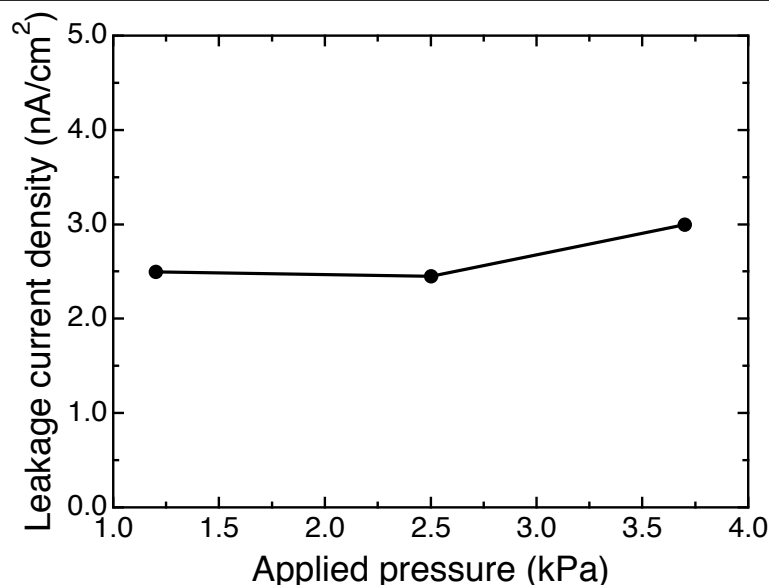


図 6.5 PID 試験に伴いソーダ石灰ガラス/EVA シート/p 型 c-Si セルという積層構造中を流れるリーク電流密度の加圧力依存性. 電圧および温度は, それぞれ +1000 V および 65 °C に設定した.

表面の凹凸およびセルの表面テクスチャが原因で, 多くの間隙が分布していると考えられる. それらの間隙は大きな界面抵抗として振る舞い, これは界面と垂直に流れる電流を阻害する. このセルレベルの PID 試験において, 加圧力は EVA シートの塑性変形を促し, 界面の間隙を減少させ, 結果として界面接触抵抗を減少させたと考えられる.

### 6.3.3 リーク電流密度に与える温度および加圧力の影響

セルレベルの PID 試験における温度と加圧力の影響をより詳しく調査するために, 試料を垂直方向に流れるリーク電流密度を, 異なる温度および加圧力条件にて測定した. なお, これらのリーク電流はおもに Na<sup>+</sup> イオンなどの可動イオンのドリフトに起因することが知られている [1]. 各々の加圧力条件下におけるリーク電流密度のアレニウスプロットを図 6.6 に示す. 比較のために, 架橋した EVA シートを用いた場合の結果, およびラミネートした試料を用いたセルレベルの PID 試験の結果も示す. 架橋した EVA シートを用いた場合, 劣化速度が減少することを確認した. このことは, 過去のモジュールレベルの PID 試験を用いた研究で報告された結果と一致する [6].

ラミネートした試料に関しては, リーク電流密度の対数は, 0.66 eV の活性化エネルギー ( $E_a$ ) をもって, 温度の逆数に対して直線的に変化する (図 6.6 中

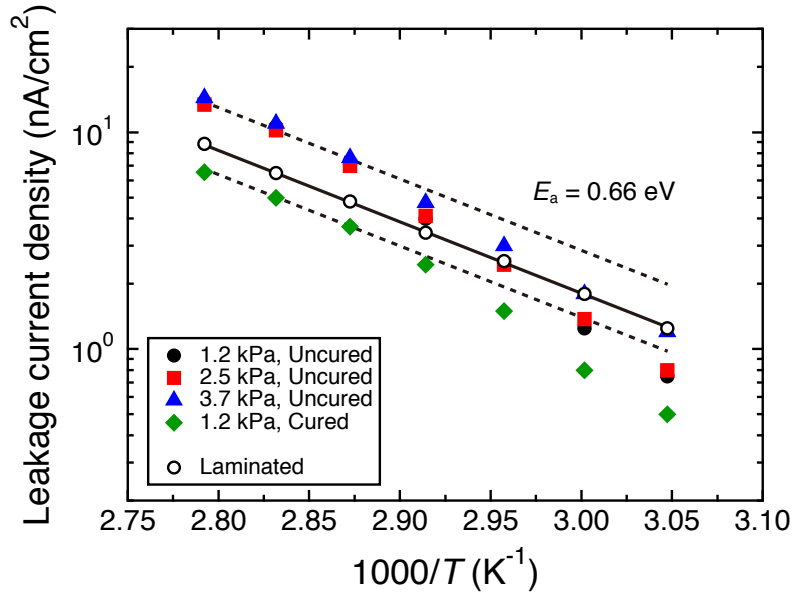


図 6.6 1.2, 2.5, および 3.7 kPa の加圧力条件におけるセルレベルの PID 試験中のリーク電流密度のアレニウスプロット. 電圧は +1000 V に設定した. 比較のために, 事前に架橋した EVA を含む未ラミネートの試料および事前にラミネートした試料に対するセルレベルの PID 試験の結果も示す. 実線は, ラミネートした試料の結果をアレニウスの式へとフィッティングすることによって得た. このときの  $E_a$  は 0.66 eV であった. 実線の上下の破線は実線を上下方向に平行移動することによって得た.

の実線を参照).  $E_a$  は低湿度におけるモジュールレベルの PID 試験 [7] で得られたそれとよく似た値であり, ラミネートした試料中を流れるリーク電流が太陽電池モジュール内のそれと同様に振る舞うことを示す. 言い換えれば, ラミネートした試料を用いたセルレベルの PID 試験は, 本質的にはモジュールレベルの PID 試験と同等である.

セルレベルの PID 試験については, 高温 ( $1000/T < 2.9$  K<sup>-1</sup>) において, リーク電流密度の対数が, モジュールレベルのそれと同様に, 温度の逆数に対して直線的に変化することがわかる (図 6.6 中の上側の破線を参照). しかしながら, 低温 ( $1000/T > 2.9$  K<sup>-1</sup>) においては, リーク電流密度の対数はその直線から下方向へとずれていく. またそのずれは, 積層構造にかかる加圧力が低いほど大きくなる傾向にある. ラミネートした試料とラミネートしていない試料間で観察されたこの差異は, ガラスと EVA および EVA とセルとの間の接触抵抗の温度依存性に起因すると考えられる. この温度依存性は架橋していない EVA を用いたことに起因するものではない. なぜならば, 事前に架橋した EVA を用い

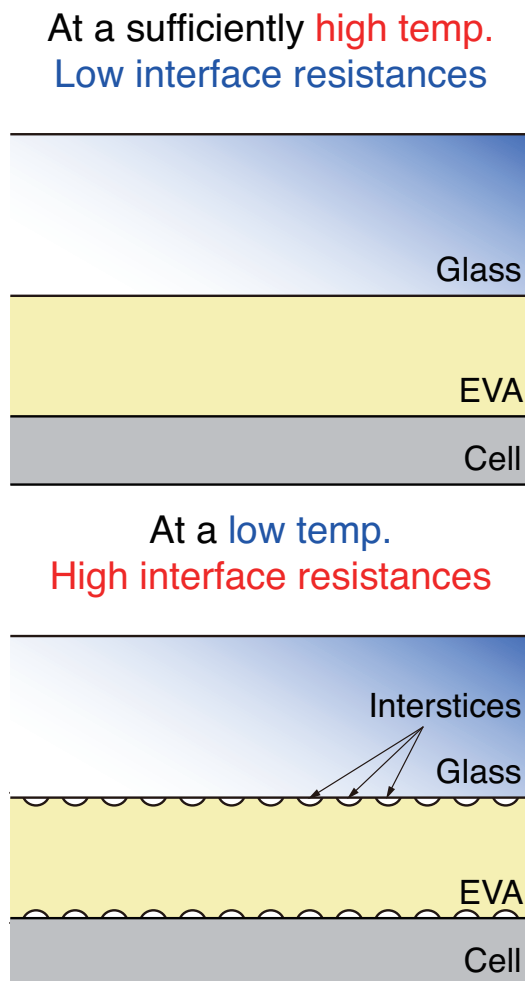


図 6.7 セルレベルの PID 試験におけるガラス/EVA/セルの積層構造の断面構造の概略図。上図は高温の場合、下図は低温の場合をそれぞれ示している。

た場合でも、架橋していない EVA を用いた場合と同様の温度依存性を示しているからである。架橋した EVA を用いた場合に、架橋していない EVA を用いた場合と比較してリーク電流密度が小さくなるのは、架橋によって EVA の体積抵抗率が増加したことに起因する [7]。

図 6.7 には、セルレベルの PID 試験におけるリーク電流の温度依存性の原因を説明するモデル図を示す。低温においては、試料中の各層の界面には多くの間隙が存在するために、界面接触抵抗は高くなる。しかしながら、高温では EVA シートの流動性が向上し、界面の凹凸にしたがって変形しやすくなるために、界面の間隙は減少し、界面接触抵抗が減少する。十分に高い温度では、おそらく界面の間隙はすべて消失し、界面接触抵抗の温度依存性もそこで消失する。したがって、高温では、ラミネートしていない試料のリーク電流は、モジュールレベ

ルのPID試験と同様の振る舞いを示す。

加圧力は界面抵抗を減少させ、リーク電流を増加させた。これは、図6.6のリーク電流密度のアレニウスプロットにおいて、低温領域における直線からのずれが、加圧力が大きくなるほど小さくなることから確認される。このことから、十分に高い加圧力が、低温領域における界面接触抵抗の影響を小さくするために必要であるといえる。言い換えると、加圧力はモジュールレベルとセルレベルのPID試験との間のギャップを埋める役割を担っているといえる。

上記の結果に基づけば、封止材の硬さがPID試験の結果に影響を与えると予想される。なぜならば、封止材の硬さは界面接触抵抗、ゆえにリーク電流に影響を与えるからである。つまり、封止材が硬いと、界面の間隙を取り除くのに必要な加圧力が大きくなると考えられるからである。このことは、セルレベルのPID試験において封止材のPID抑制能力を評価する際に、硬い封止材のPID抑制能力を過大評価する可能性があることを示唆する。そのような封止材のPID抑制能力を正しく評価するためには、十分に高い温度および十分に高い加圧力を用いる必要がある。あるいは、そのような場合には、モジュールレベルのPID試験を用いるほうが無難である。このセルレベルのPID試験はモジュール部材のPID抑制能力を評価する簡便な手法として有用であるが、封止材のPID抑制能力を過大評価しないためにも、試験条件を慎重に選択しなければならない。

### 6.3.4 真空引きの影響

図6.8には、劣化速度に与える真空引きの影響を示している。この図からはっきりと分かるように、真空引きを行うことで、劣化が大きく加速することがわかる。この結果は、チャンバー内の雰囲気劣化速度に大きな影響を与えることを示す重要な結果である。

真空引きの影響の原因を調査するために、図6.9に、リーク電流密度のアレニウスプロットを示す。この図には、真空引きを行っていない場合と行った場合の両方の結果を示している。この実験ではプロット点間の値を比較するので、より正確な結果を得るために、それぞれの条件で3つの試料を用いて3回同じ実験を繰り返した。ゆえに、図中のプロットは3試料の平均値として示している。また、各プロット点には標準偏差に基づいたエラーバーを表示しているが、それらは非常に小さく、ばらつきがほとんどないことを示している。また、本実験ではバスバーに流れる劣化と関係しない電流成分を取り除くために、バスバーのないセルを用いて実験を行った。

図6.9に示されるように、真空中で試験を行った場合に、大気中で試験を行っ

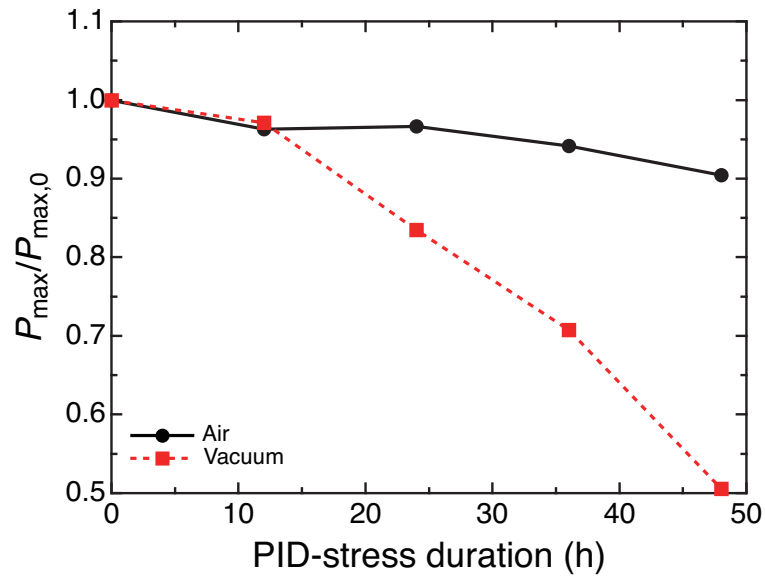


図 6.8 p 型 c-Si 太陽電池セルのセルレベルの PID 試験における劣化挙動に与える真空引きの影響。電圧, 加圧力, および温度は, それぞれ +1000 V, 2.5 kPa, および 65 °C に設定した。

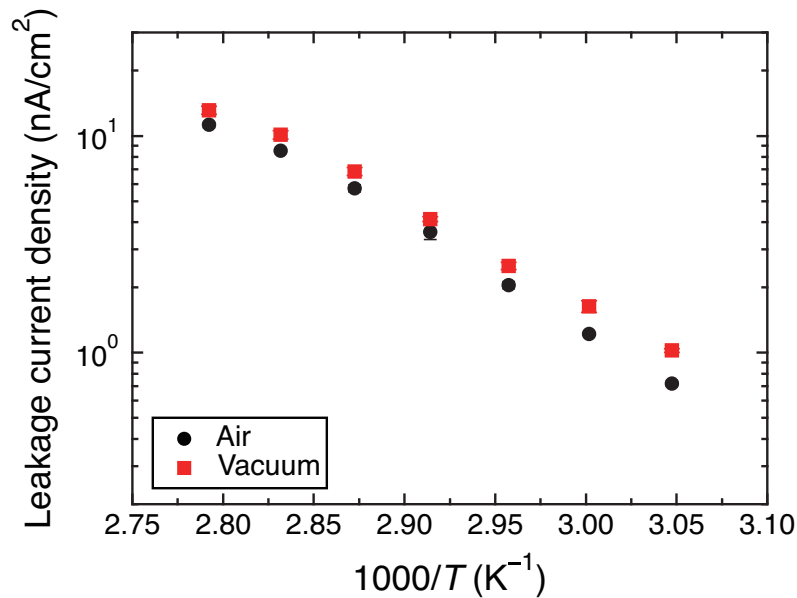


図 6.9 セルレベルの PID 試験中のリーク電流密度のアレニウスプロット。電圧は +1000 V, 加圧力は 2.5 kPa に設定した。試験は大気中および 20 kPa の真空中にて行った。それぞれのデータ点は 3 試料の平均値を, エラーバーは標準偏差を表している。

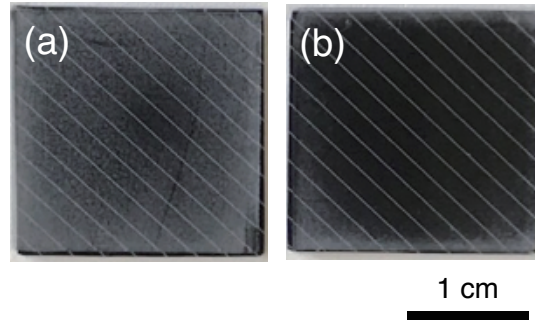


図 6.10 (a) 大気中および (b) 真空中におけるリーク電流測定後の積層構造の外観写真.

た場合と比較して、すべての温度条件で試料中を流れるリーク電流密度が増大する結果が得られた。この結果はおそらく、ガラス/EVA間およびEVA/セル間の界面の気泡が真空引きによって取り除かれたことに起因すると考えられる。このことは、図 6.10 に示されるリーク電流測定後の試料の画像からも示唆される。図 6.10 は大気中および真空中でリーク電流を測定した後の試料の外観図である。試料は最終的に 85 °C まで加熱されたため、各層は強固に接着している。大気中で試験を行った試料の界面には肉眼で観察される程の気泡が分布しているのに対して、真空中で試験を行った試料の界面には、試料の端部を除き、肉眼で観察できる気泡は見られない。以上の結果から、チャンバーの真空引きは、試料に印加する加圧力と同様に、モジュールレベルの PID 試験とのギャップを埋める重要な役割を果たすといえる。

### 6.3.5 n型フロントエミッタ型結晶シリコン太陽電池セルのセルレベルの電圧誘起劣化試験

セルレベルの PID 試験が典型的な劣化挙動を再現するかどうかのさらなる確認のために、n-FE c-Si 太陽電池セルの PID 試験を行った。図 6.11a には、+1000 V, 1.2 kPa, 65 °C の条件で行った 1, 6, および 12 h の PID 試験前後の 1 sun 照射下における  $J-V$  特性を、図 6.11b は対応する EQE 特性を示す。また、図 6.12 は  $J_{sc}/J_{sc,0}$ ,  $V_{oc}/V_{oc,0}$ , および  $P_{max}/P_{max,0}$  の PID 試験時間依存性を示す。

図 6.11a より、セルレベルの PID 試験において、n-FE c-Si 太陽電池セルが、 $J_{sc}/J_{sc,0}$  および  $V_{oc}/V_{oc,0}$  の低下によって特徴づけられるいわゆる分極型の PID の劣化挙動を示すことがわかる。 $J_{sc}/J_{sc,0}$  および  $V_{oc}/V_{oc,0}$  の低下は、図 6.11b に示されるように、300–800 nm の短波長領域における EQE の減少を伴う。こ

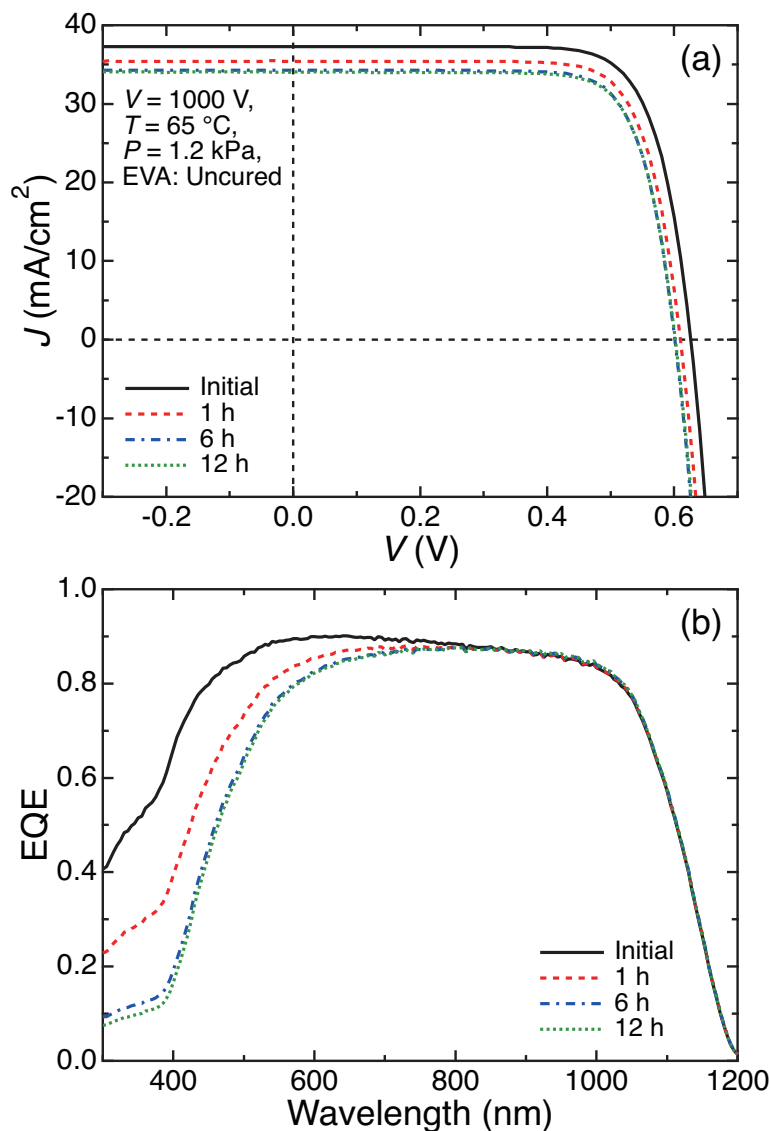


図 6.11 +1000 V, 1.2 kPa, 65 °C におけるセルレベルの PID 試験前後の n-FE c-Si 太陽電池セルの (a) 1 sun 照射下における  $J$ - $V$  特性および (b) 対応する EQE 特性.

の劣化挙動は、モジュールレベルで観察される劣化挙動と同様である (n-FE c-Si 太陽電池モジュールの典型的な PID 挙動に関しては、文献 [8] および第 4 章を参照)。図 6.12 に示されるように、n-FE c-Si セルの劣化は 3 h 程度の短時間で飽和した。これは、第 4 章で得られた結果と矛盾しない。これらの結果は、このセルレベルの PID 試験が様々な種類の太陽電池セルに対して適用可能であることを示唆している。少なくとも、本章の結果から、本実験で用いたセルレベルの PID 試験はシャント型および分極型の PID をよく再現することがわかった。



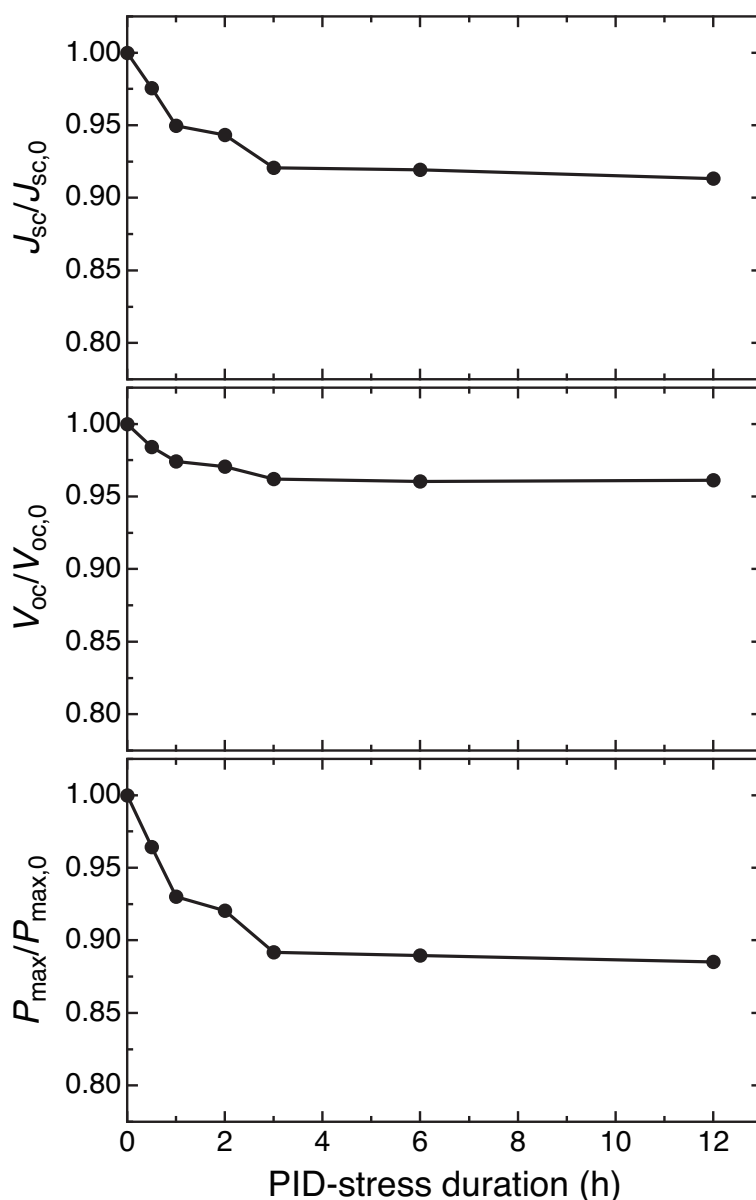


図 6.12 +1000 V, 1.2 kPa, 65 °C のセルレベルの PID 試験における n-FE c-Si 太陽電池セルの  $J_{sc}/J_{sc,0}$ ,  $V_{oc}/V_{oc,0}$ , および  $P_{max}/P_{max,0}$  の PID 試験時間依存性.

## 6.4 結論

本章の実験では、まず、セルレベルの PID 試験が、p 型 c-Si 太陽電池モジュールで生じる典型的な PID 挙動を再現可能であることを調査した。PID 試験によって、典型的な p 型 c-Si セルが FF および  $V_{oc}$  の低下を示した。また、これらの低下は  $R_p$  の低下が原因で生じた。これらの劣化挙動は、屋外およびモジュール

レベルのPID試験で観察されてきた典型的な劣化挙動とよく一致する。このことは、このセルレベルのPID試験が、p型c-Si太陽電池モジュールの典型的なPID挙動をよく再現することを示している。これは、PID試験の本質的な原因を調べる上で前提となる非常に重要な特長である。

しかしながら、セルレベルおよびモジュールレベルのPID試験の温度依存性の間には差異が観察された。セルレベルのPID試験におけるリーク電流の温度依存性は、低温領域において、温度に依存する部材間の界面接触抵抗の影響を受ける。この影響は、温度を高くすること、加圧力を大きくすること、チャンバーを真空引きすることによって小さくすることができる。実用上注意すべき点のひとつとして、例えば硬い封止材のPID抑制能力を評価する際には、界面接触抵抗の影響が大きくなるので、そのPID抑制能力を過大評価する可能性があることが挙げられる。この場合には、試験条件の選択を慎重に行う必要がある。または、その場合にはモジュールレベルのPID試験を用いるほうが無難である。

セルレベルのPID試験が典型的な劣化挙動を再現するかどうかのさらなる確認のため、n-FE c-Si太陽電池セルのPID試験を行った。セルは $J_{sc}/J_{sc,0}$ および $V_{oc}/V_{oc,0}$ の低下によって特徴づけられる典型的なPID挙動を示した。このことは、このセルレベルのPID試験が様々な種類の太陽電池セルに対して適用可能であることを示唆している。

## 参考文献

- [1] W. Luo, Y. S. Khoo, P. Hacke, V. Naumann, D. Lausch, S. P. Harvey, J. P. Singh, J. Chai, Y. Wang, A. G. Aberle, and S. Ramakrishna, Potential-induced degradation in photovoltaic modules: A critical review, *Energy and Environmental Science* **10** (2017) 43–68.
- [2] D. Lausch, V. Naumann, O. Breitenstein, J. Bauer, A. Graff, J. Bagdahn, and C. Hagendorf, Potential-induced degradation (PID): Introduction of a novel test approach and explanation of increased depletion region recombination, *IEEE Journal of Photovoltaics* **4** (2014) 834–840.
- [3] V. Naumann, D. Lausch, A. Graff, M. Werner, S. Swatek, J. Bauer, A. Hähnel, O. Breitenstein, S. Großer, J. Bagdahn, and C. Hagendorf, The role of stacking faults for the formation of shunts during potential-induced degradation of crystalline Si solar cells, *Physica Status Solidi: Rapid Research Letters* **7** (2013) 315–318.
- [4] V. Naumann, D. Lausch, A. Hähnel, J. Bauer, O. Breitenstein, A. Graff, M.

- Werner, S. Swatek, S. Großer, J. Bagdahn, and C. Hagendorf, Explanation of potential-induced degradation of the shunting type by Na decoration of stacking faults in Si solar cells, *Solar Energy Materials and Solar Cells* **120** (2014) 383–389.
- [5] V. Naumann, C. Brzuska, M. Werner, S. Großer, and C. Hagendorf, Investigations on the formation of stacking fault-like PID-shunts, *Energy Procedia* **92** (2016) 569–575.
- [6] S. Jonai, K. Hara, Y. Tsutsui, H. Nakahama, and A. Masuda, Relationship between cross-linking conditions of ethylene vinyl acetate and potential induced degradation for crystalline silicon photovoltaic modules, *Japanese Journal of Applied Physics* **54** (2015) 08KG01.
- [7] P. Hacke, R. Smith, S. Kurtz, D. Jordan, and J. Wohlgemuth, Modeling current transfer from PV modules based on meteorological data, In: Proceedings of the 43rd IEEE Photovoltaic Specialists Conference, June 5–10, Portland, OR, USA, 2016, pp. 1083–1089.
- [8] K. Hara, S. Jonai, and A. Masuda, Potential-induced degradation in photovoltaic modules based on n-type single crystalline Si solar cells, *Solar Energy Materials and Solar Cells* **140** (2015) 361–365.

## 第7章

# 結論と今後の課題

本論文では、2種類の異なる n 型 c-Si 太陽電池モジュールの PID 挙動およびメカニズムを調査した。

第4章では、n-FE c-Si 太陽電池モジュールの PID を扱った。

短時間の PID 試験を通じて、n-FE c-Si 太陽電池モジュールのひとつである n 型 PERT セルモジュールの PID における初期劣化挙動を調査した。-1000 V, 85 °C の条件で行った PID 試験において、モジュールは 5 s 以内に PID を生じ始め、その後 60 s 以内に劣化が飽和した。この急速な PID とその後の飽和は、セル表面の SiN<sub>x</sub> の K<sup>0</sup> および K<sup>-</sup> センターからの電子の引き抜きによって生じた K<sup>+</sup> センターの形成に起因する正電荷の蓄積によって矛盾なく説明できる。

このモデルを検証するため、PID 試験の印加電圧を -1500 V に増加させることで、PID の進行に与える印加電圧の影響を調査した。劣化の速度は印加電圧が -1000 V の場合と比べて増加したが、 $P_{\max}/P_{\max,0}$  の低下の飽和値は試験電圧によらず一定であった。このことは、SiN<sub>x</sub> 膜中に蓄積する正電荷密度に最大値が存在することを示唆している。また、5 min または 10 min の試験時間で事前に劣化させたモジュールに対して、+1000 V, 85 °C の条件で劣化の回復試験を行った。その結果、事前の劣化試験の時間によらず、60 s で劣化がほぼ回復するという結果となった。これもまた、正電荷密度に最大値が存在することを示唆している。これらの結果は、提案したモデルによって矛盾なく説明できる。

このモデルのさらなる検証のため、SiN<sub>x</sub>/SiO<sub>2</sub>/p-type c-Si/Al という試験構造に対してセルレベルの PID 試験を行い、試験前後で C-V 測定を行うことにより SiN<sub>x</sub> 膜中に蓄積した電荷密度を測定した。その結果、モジュールレベルの PID 試験で見られた  $P_{\max}$  の劣化と同様に、 $Q_f$  が比較的短時間で飽和する挙動が観察された。この  $Q_f$  の飽和値を、石英ガラス基板上に堆積した SiN<sub>x</sub> 膜に対して ESR 測定を行うことで得た K センター密度と比較したところ、両者は同じ

オーダーであった。この知見もまた、提案したモデルを支持するものである。

今後の課題として、 $\text{SiN}_x$  膜の組成の影響、 $\text{SiN}_x$  直下の  $\text{SiO}_2$  膜の膜厚の影響、および  $\text{p}^+$  エミッタのドーパ濃度の影響の調査が挙げられる。これらの知見は、劣化の有効な抑止策を実現するために重要である。

第5章においては、SHJ 太陽電池モジュールの PID を扱った。

第4章で使用したものと同様の PID 加速試験を用いて、低コストの EVA 封止材を用いて作製された SHJ 太陽電池モジュールの PID 挙動を評価した。-1000 V の負バイアスを用いた PID 試験の後、SHJ 太陽電池モジュールは  $J_{sc}$  の低下を示した。このことは、SHJ 太陽電池モジュールが  $J_{sc}$  の低下によって特徴づけられる PID を示すことを示唆する。EQE およびダーク  $J-V$  測定の結果から、その  $J_{sc}$  の低下が再結合損失ではなく光学損失に起因することがわかった。また、劣化速度はバイアスの増加とともに増加することがわかった。高バイアス、長時間の PID 試験の後には、SHJ 太陽電池モジュールはさらなる  $J_{sc}$  の低下だけでなく、 $V_{oc}$  の低下も生じた。これらの  $J_{sc}$  および  $V_{oc}$  の低下は、c-Si ベース層の表層部に侵入した Na が不純物準位を形成し、バルクの少数キャリア寿命が低下したために生じたと考えられる。

光学損失の原因を決定するために、PID 試験によって顕著に劣化した SHJ セルの IWO 膜に関する XAFS 測定を行った。XANES および EXAFS 測定の結果から、劣化した IWO 膜中において In 金属が析出していることを確認した。この結果は、光学損失の原因が、In 金属の析出物の形成に起因する IWO 膜の不透明化であることを示唆している。In 金属の析出物は、IWO 上で還元した Na や Na の再酸化プロセスで生じた H などの還元剤が酸化する過程で、 $\text{In}_2\text{O}_3$  が還元されることによって生じた可能性がある。金属 In の形成メカニズムの詳細を明らかにするためには、今後のさらなる調査が必要となる。

SHJ 太陽電池モジュールは、その他の多くの太陽電池モジュールと比較して顕著に高い PID 耐性を有することがわかった。このことは、SHJ 太陽電池モジュールは、たとえ低コストのモジュール部材を用いた場合でも、セルの高い PID 耐性に起因する高信頼性を有する可能性を示している。この高い PID 耐性を、アイオノマーなどの高体積抵抗率を有する封止材を用いることで、さらに改善できることがわかった。本研究で提案した劣化メカニズムに基づき、TCO の材料の変更やバリア層の使用等の方法で PID を抑制する手法を提案した。セルレベルの有効な PID 抑止策の検討は、実用上重要な課題のひとつである。

第6章では、第4章でも一部の実験に用いたセルをラミネートせずに PID 試験を行うセルレベルの PID 試験法に関する調査を行った。

まず、セルレベルの PID 試験が、p 型 c-Si 太陽電池モジュールで生じる典型的な PID 挙動を再現可能であるかを調査した。PID 試験によって、典型的な p 型 c-Si セルが、 $R_p$  の低下に起因する FF および  $V_{oc}$  の低下を示した。この劣化挙動は、屋外およびモジュールレベルの PID 試験で観察されてきた典型的な劣化挙動と一致する。このことは、このセルレベルの PID 試験が、p 型 c-Si 太陽電池モジュールの典型的な PID 挙動をよく再現することを示している。これは、PID の本質的な原因を調べる上で前提となる非常に重要な特長である。

しかしながら、セルレベルおよびモジュールレベルの PID 試験の温度依存性の間には差異が観察された。セルレベルの PID 試験におけるリーク電流の温度依存性は、低温領域において、温度に依存する部材間の界面接触抵抗の影響を受ける。この影響は、温度を高くすること、加圧力を大きくすること、チャンバーを真空引きすることによって小さくすることができる。実用上注意すべき点のひとつとして、例えば硬い封止材の PID 抑制能力を評価する際には、界面接触抵抗の影響が大きくなるので、その PID 抑制能力を過大評価する可能性があることが挙げられる。この場合には、試験条件の選択を慎重に行うか、あるいはモジュールレベルの PID 試験を用いるのが無難である。

セルレベルの PID 試験が典型的な劣化挙動を再現するかどうかのさらなる確認のため、n-FE c-Si 太陽電池セルの PID 試験を行った。セルは  $J_{sc}/J_{sc,0}$  および  $V_{oc}/V_{oc,0}$  の低下によって特徴づけられる典型的な PID 挙動を示した。このことは、このセルレベルの PID 試験が様々な種類の太陽電池セルに対して適用可能であることを示唆している。

これらの知見は、n 型 c-Si 太陽電池の PID 現象を理解する上で重要となるほか、低コストで実現可能な劣化抑止策の実現のために役立つ知見であると考えられる。しかしながら、提案した劣化メカニズムが正しいかどうかは今後さらに検証していかなければならない。



## 付録 A

## 付録

## A-1 エチレン酢酸ビニル共重合体

EVA は、図 A.1 に示されるようなエチレン ( $C_2H_4$ ) および酢酸ビニル ( $C_4H_6O_2$ ) の共重合体である。耐衝撃性、耐候性、透明性に優れ、太陽電池モジュールの封止材として用いられてきた最も典型的な材料のひとつである。太陽電池用途としては、酢酸ビニル含有率が 25–30% 程度の EVA が用いられることが多い。また、架橋のための有機過酸化化物や接着性向上のためのシランカップリング剤等が添加され使用されている。

ここで、架橋とは、鎖状高分子同士を連結して物理的、化学的性質を変化させる反応のことをいう。太陽電池用 EVA については、モジュールラミネートの工程で EVA の架橋反応を進行させ、耐衝撃性などの物理的性質の向上が図られている。本研究（第 4 章および第 5 章）で用いた EVA の架橋率（全体の EVA の重量に対する架橋反応を生じた EVA の重量の割合）はおよそ 64–65% 程度であると考えられる。

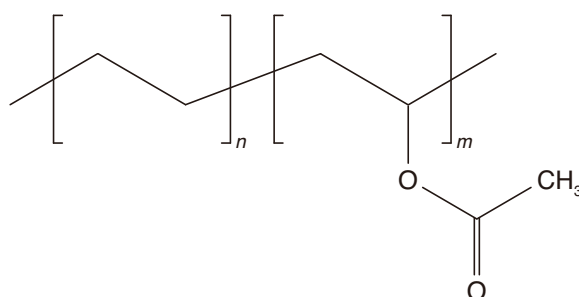


図 A.1 EVA の化学構造.



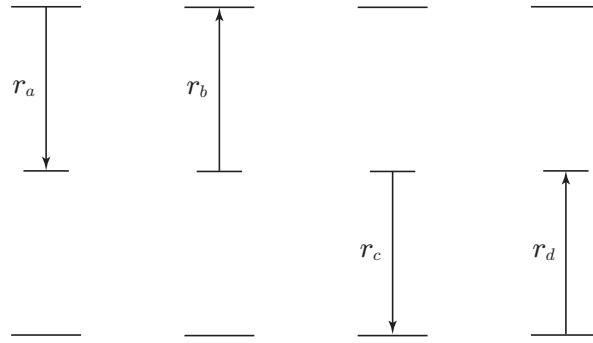


図 A.2 SRH 理論で考慮される 4 つの再結合過程. 上, 中, 下の水平線はそれぞれ伝導帯の底, トラップ, 価電子帯の頂上のエネルギーレベルを表している. 左側から順に, (a) 電子捕獲, (b) 電子放出, (c) 正孔捕獲, (d) 正孔放出の様子を表している.

## A-2 Shockley-Read-Hall 再結合モデル

SRH 再結合モデル [1, 2] は, 半導体中の単一の準位を介した再結合の速度論を記述する. 図 A.2 に示すのは SRH 理論において考慮される 4 つの過程であり, (a) 電子捕獲, (b) 電子放出, (c) 正孔捕獲, および (d) 正孔放出を含む. 4 つの過程の速度  $r_a, r_b, r_c$ , および  $r_d$  を求め, 定常状態において再結合速度  $U$  が  $r_a - r_b = r_c - r_d$  に等しいとおくと,

$$U = \sigma v_{th} N_t \frac{pn - n_i^2}{n + p + 2n_i \cosh\left(\frac{E_t - E_i}{k_B T}\right)} \quad (\text{A.1})$$

が得られる. ここで,  $p$  および  $n$  は正孔および電子の密度,  $n_i$  は真性キャリア密度,  $\sigma$  はキャリアの捕獲断面積,  $v_{th}$  はキャリアの熱速度,  $N_t$  はトラップ準位密度,  $E_t$  および  $E_i$  はトラップ準位および真性フェルミ準位である. ただし, (A.1) 式は正孔および電子の捕獲断面積  $\sigma_p$  および  $\sigma_n$  が等しい, すなわち  $\sigma = \sigma_p = \sigma_n$  を仮定している.

SRH 理論に基づけば, 再結合準位が最も効率的に働く条件 ( $E_t = E_i$  および  $n = p$ ) において, 再結合電流  $J_{\text{rec}}$  に関する次の関係が得られる:

$$J_{\text{rec}} = q \frac{\sigma v_{th} N_t}{2} n_i w \exp\left(\frac{qV}{2k_B T}\right) \propto \exp\left(\frac{qV}{2k_B T}\right). \quad (\text{A.2})$$

ここで  $w$  は空乏層幅である.

一方，拡散電流  $j_{\text{diff}}$  は

$$\begin{aligned} J_{\text{diff}} &= q \left( \frac{D_e}{L_e} n_{p0} + \frac{D_h}{L_h} p_{n0} \right) \left[ \exp \left( \frac{qV}{k_B T} \right) - 1 \right] \\ &= J_0 \left[ \exp \left( \frac{qV}{k_B T} \right) - 1 \right] \end{aligned} \quad (\text{A.3})$$

で与えられる。

実際の p-n 接合を流れる電流に対しては，（順バイアス下においては）拡散電流と再結合電流の両方の寄与がある。このような電流はショックレーの式

$$J(V) = J_0 \left[ \exp \left( \frac{qV}{nk_B T} \right) - 1 \right] \quad (\text{A.4})$$

で記述される。ここで  $n$  は理想因子であり，ダイオード中を流れる全電流について，拡散電流が支配的ならば  $n$  は 1 に近づき，再結合電流が支配的ならば  $n$  は 2 に近づく。上述のような，単純な SRH 再結合に基づく限り，理想因子は 2 を超えない。

## A-3 量子効率

量子効率（quantum efficiency: QE）は，入射した光子数に対する収集キャリア数の比である。反射した光子数を母数に含める場合の QE を EQE と呼ぶ。EQE は，普通は波長の関数として示される。光子の侵入長の波長依存性から，光子が吸収される深さを見積もることができる。これより，再結合損失が太陽電池内部のどのくらいの深いところで生じているのかを知ることができる。

## A-4 表面再結合による量子効率損失の波長依存性について

c-Si の光吸収係数  $\alpha$  は図 A.3a に示すような波長依存性を有する。波長の短い光ほど吸収係数が高く，光の波長が長くなるにつれ，その吸収係数は小さくなっていく。吸収係数の逆数は侵入長と呼ばれ，光がおよそどの程度まで到達するかを示す量である。

ランベルト・ベールの法則によれば，深さ  $x$  における光の強度  $I(x)$  は，

$$I(x) = I_0 \exp(-\alpha x) = I_0 \exp(-x/d) \quad (\text{A.5})$$

となる。ここで， $I_0$  は  $x = 0$  のときの光の強度（すなわち入射光の強度）であり， $d$  は光の侵入長である。

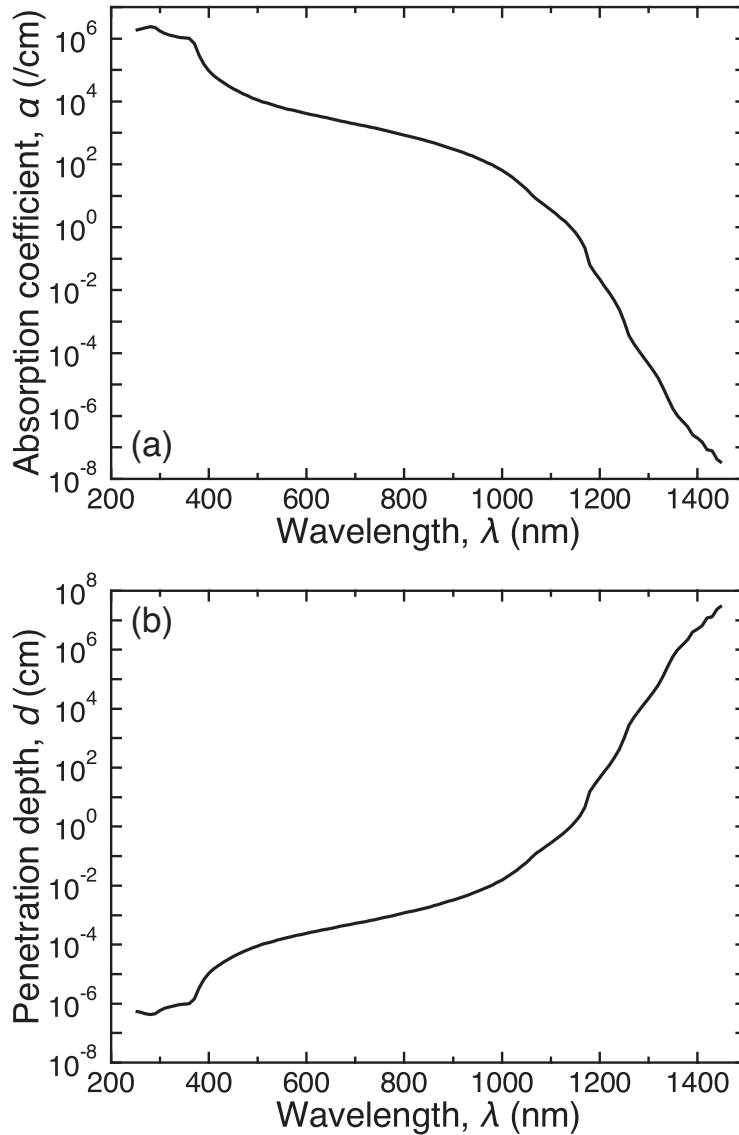


図 A.3 c-Si の (a) 光吸収係数および (b) 光の侵入長の波長依存性. データは文献 [3] より得た.

$5 \times 10^{-5}$  cm のエミッタを有する, 厚さ  $2 \times 10^{-2}$  cm の c-Si の QE を計算する. なお, ここでは反射による損失はゼロであると仮定する (したがって, ここで計算する QE は内部量子効率 (internal quantum efficiency) に相当する). 表面再結合速度  $S_{\text{front}}$  がゼロであり,  $2 \times 10^{-2}$  cm の c-Si で吸収される光がすべて光電流となると仮定した場合, QE は

$$\text{QE} = 1 - \exp(-\alpha \times 2 \times 10^{-2}) \quad (\text{A.6})$$

と表される.

一方で, c-Si 表側での表面再結合速度が顕著に高く ( $S_{\text{front}} = \infty$ ), エミッタ

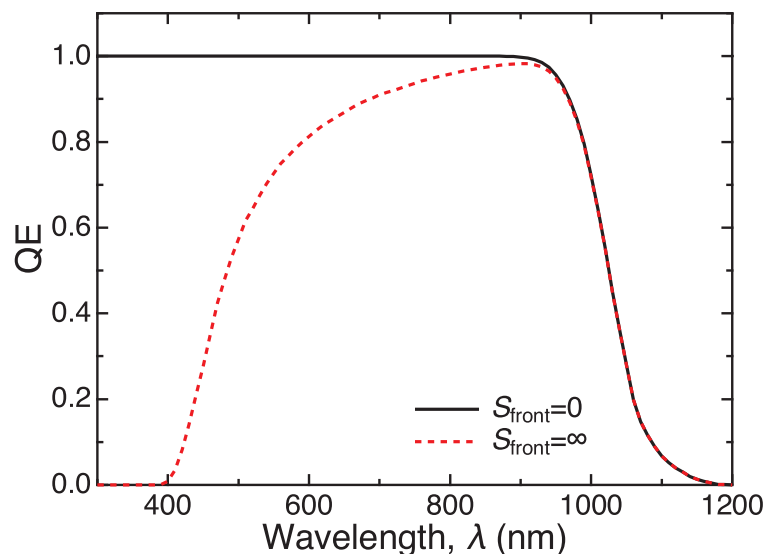


図 A.4 c-Si の光吸収係数から計算した  $S_{\text{front}} = 0$  および  $S_{\text{front}} = \infty$  の場合の QE スペクトル.

内で吸収された光によって生じたキャリアが光電流とならずすべて再結合して失われてしまう場合を考える. この場合, QE は

$$\text{QE} = 1 - \exp(-\alpha \times 2 \times 10^{-2}) - [1 - \exp(-\alpha \times 5 \times 10^{-5})] \quad (\text{A.7})$$

となる.

式 A.6 および式 A.7 中の  $\alpha$  は波長の関数であるため, それらを横軸が波長のグラフ上に図示することができる (図 A.4). この図から, 表側で顕著に表面再結合が増大すると, 短波長領域における QE が大きく低下することがわかる. 一方で  $\lambda \leq 900 \text{ nm}$  の長波長領域においては両者はほとんど一致しており, この領域における損失はほとんど無いことがわかる.

## A-5 疑似太陽光スペクトル

太陽電池セルの特性評価のために, 普通はエアマス 1.5 (AM1.5) G 太陽光スペクトルが用いられる. AM の値は, 太陽光が地表に届くまでに通過する大気量を, 天頂角  $z = 0$  で入射した太陽光が通り抜ける大気量との比で表した量であり, 次のように表される:

$$\text{AM} = \frac{L}{L_0} \simeq \frac{1}{\cos z}, \quad (\text{A.8})$$

ここで  $L$  は通過する大気量であり,  $L_0$  は  $z = 0$  のときに通過する大気量である. AM1.5 は  $z = 48.2^\circ$  の場合に対応する. AM が大きいほど通り抜ける

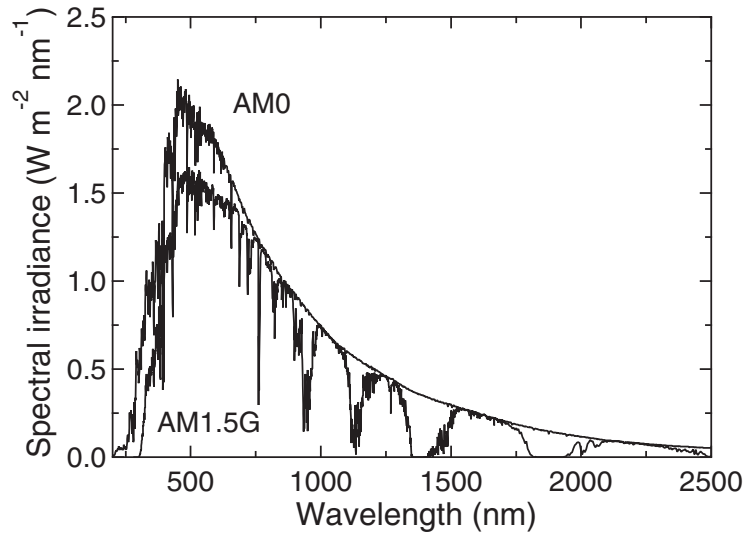


図 A.5 AM0 および AM1.5G スペクトル. 文献 [4] のデータを用いた.

大気量が多くなり、気体分子による太陽光の吸収もより大きくなる。また、AM1.5G の “G” は、そのスペクトルが直達光だけでなく拡散光の影響も含んでいることを意味する。図 A.5 には、AM0 および AM1.5G のエネルギースペクトルを示す。

光の強度  $I$  は以下の式を用いて計算される：

$$I = \int SI(\lambda) d\lambda, \quad (\text{A.9})$$

ここで  $\lambda$  は波長である。1 sun 光は、AM1.5G スペクトルを有する  $I = 100 \text{ mW/cm}^2$  の疑似太陽光として定義される。1 sun 光照射条件は、日本のよく晴れた日の条件とおおよそ一致する。

## A-6 電気容量電圧特性による固定電荷密度の見積もり

$C$ - $V$  測定では、金属絶縁体半導体 (MIS) 構造の  $V$  に対する  $C$  を測定することにより、絶縁体中の固定電荷量や I/S 間の界面準位密度などを知ることができる。<sup>\*1</sup>

<sup>\*1</sup> より詳しい方法については文献 [5] および文献 [6] を参照。

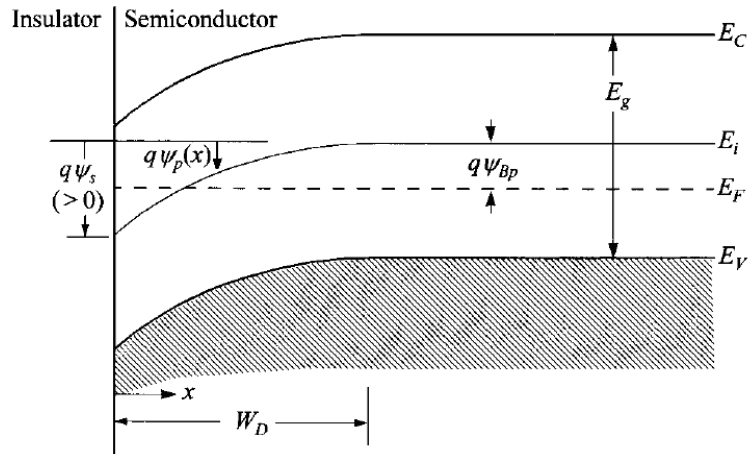


図 A.6 絶縁体/p型半導体の界面のバンド構造 (文献 [5] より引用).

### MIS 構造の合成容量

静電容量  $C$  は以下のように定義される (ここでは,  $C$  は単位面積あたりの容量として定義する):

$$C \equiv \frac{dQ}{dV}. \quad (\text{A.10})$$

ここで,  $Q$  は単位面積あたりに蓄積した電荷量,  $V$  は電圧である. MIS 構造の  $C$  は絶縁体の単位面積あたりの容量  $C_i$  と半導体表面の空間電荷層の単位面積あたりの容量  $C_s$  との合成容量で与えられる:

$$C = \left( \frac{1}{C_i} + \frac{1}{C_s} \right)^{-1} = \frac{C_i C_s}{C_i + C_s}. \quad (\text{A.11})$$

$C_i$  は通常一定であるが,  $C_s$  はバイアスによって変化するため, 合成容量  $C$  はバイアスに依存する.

### 半導体容量 $C_s$

まず,  $C_s$  のみを考える. 図 A.6 に, 絶縁体/p型半導体の界面のバンド構造を示す.  $\Psi_p$  はバルクの  $E_i/q$  に対するポテンシャルであり,  $x=0$  の場合, これを特に表面ポテンシャル  $\Psi_s$  とする. また,  $\Psi_{Bp}$  は  $E_i$  を基準としたバルクのフェルミポテンシャル,  $W_D$  は空乏層幅である (その他の文字は一般的な定義にしたがう). ここで, MIS 構造への印加電圧  $V$  は酸化膜と半導体表面付近に分配されるから, 酸化膜にかかる電圧を  $V_i$  とすれば,

$$V = V_i + \Psi_s \quad (\text{A.12})$$

となる。したがって単位面積あたりの空間電荷量を  $Q_s$  とすれば,

$$C_s = dQ_s/d\Psi_s \quad (\text{A.13})$$

である。

$Q_s(\Psi_s)$  はポアソン方程式\*2を解くことにより得られ,

$$Q_s = \mp \frac{\sqrt{2}\varepsilon_s k_B T}{qL_D} F\left(\beta\Psi_s, \frac{n_{p0}}{p_{p0}}\right) \quad (\text{A.14})$$

となる ( $\beta = q/k_B T$ )。ただし,

$$F\left(\beta\Psi_p, \frac{n_{p0}}{p_{p0}}\right) \equiv \sqrt{[\exp(-\beta\Psi_p) + \beta\Psi_p - 1] + (n_{p0}/p_{p0})[\exp(\beta\Psi_p) - \beta\Psi_p - 1]} \geq 0, \quad (\text{A.15})$$

$$L_D \equiv \sqrt{\frac{\varepsilon_s}{qp_{p0}\beta}} \quad (\text{A.16})$$

である。

図 A.7 には、 $\Psi_s$  と  $Q_s$  の関係を示す。Eq. A.13 の関係により、 $Q_s$  を  $\Psi_s$  について微分すれば  $C_s$  が得られる。

(i)  $\Psi_s < 0$  (蓄積領域) : この場合、空間電荷の担い手は主に表面に過剰に蓄積した正孔である。このとき、 $F \approx \exp(-\beta\Psi_p/2)$  より、

$$Q_s \propto \exp(-\beta\Psi_s/2), \quad (\text{A.17})$$

$$\therefore C_s \propto \exp(-\beta\Psi_s/2) \quad (\text{A.18})$$

という関係が成り立つ。 $C_s$  は負バイアスが大きくなるにつれ、指数関数的に大きくなる。

(ii)  $\Psi_s = 0$  (フラットバンド) : 容量は

$$C_s = \frac{\varepsilon_s}{L_D} \quad (\text{A.19})$$

となる。

(iii)  $\Psi_{Bp} > \Psi_s > 0$  (空乏領域) ,  $2\Psi_{Bp} > \Psi_s > \Psi_{Bp}$  (弱反転領域) : これらの条件は、それぞれ空乏および弱反転に対応する。このとき、 $Q_s$  の起源は主に空乏層中のイオン化アクセプタであるから、 $Q_s$  が増大するためには空乏層が広がらなければならない。 $F \approx \sqrt{\Psi_s}$  より、

$$Q_s \propto \sqrt{\Psi_s}, \quad (\text{A.20})$$

$$\therefore C_s \propto \Psi_s^{-1/2} \quad (\text{A.21})$$

---

\*2  $d^2\Psi_p/dx^2 = -\rho(x)/\varepsilon_s$

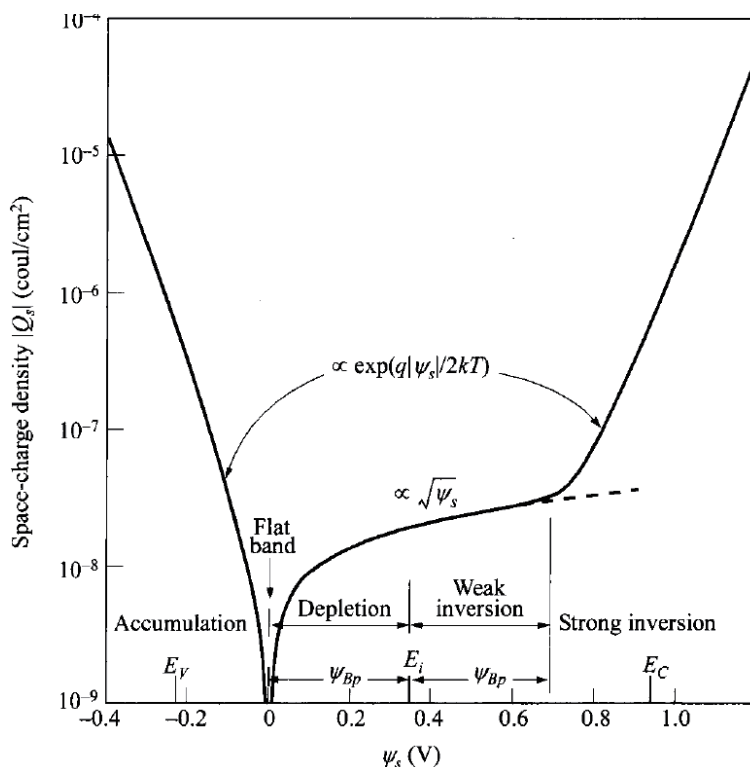


図 A.7  $\Psi_s$  と  $Q_s$  の関係 (文献 [5] より引用).

となる。したがって、 $C_s$  は正のバイアスに対して単調減少する。

(iv)  $\Psi_s > 2\Psi_{Bp}$  (強反転領域)：この領域では、自由電子の密度がイオン化アクセプタよりも大きいため、空間電荷の担い手は主に電子である。 $F$  は  $\sqrt{(n_{p0}/p_{p0}) \exp(\beta\Psi_p)}$  と近似でき、

$$Q_s \propto \exp(\beta\Psi_p/2), \quad (\text{A.22})$$

$$\therefore C_s \propto \exp(\beta\Psi_p/2) \quad (\text{A.23})$$

となる。 $C_s$  は正のバイアスが大きくなるにつれ、指数関数的に増大する。

### C-V 曲線

図 A.8a には、典型的な低周波測定における C-V 曲線の概略図を示す (C-V 測定では、ある直流バイアス下で交流バイアスを印加し、容量  $C$  を交流バイアスの微小変化に対する電荷量の変化量として測定する。ここでいう“低周波”あるいは“高周波”とは、交流バイアスの周波数が“低い”ことあるいは“高い”ことを指す.)。フラットバンドを生じる電圧をフラットバンド電圧  $V_{FB}$  とする。ここでは、 $V_{FB} = 0$  の場合を示している。



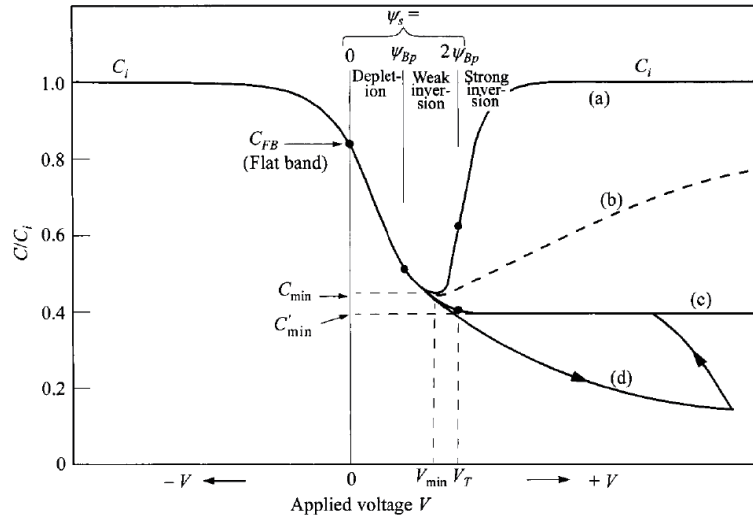


図 A.8 様々な測定周波数における典型的な  $C$ - $V$  曲線：(a) 低周波を用いた場合，(b) 中間的な周波数を用いた場合，(c) 高周波を用いた場合，(d) 高周波を用い，かつ掃引速度が大きい場合. 文献 [5] より引用.

(i) 蓄積領域：負バイアスが大きくなるにつれて  $C_s$  が指数関数的に大きくなるから，Eq. A.11 で表される合成容量  $C$  は  $C_i$  に近づく.

(ii) フラットバンド： $V = V_{FB}$  では，フラットバンド容量 ( $\varepsilon_s/L_D$ ) に起因して全体の容量がいくらか低下する. フラットバンドにおける MIS 構造全体の容量は

$$C = \left( \frac{1}{C_i} + \frac{1}{\varepsilon_s/L_D} \right)^{-1} \quad (\text{A.24})$$

となる.

(iii) 空乏および弱反転領域：空乏層の拡がりに起因して  $C_s$  が低下し，全体の容量  $C$  も低下する.

(iv) 強反転領域：自由電子の指数関数的な増大に起因する  $C_s$  の指数関数的な増大により，全体の容量  $C$  は再び  $C_i$  に近づく.

図 A.8c は高周波測定による  $C$ - $V$  曲線の概略図である. この場合，反転領域においてキャリアが高い周波数に追従できず (図 A.9 参照)，容量が下がったまま回復しない (自由電子が界面まで行き届かずに，空乏層の端にたまる. この場合， $C_s$  は空乏層容量に等しくなる.).

$V_{FB}$  からの固定電荷密度の算出

図 A.8 では  $V_{FB} = 0$  としたが， $V_{FB}$  は金属と半導体の仕事関数差  $\phi_{ms} = \phi_m - \phi_s$ ，絶縁体中の固定電荷密度  $Q_f$ ，可動イオンによる電荷密度  $Q_m$ ，および

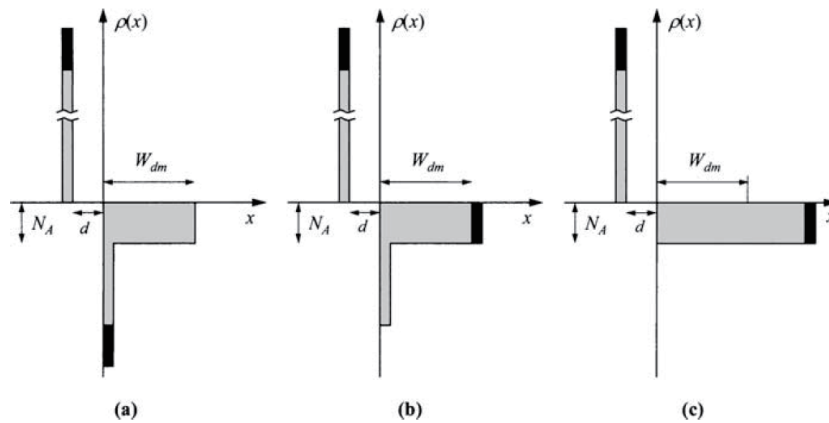


図 A.9 強反転においては，容量は周波数および掃引速度の関数である．(a) 低周波，(b) 高周波，および (c) 高周波，高掃引速度の場合の増加変位電荷（黒塗りの領域）の様子を示している（文献 [5] より引用）．

トラップ準位に起因する電荷  $Q_{ot}$  によってシフトする：

$$V_{FB} = \phi_{ms} - \frac{Q_f + Q_m + Q_{ot}}{C_i}. \quad (\text{A.25})$$

ここで， $Q_m$  および  $Q_{ot}$  の影響が小さい場合，

$$V_{FB} \approx \phi_{ms} - \frac{Q_f}{C_i} \quad (\text{A.26})$$

となり， $Q_f$  を次のように求めることができる：

$$Q_f = (\phi_{ms} - V_{FB})C_i. \quad (\text{A.27})$$

## A-7 電子スピン共鳴法

ESR 法は，静磁場中における不対電子のもつ磁気モーメントの量子化された準位の間の遷移を観測する．これを用いることによって，デバイス特性に大きな影響を与える不純物や欠陥の構造，電子状態など，原子レベルの極めて詳細な情報が得られる．例えば，空孔や不純物，アンチサイトなどの同定において重要な役割を担っている．また，a-Si 中のダングリングボンドの定量などにも用いられる．ESR 法は，このような測定を非常に高感度で精密に行うことが可能である．また，試料の状態，すなわち気相，液相，固相を問わないこともこの分析手法の優れる点である．

不対電子をもつ原子が強磁場中に置かれると，不対電子のスピンと磁場の相互作用によって，不対電子のエネルギー準位が分裂する．このときのエネルギー

差は磁場の大きさに比例し、その比例定数を  $g$  値と呼ぶ。分裂した準位間のエネルギー差に相当するマイクロ波（波長  $100 \mu\text{m}$  から  $1 \text{m}$ ）をあてると、試料中の不対電子がそれを共鳴吸収し、高いエネルギー準位へと遷移する。ESR 法では、このような吸収が起こるときの周波数、磁場強度から、不対電子の状態を求める。

通常の測定では、マイクロ波の周波数を固定し、横軸に磁場、縦軸にシグナル強度（マイクロ波の強度の磁場に関する微分値）をプロットしたスペクトルが得られる。吸収の生じたときの磁場強度  $B$ 、およびマイクロ波の周波数  $\nu$  から、 $g$  値は次のように計算される：

$$g = \frac{h\nu}{\mu_B B} \quad (\text{A.28})$$

ここで  $h$  はプランク定数、 $\mu_B$  はボーア磁子である。この  $g$  値から大まかな欠陥種を識別することができる。例えば Si では 400 種以上が知られている。検出感度は  $10^9$  程度で、標準試料の信号強度と比較することによって絶対定量が可能となる。本研究では、欠陥数が既知の a-Si 試料を標準試料として用いることで、欠陥数の定量評価を行った。

## A-8 アイオノマー

アイオノマーは、Zn や Na などの金属の陽イオンの凝集力を利用してポリマーを凝集させた合成樹脂の総称であり、その化学構造の一例を図 A.10 に示す。アクリル酸やメタクリル酸をエチレンなどと組み合わせて合成される。アイオノマーを太陽電池の封止材として用いることで、太陽電池の湿熱劣化耐性や PID 耐性が向上することが報告されているが [7]。しかしながら、アイオノマーの価格が高いためにコストの増大が避けられない。また、アイオノマーが EVA と比べて硬いことに起因するセル割れの問題により歩留まりが低下する欠点もある。

## A-9 X 線吸収微細構造

XAFS[8] は X 線を用いた原子尺度での構造解析法のひとつである。XAFS は特定元素に注目してその周囲の構造や電子状態を知ることができる。固体、液体、気体、薄膜、および溶液などの試料の状態によらず元素選択性の良い高感度な測定が可能である。

図 A.11 には、XAFS の概略図を示す。X 線のエネルギーを上げていくと、X 線吸収原子の内殻電子の束縛エネルギーに対応するところで X 線の吸収が立ち

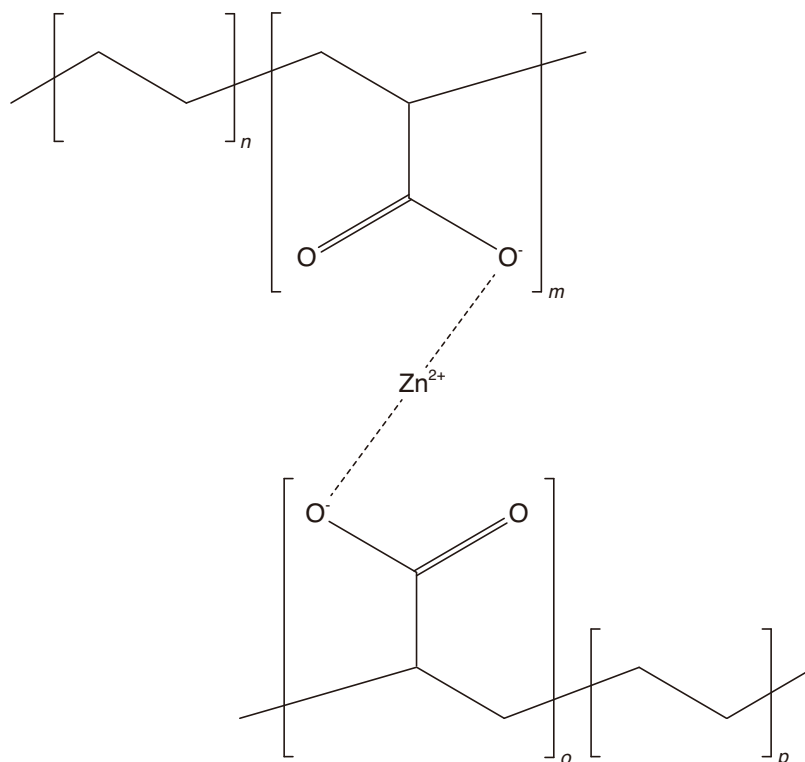


図 A.10 アイオノマーの化学構造の一例.

上がる。図中の横軸が0の付近の立ち上がり部分と、それに続く高エネルギー側に見られる振動構造を指して XAFS と呼んでいる。

吸収端から数十 eV 程度の構造は XANES と呼ばれている。XANES のピークは X 線吸収原子の内殻電子が空の軌道やバンドへと遷移するエネルギーと対応しており、XANES のピークから X 線吸収原子の電子状態を知ることが可能である。

XANES よりも高いエネルギー領域においては、EXAFS と呼ばれる振動構造が観察される。XANES が原子内での軌道間遷移の結果として生じるのに対し、EXAFS は、光電子が隣接した原子に飛行した結果の情報を有する。したがって、EXAFS を解析することで、局所的な原子の配列に関する情報を得ることができる。

しかしながら、本研究では上記の解析の詳細には立ち入らず、標準試料の測定結果と比較することで、試料中のそれぞれの元素に関して化学結合状態が変化した原子の割合を見積もるという方法を取った。この方法は、XAFS の高い原子選択性と感度を利用したものである。

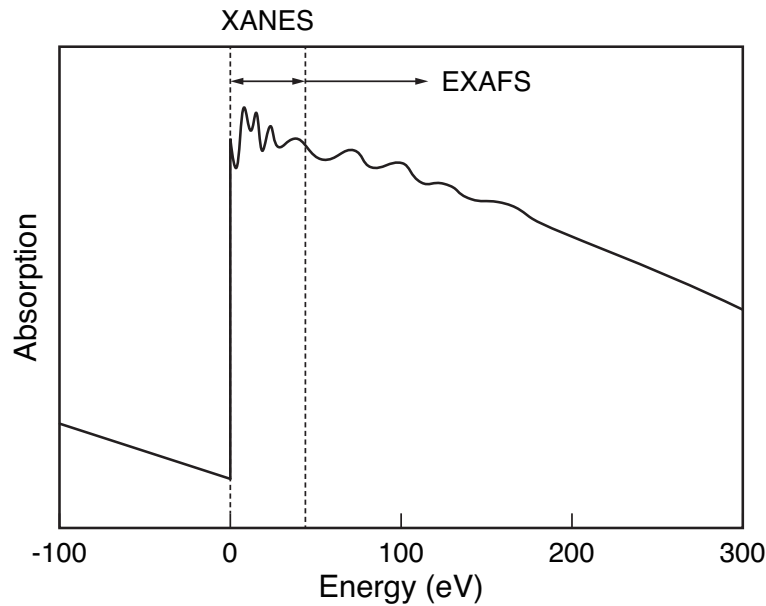


図 A.11 X線吸収スペクトルの概略図. 横軸は吸収端を0にとっていることに注意.

## A-10 エレクトロルミネッセンス測定

EL測定は太陽電池に電圧を印加することでキャリアを注入し、それらの再結合による発光を見る手法である。p-n接合の故障や、電流が十分に注入されていない箇所では発光が弱くなるため、そのような不具合の生じた箇所の可視化に用いられる手法である。図A.12は典型的なp型多結晶シリコン太陽電池モジュールのPID前後のEL測定の結果を示す。PIDによってELの発光強度が著しく低下していることがわかる。

## A-11 二次イオン質量分析法

SIMSは、試料表面に1次イオンを照射し、試料表面から飛び出した2次イオンの質量を分析することにより、元素の種類と濃度を分析する手法である。SIMSは試料の極表面の物質に対してのみを検出できるが、スパッタリングを用いて試料を削り取りながら繰り返し測定していくことで、元素濃度の深さプロファイルを得ることができる。この手法をD-SIMSと呼んでいる。

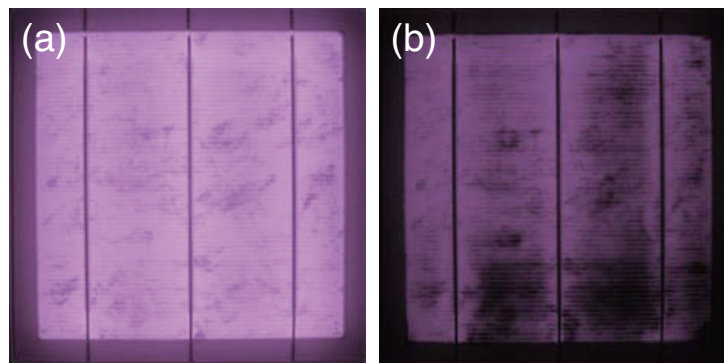


図 A.12 典型的な p 型多結晶シリコン太陽電池モジュールの (a) PID 試験前および (b) PID 試験後の EL 測定結果。

## 参考文献

- [1] W. Shockley and W. T. Read, Jr., Statistics of the recombinations of holes and electrons, *Physical Review* **87** (1952) 835–842.
- [2] R. N. Hall, Electron-hole recombination in germanium, *Physical Review* **87** (1952) 387.
- [3] <https://www.pveducation.org/pvcdrom/materials/optical-properties-of-silicon>
- [4] <http://www.pveducation.org/pvcdrom/appendices/standard-solar-spectra>
- [5] S. M. Sze, “*Physics of Semiconductor Devices*” (Wiley, New York, 2006) 3rd ed.
- [6] D. K. Schroder, “*Semiconductor Material and Device Characterization*” (Wiley, New York, 2005) 3rd ed.
- [7] J. Kapur, K. M. Stika, C. S. Westphal, J. L. Norwood, and B. Hamzavtehrany, Prevention of potential-induced degradation with thin ionomer film, *IEEE Journal of Photovoltaics* **5** (2015) 219–223.
- [8] 櫻井 雅樹, 鈴木 謙爾, 微量元素周囲の局所構造解析としての広域 X 線吸収微細構造 (XAFS), *まてりあ* **36** (1997) 68–74.



## 研究業績

### 原著論文

1. Keisuke Ohdaira, Yutaka Komatsu, Tomoyasu Suzuki, Seira Yamaguchi and Atsushi Masuda: “Influence of sodium on the potential-induced degradation for n-type crystalline silicon photovoltaic modules”, IOP Publishing, *Applied Physics Express* **12** (2019) 064004.
2. Seira Yamaguchi, Kyotaro Nakamura, Atsushi Masuda, and Keisuke Ohdaira: “Rapid progression and subsequent saturation of polarization-type potential-induced degradation of n-type front-emitter crystalline-silicon photovoltaic modules”, IOP Publishing, *Japanese Journal of Applied Physics* **57** (2018) 122301.
3. Seira Yamaguchi and Keisuke Ohdaira: “Effect of evacuating a chamber on the degradation rate of solar cells in a cell-level potential-induced degradation test”, IOP Publishing, *Japanese Journal of Applied Physics* **57** (2018) 108002.
4. Seira Yamaguchi, Chizuko Yamamoto, Keisuke Ohdaira, and Atsushi Masuda: “Comprehensive study of potential-induced degradation in silicon heterojunction photovoltaic cell modules”, Wiley, *Progress in Photovoltaics: Research and Applications* **26** (2018) 697–708.
5. Yutaka Komatsu, Seira Yamaguchi, Atsushi Masuda, and Keisuke Ohdaira: “Multistage performance deterioration in n-type crystalline silicon photovoltaic modules undergoing potential-induced degradation”, Elsevier, *Microelectronics Reliability* **84** (2018) 127–133.
6. Naoyuki Nishikawa, Seira Yamaguchi, and Keisuke Ohdaira: “Direct observation of changes in the effective minority-carrier lifetime of SiN<sub>x</sub>-passivated n-type crystalline-silicon substrates caused by potential-induced degradation and recovery tests”, Elsevier, *Microelectronics Reliability* **79** (2017) 91–95.



7. Seira Yamaguchi and Keisuke Ohdaira: “Degradation behavior of crystalline silicon solar cells in a cell-level potential-induced degradation test”, Elsevier, *Solar Energy* **155** (2017) 739–744.
8. Seira Yamaguchi, Chizuko Yamamoto, Keisuke Ohdaira, and Atsushi Masuda: “Reduction in the short-circuit current density of silicon heterojunction photovoltaic modules subjected to potential-induced degradation tests”, Elsevier, *Solar Energy Materials and Solar Cells* **161** (2017) 439–443.
9. Seira Yamaguchi, Atsushi Masuda, and Keisuke Ohdaira: “Progression of rapid potential-induced degradation of n-type single-crystalline silicon photovoltaic modules”, IOP Publishing, *Applied Physics Express* **9** (2016) 112301.
10. Seira Yamaguchi, Atsushi Masuda, and Keisuke Ohdaira: “Changes in the current density–voltage and external quantum efficiency characteristics of n-type single-crystalline silicon photovoltaic modules with a rear-side emitter undergoing potential-induced degradation,” Elsevier, *Solar Energy Materials and Solar Cells* **151** (2016) 113–119.
11. Seira Yamaguchi, Atsushi Masuda, and Keisuke Ohdaira: “Behavior of the potential-induced degradation of photovoltaic modules fabricated using flat mono-crystalline silicon cells with different surface orientations,” IOP Publishing, *Japanese Journal of Applied Physics* **55** (2016) 04ES14.
12. Seira Yamaguchi, Sachiko Jonai, Kohjiro Hara, Hironori Komaki, Yukiko Shimizu-Kamikawa, Hajime Shibata, Shigeru Niki, Yuji Kawakami, and Atsushi Masuda: “Potential-induced degradation of Cu(In,Ga)Se<sub>2</sub> photovoltaic modules,” IOP Publishing, *Japanese Journal of Applied Physics* **54** (2015) 08KC13.

## Proceedings

1. Seira Yamaguchi, Atsushi Masuda, and Keisuke Ohdaira,: “Potential-induced degradation in n-type crystalline silicon photovoltaic cell modules”, in: Proceedings of the 28th Annual NREL Silicon Workshop, 2018, pp. 37–44.
2. Naoyuki Nishikawa, Seira Yamaguchi, and Keisuke Ohdaira: “Potential-induced degradation of a Si nitride/crystalline Si interface observed

- through minority carrier lifetime measurement”, in: Proceedings of the 44th IEEE Photovoltaic Specialists Conference, 2017, pp. 1385–1388.
3. Seira Yamaguchi, Atsushi Masuda, and Keisuke Ohdaira: “Potential-induced degradation behavior of n-type single-crystalline silicon photovoltaic modules with a rear-side emitter”, in: Proceedings of the 43rd IEEE Photovoltaic Specialists Conference, 2016, pp. 938–942.
  4. Seira Yamaguchi, Atsushi Masuda, and Keisuke Ohdaira: “Behavior of the potential-induced degradation for photovoltaic modules fabricated using flat mono-crystalline silicon cells with different surface orientations,” in the Extended Abstract of the 2015 International Conference on Solid State Devices and Materials, 2015, pp. 558–559.
  5. Seira Yamaguchi, Sachiko Jonai, Kohjiro Hara, Hironori Komaki, Yukiko Shimizu-Kamikawa, Hajime Shibata, Shigeru Niki, Yuji Kawakami, and Atsushi Masuda: “Potential-induced degradation of Cu(In,Ga)Se<sub>2</sub> photovoltaic modules,” in the Technical Digest of the 6th World Conference on Photovoltaic Energy Conversion, 2014, pp. 339–340.

## 国際学会発表

(口頭発表)

1. Keisuke Ohdaira, Seira Yamaguchi, Chizuko Yamamoto, and Atsushi Masuda: “ $J_{sc}$  and  $V_{oc}$  reductions in silicon heterojunction photovoltaic modules by potential-induced degradation tests”, 27th International Photovoltaic Science and Engineering Conference (PVSEC-27), Shiga, Japan, Nov. 2017.
2. Seira Yamaguchi, and Keisuke Ohdaira: “Analysis for leakage currents within unlaminated photovoltaic-module-like layer stacks in a cell-level potential-induced degradation test”, 6th International Symposium on Organic and Inorganic Electronic Materials and Related Nanotechnologies, Fukui, Japan, June, 2017.
3. Naoyuki Nishikawa, Seira Yamaguchi and Keisuke Ohdaira: “Potential-induced degradation of a Si nitride/crystalline Si interface observed through minority carrier lifetime measurement”, 44th IEEE Photovoltaic Specialists Conference, Washington, D.C., USA, June, 2017.

4. Atsushi Masuda, Chizuko Yamamoto, Seira Yamaguchi, and Keisuke Ohdaira: “Potential-induced degradation for heterojunction crystalline Si photovoltaic modules”, 26th International Photovoltaic Science and Engineering Conference (PVSEC-26), Singapore, Singapore, Oct. 2016.
5. Keisuke Ohdaira, Seira Yamaguchi, Chizuko Yamamoto, Kohjiro Hara, and Atsushi Masuda: “Potential-induced degradation of n-type crystalline silicon photovoltaic modules” (invited), International Workshop on the Sustainable Actions for “Year by Year Aging” under Reliability Investigations in Photovoltaic Modules (SAYURI-PV 2016), Ibaraki, Japan, Oct. 2016.
6. Seira Yamaguchi, Sachiko Jonai, Kohjiro Hara, Hironori Komaki, Yukiko Shimizu-Kamikawa, Hajime Shibata, Yuji Kawakami, Shigeru Niki, and Atsushi Masuda: “Potential-induced degradation of Cu(In,Ga)Se<sub>2</sub> photovoltaic modules”, 6th World Conference on Photovoltaic Energy Conversion, 3WeO15.5, Kyoto, Japan, Nov. 2014.

(ポスター発表)

1. Seira Yamaguchi, Atsushi Masuda, and Keisuke Ohdaira: “Effect of light illumination on potential-induced degradation in front-emitter n-type crystalline silicon photovoltaic modules”, 3rd International Workshop on the Sustainable Actions for “Year by Year Aging” under Reliability Investigations in Photovoltaic Modules (SAYURI-PV 2018), Ibaraki, Japan, Oct. 2018.
2. Keisuke Ohdaira, Yutaka Komatsu, Seira Yamaguchi, and Atsushi Masuda: “Performance degradation in front-emitter n-type crystalline silicon photovoltaic modules under long-duration potential-induced degradation tests”, 3rd International Workshop on the Sustainable Actions for “Year by Year Aging” under Reliability Investigations in Photovoltaic Modules (SAYURI-PV 2018), Ibaraki, Japan, Oct. 2018.
3. Yasushi Tachibana, Takeshi Toyoda, Yoshihiro Ueda, Seira Yamaguchi, Keisuke Ohdaira, Chizuko Yamamoto, and Atsushi Masuda: “Current and electric field analyses inside photovoltaic module during PID acceleration test”, 3rd International Workshop on the Sustainable Actions for “Year by Year Aging” under Reliability Investigations in Photovoltaic Modules (SAYURI-PV 2018), Ibaraki, Japan, Oct. 2018.

4. Seira Yamaguchi, Kyotaro Nakamura, Atsushi Masuda, and Keisuke Ohdaira: “Rapid saturation of potential-induced degradation in n-type c-Si photovoltaic modules”, 27th International Photovoltaic Science and Engineering Conference (PVSEC-27), Shiga, Japan, Nov. 2017.
5. Yutaka Komatsu, Seira Yamaguchi, Atsushi Masuda, and Keisuke Ohdaira: “Potential-induced degradation behavior of n-type rear-emitter c-Si photovoltaic modules prestressed damp-heat tests”, 27th International Photovoltaic Science and Engineering Conference (PVSEC-27), Shiga, Japan, Nov. 2017.
6. Yutaka Komatsu, Seira Yamaguchi, Atsushi Masuda, and Keisuke Ohdaira: “Long-term potential-induced degradation tests for n-type c-Si-wafer-based photovoltaic cell modules”, 6th International Symposium on Organic and Inorganic Electronic Materials and Related Nanotechnologies, Fukui, Japan, June, 2017.
7. Seira Yamaguchi, Kohjiro Hara, Atsushi Masuda, and Keisuke Ohdaira: “Time dependence and saturation behavior of the potential-induced degradation of n-type front-emitter photovoltaic modules”, 26th International Photovoltaic Science and Engineering Conference (PVSEC-26), Singapore, Singapore, Oct. 2016.
8. Seira Yamaguchi, Atsushi Masuda, and Keisuke Ohdaira: “Progression behavior of the potential-induced degradation of n-type c-Si-wafer-based photovoltaic modules with a front-side p<sup>+</sup> emitter”, International Workshop on the Sustainable Actions for “Year by Year Aging” under Reliability Investigations in Photovoltaic Modules (SAYURI-PV 2016), Ibaraki, Japan, Oct. 2016.
9. Naoyuki Nishikawa, Seira Yamaguchi, and Keisuke Ohdaira: “Activation of surface recombination at a SiN<sub>x</sub>/n-type c-Si interface after potential-induced degradation”, International Workshop on the Sustainable Actions for “Year by Year Aging” under Reliability Investigations in Photovoltaic Modules (SAYURI-PV 2016), Ibaraki, Japan, Oct. 2016.
10. Chizuko Yamamoto, Seira Yamaguchi, Keisuke Ohdaira, and Atsushi Masuda: “Potential-induced degradation for silicon heterojunction photovoltaic modules”, International Workshop on the Sustainable Actions for “Year by Year Aging” under reliability investigations in photovoltaic modules (SAYURI-PV 2016), Ibaraki, Japan, Oct. 2016.

11. Seira Yamaguchi, Atsushi Masuda, and Keisuke Ohdaira: “Potential-induced degradation behavior of n-type single-crystalline silicon photovoltaic modules with a rear-side emitter”, 43rd IEEE Photovoltaic Specialists Conference, Portland, USA, June, 2016.
12. Seira Yamaguchi and Keisuke Ohdaira: “Potential-induced degradation of photovoltaic modules fabricated using flat mono-crystalline silicon cells with different surface orientations”, JAIST Symposium on Advanced Science and Technology 2015, EE-3, Nomi, Japan, Nov 2015.
13. Seira Yamaguchi, Atsushi Masuda, and Keisuke Ohdaira: “Behavior of the potential-induced degradation for photovoltaic modules fabricated using flat mono-crystalline silicon cells with different surface orientations”, 2015 International Conference on Solid State Devices and Materials, PS-15-18L, Sapporo, Japan, Sept. 2015.

## 国内学会発表

(口頭発表)

1. 大平 圭介, 小松 豊, 鈴木 友康, 山口 世力, 増田 淳: 「n 型結晶 Si 太陽電池モジュールの長時間電圧誘起劣化における Na の挙動」, 第 66 回応用物理学会春季学術講演会, 目黒, 10p-W611-1, 2019 年 3 月.
2. 鈴木 友康, 山口 世力, 中村 京太郎, 増田 淳, 大平 圭介: 「n 型フロントエミッター型結晶シリコン太陽電池モジュールの長時間電圧誘起劣化における SiO<sub>2</sub> 膜の影響」, 第 66 回応用物理学会春季学術講演会, 目黒, 10p-W611-2, 2019 年 3 月.
3. 山本 千津子, 山口 世力, 大平 圭介, 増田 淳: 「シリコンヘテロ接合太陽電池の PID に及ぼす湿熱負荷の影響」, 第 66 回応用物理学会春季学術講演会, 目黒, 10p-W611-4, 2019 年 3 月.
4. 大平 圭介, 小松 豊, 山口 世力, 増田 淳: 「n 型結晶 Si 太陽電池モジュールの電圧誘起劣化 — p 型との共通点と相違点 —」(招待講演), 日本学術振興会第 175 委員会 次世代シリコン太陽電池分科会第 9 回/モジュール・システム分科会第 8 回合同研究会, 東京, 2018 年 10 月.
5. 山口 世力, 増田 淳, 大平 圭介: 「n 型フロントエミッター型結晶シリコン太陽電池モジュールの電圧誘起劣化に与える光照射の影響」, 第 79 回応用物理学会秋季学術講演会, 名古屋, 21p-133-5, 2018 年 9 月.

6. 山口 世力, 大平 圭介:「セルレベルの電圧誘起劣化試験におけるチャンバー内の真空引きの影響」, 第 65 回応用物理学会春季学術講演会, 新宿, 18p-D101-17, 2018 年 3 月.
7. 川上 雄士, 池田 沙樹, 山口 世力, 三沢 達也, 「パルス通電接合法を用いた AZ31 マグネシウム合金の固相接合 —接合条件とパルス波形の影響について—」, 日本金属学会 2017 年 (秋季) 講演大会, 札幌, 2017 年 9 月.
8. 小松 豊, 山口 世力, 増田 淳, 大平 圭介:「n 型 c-Si 太陽電池モジュールの長時間電圧誘起劣化試験」, 第 64 回応用物理学会春季学術講演会, 横浜, 16p-211-13, 2017 年 3 月.
9. 西川 斉志, 山口 世力, 増田 淳, 大平 圭介:「n 型リアエミッター型結晶 Si 太陽電池モジュールの表面再結合の活性化とその回復」, 第 64 回応用物理学会春季学術講演会, 横浜, 16p-211-14, 2017 年 3 月.
10. 山本 千津子, 山口 世力, 大平 圭介, 増田 淳:「ヘテロ接合結晶シリコン太陽電池の電圧誘起劣化要因」, 第 64 回応用物理学会春季学術講演会, 横浜, 16p-211-15, 2017 年 3 月.
11. 山口 世力, 原 浩二郎, 増田 淳, 大平 圭介:「n 型 c-Si 太陽電池モジュールの電圧誘起劣化における飽和挙動」, 第 77 回応用物理学会秋季学術講演会, 新潟, 14p-A24-6, 2016 年 9 月.
12. 西川 斉志, 山口 世力, 大平 圭介:「SiN<sub>x</sub> 膜のパッシベーション性能の電圧誘起劣化」, 第 77 回応用物理学会秋季学術講演会, 新潟, 14a-A24-5, 2016 年 9 月.
13. 山口 世力, 増田 淳, 大平 圭介:「裏面側にエミッターを有する n 型 c-Si 太陽電池モジュールの PID 挙動」, 第 63 回応用物理学会春季学術講演会, 目黒, 19a-W321-6, 2016 年 3 月.
14. 山口 世力, 増田 淳, 大平 圭介:「異なる面方位を有する平面基板を用いて作製された単結晶シリコン太陽電池の電圧誘起劣化挙動」, 第 76 回応用物理学会秋季学術講演会, 15p-2S-8, 名古屋, 2015 年 9 月.
15. 小田 惟巧, 金田 直樹, 山口 世力, 大平 圭介, 三島 友義, 中村 徹:「p 型 GaN 層の SiN<sub>x</sub> パッシベーション膜の検討」, 第 76 回応用物理学会秋季学術講演会, 15a-4C-10, 名古屋, 2015 年 9 月.
16. 西野 俊佑, 野澤 尚樹, 山口 世力, 宮田 全展, 大平 圭介, 小矢野 幹夫:「フラッシュランプアニールで形成した多結晶シリコン膜の熱電物性」, 第 12 回日本熱電学会学術講演会, S2A-4, 春日, 2015 年 9 月.

(ポスター発表)

1. 徐原松, 山口世力, 増田 淳, 大平 圭介: 「n 型リアエミッター型結晶 Si 太陽電池モジュールの長時間電圧誘起劣化試験」, 第 66 回応用物理学会春季学術講演会, 9p-PB6-14, 目黒, 2019 年 3 月.
2. 山口世力, 西永 慈郎, 柴田 肇, 大平 圭介, 増田 淳: 「CIGS 薄膜太陽電池セルの KF-PDT が PID に与える影響」, 第 66 回応用物理学会春季学術講演会, 10a-PB3-6, 目黒, 2019 年 3 月.
3. 山口世力, 増田 淳, 大平 圭介: 「n 型結晶 Si 太陽電池モジュールの電圧誘起劣化に与える光照射の影響」, 産業技術総合研究所 太陽光発電研究成果報告会 2018, つくば, 2018 年 11 月.
4. 小松 豊, 山口世力, 増田 淳, 大平 圭介: 「n 型結晶 Si 太陽電池モジュールの長時間電圧誘起劣化とその回復」, 産業技術総合研究所 太陽光発電研究成果報告会 2018, つくば, 2018 年 11 月.
5. 橘 泰至, 豊田 丈紫, 上田 芳弘, 山口世力, 大平 圭介, 山本 千津子, 増田 淳: 「PID 試験中の太陽電池モジュール内部の電流及び電界解析」, 第 79 回応用物理学会秋季学術講演会, 19p-PA5-12, 名古屋, 2018 年 9 月.
6. 山口世力, 増田 淳, 大平 圭介: 「n 型リアエミッター型結晶シリコン太陽電池モジュールの PID におけるバックシート材料の影響」, 日本学術振興会第 175 委員会 第 15 回「次世代の太陽光発電システム」シンポジウム, PA-27, 札幌, 2018 年 7 月.
7. 山口世力, 大平 圭介, 「セルレベルの PID 試験におけるチャンバー内の真空引きが劣化挙動に与える影響」, 日本学術振興会第 175 委員会 第 15 回「次世代の太陽光発電システム」シンポジウム, PA-28, 札幌, 2018 年 7 月.
8. 小松 豊, 山口世力, 増田 淳, 大平 圭介, 「n 型 c-Si 太陽電池モジュールの長時間電圧誘起劣化とその回復」, 日本学術振興会第 175 委員会 第 15 回「次世代の太陽光発電システム」シンポジウム, PA-29, 札幌, 2018 年 7 月.
9. 橘 泰至, 豊田 丈紫, 上田 芳弘, 山口世力, 大平 圭介, 山本 千津子, 増田 淳, 「PID 試験における太陽電池裏面の導体有無によるモジュール内部の電界及び電流解析」, 日本学術振興会第 175 委員会 第 15 回「次世代の太陽光発電システム」シンポジウム, PA-30, 札幌, 2018 年 7 月.
10. 小松 豊, 山口世力, 増田 淳, 大平 圭介, 「n 型 c-Si 太陽電池モジュールの長時間電圧誘起劣化後の回復挙動」, 第 65 回応用物理学会春季学術講演会, 20a-P9-8, 新宿, 2018 年 3 月.
11. 山口世力, 中村 京太郎, 増田 淳, 大平 圭介, 「n 型 c-Si 太陽電池の電圧

- 誘起劣化における飽和とその起源に関する考察」, 第 78 回応用物理学会秋季学術講演会, 5p-PB3-25, 福岡, 2017 年 9 月.
12. 小松 豊, 山口 世力, 増田 淳, 大平 圭介, 「高温・高湿試験により事前劣化させた n 型リアエミッター型 c-Si 太陽電池モジュールの電圧誘起劣化挙動」, 第 78 回応用物理学会秋季学術講演会, 5p-PB3-26, 福岡, 2017 年 9 月.
  13. 小松 豊, 山口 世力, 増田 淳, 大平 圭介, 「長時間の電圧誘起劣化試験における n 型結晶シリコン太陽電池モジュールの劣化挙動」, 日本学術振興会第 175 委員会 第 14 回「次世代の太陽光発電システム」シンポジウム, M-3, 名古屋, 2017 年 7 月.
  14. 山口 世力, 増田 淳, 大平 圭介, 「n 型結晶シリコン太陽電池における電圧誘起劣化の進行/飽和挙動」, 日本学術振興会第 175 委員会 第 14 回「次世代の太陽光発電システム」シンポジウム, M-10, 名古屋, 2017 年 7 月.
  15. 山口 世力, 大平 圭介, 「太陽電池セルレベルの PID 試験法における c-Si 太陽電池セルの劣化挙動」, 日本学術振興会第 175 委員会 第 14 回「次世代の太陽光発電システム」シンポジウム, M-11, 名古屋, 2017 年 7 月.
  16. 山口 世力, 増田 淳, 大平 圭介: 「表面側に p<sup>+</sup> エミッタ層を有する n 型結晶シリコン太陽電池の電圧誘起劣化とその飽和挙動」, 産業技術総合研究所 太陽光発電研究 成果報告会 2017, つくば, 2017 年 6 月.
  17. 小松 豊, 山口 世力, 増田 淳, 大平 圭介: 「n 型結晶シリコン太陽電池モジュールの長時間電圧誘起劣化試験における劣化挙動」, 産業技術総合研究所 太陽光発電研究 成果報告会 2017, つくば, 2017 年 6 月.
  18. 西川 斉志, 山口 世力, 増田 淳, 大平 圭介: 「n 型リアエミッター型結晶シリコン太陽電池モジュールの電圧誘起劣化とその回復」, 産業技術総合研究所 太陽光発電研究 成果報告会 2017, つくば, 2017 年 6 月.
  19. 山口 世力, 大平 圭介: 「太陽電池セルレベル PID 試験法における試験条件の確立」, 第 64 回応用物理学会春季学術講演会, 15a-P11-9, 横浜, 2017 年 3 月.
  20. 山口 世力, 上川 由紀子, 西永 慈郎, 石塚 尚吾, 柴田 肇, 大平 圭介, 増田 淳: 「CIGS 薄膜太陽電池モジュールの電圧誘起劣化/回復過程における Na の拡散挙動」, 第 77 回応用物理学会秋季学術講演会, 14p-P21-17, 新潟, 2016 年 9 月.
  21. 山口 世力, 増田 淳, 大平 圭介: 「結晶シリコン太陽電池モジュールの電圧誘起劣化現象における基板面方位の影響」, 第 13 回 Cat-CVD 研究会, 北見, 2016 年 7 月.



22. 山口 世力, 増田 淳, 大平 圭介: 「裏面側に p<sup>+</sup> エミッターを有する n 型単結晶シリコン太陽電池の電圧誘起劣化」, 産業技術総合研究所 太陽光発電研究 成果報告会 2016, つくば, 2016 年 6 月.
23. 山本 千津子, 山口 世力, 大平 圭介, 増田 淳: 「ヘテロ接合結晶シリコン太陽電池の PID 試験」, 産業技術総合研究所 太陽光発電研究 成果報告会 2016, つくば, 2016 年 6 月.
24. 山口 世力, 増田 淳, 大平 圭介: 「n 型リアエミッター型結晶シリコン太陽電池の電圧誘起劣化挙動」, 日本学術振興会第 175 委員会 第 13 回「次世代の太陽光発電システム」シンポジウム, M-17, 長岡, 2016 年 5 月.
25. 西野 俊佑, 野澤 尚樹, 山口 世力, 宮田 全展, 大平 圭介, 小矢野 幹夫: 「フラッシュランプアニールにより形成した多結晶シリコン膜の熱伝導率測定」, 第 76 回応用物理学学会秋季学術講演会, 14p-PA6-1, 名古屋, 2015 年 9 月.
26. 山口 世力, 城内 紗千子, 原 浩二郎, 小牧 弘典, 上川 由紀子, 柴田 肇, 仁木 栄, 川上 雄士, 増田 淳, 「Cu(In,Ga)Se<sub>2</sub> 薄膜太陽電池モジュールの PID 加速試験における劣化挙動」, 日本学術振興会第 175 委員会 第 12 回「次世代の太陽光発電システム」シンポジウム, C-1, 郡山, 2015 年 5 月.

## 招待講演

1. Seira Yamaguchi, Atsushi Masuda, and Keisuke Ohdaira: “Potential-induced degradation in n-type crystalline silicon photovoltaic cell modules” (invited), 28th Annual NREL Silicon Workshop, Winter Park, Colorado, USA, Aug. 2018.
2. 大平 圭介, 山口 世力, 西川 齊志, 小松 豊, 山本 千津子, 原 浩二郎, 増田 淳: 「n 型結晶 Si 太陽電池モジュールの電圧誘起劣化」(招待講演), 平成 28 年度第 2 回太陽電池モジュール劣化メカニズム研究会, 名古屋, 2017 年 3 月.
3. Keisuke Ohdaira, Seira Yamaguchi, Kohjiro Hara, and Atsushi Masuda: “Potential-induced degradation of photovoltaic modules with n-type crystalline silicon bifacial cells” (invited), 3rd Bifacial PV Workshop, Miyazaki, Japan, Sep. 2016.
4. 山口 世力, 城内 紗千子, 原 浩二郎, 小牧 弘典, 上川 由紀子, 柴田 肇, 仁木 栄, 川上 雄士, 増田 淳, 「CIGS 薄膜太陽電池モジュールの PID」(招待講演), 学振 175 委員会 モジュール・システム分科会・次世代シリコン

---

太陽電池分科会 合同研究会，東京，2015年7月.



## 謝辞

本研究は、著者が北陸先端科学技術大学院大学博士後期課程在学中に、同大学の太平圭介教授の指導のもとに行ったものである。

本論文をまとめるにあたり、熱心なご指導、ご鞭撻を賜りました太平圭介教授に心より感謝いたします。太陽電池の基礎知識から研究の進め方に至るまで、勉強会や学会発表練習などを通して、ほとんど何も知らない私に対して非常に熱心にご指導いただきました。また、国際会議や欧文誌への投稿など、国際的な外部発表の機会を数多く頂き、貴重な経験をさせていただきました。

産業技術総合研究所太陽光発電研究センター副研究センター長の増田淳氏には共同研究を通して多くのご助言を賜りました。関連研究の機会も与えてくださり、研究成果を論文としてまとめる際には、非常に綿密なご指導をいただきました。副テーマ指導教員としてもご指導をいただきました。また、ご多忙にもかかわらず、本論文の外部審査員を引き受けていただきました。心より感謝いたします。

ご多忙にもかかわらず本論文の審査委員を引き受けてくださり、また学内副テーマ指導教員としてもお世話になりました村田英幸教授に深く感謝いたします。また、私が落ち込んでいた時期に、お気にかけていただき、感謝しております。

ご多忙にもかかわらず本論文の審査委員を引き受けてくださった堀田将教授に深く感謝いたします。博士前期課程の頃から、日頃から声をおかけいただいたり、研究室のイベントなどでお話させていただき、研究以外の面でも大変お世話になりました。その中から様々なことを学ばせていただきました。

ご多忙にもかかわらず本論文の審査委員を引き受けていただいた大島義文教授に心より感謝いたします。

博士前期課程の頃から副指導教員としてご指導いただきました富取正彦教授に深く感謝いたします。

豊田工業大学の中村京太郎氏には、第4章にて使用した太陽電池セルおよび試験構造を作製いただきました。深く感謝いたします。

産業技術総合研究所再生可能エネルギー研究センターの高遠秀尚氏には、第6章にて使用した太陽電池セルをご提供いただき、心より感謝しております。

産業技術総合研究所太陽光発電研究センター太陽電池モジュール信頼性チームの山本千津子氏には、第5章の実験を遂行する際に多大なるご協力を賜りました。深く感謝いたします。

東北大学の太野裕准教授、理化学研究所の杳掛健太朗氏には、電圧誘起劣化のメカニズムに関して、材料科学的視点からご議論いただきました。心より感謝いたします。

産業技術総合研究所太陽光発電研究センターモジュール信頼性チームの城内紗千子氏、原由希子氏には装置の使用に関してご指導を賜りました。心よりお礼申し上げます。

勉強会や自主輪講の際に、特に研究の背景知識などに関して多くのご助言を頂きました本学元博士研究員の小山晃一氏に深謝いたします。

研究補助員として多くの実験の遂行にご協力いただいた浜田薫氏に深謝いたします。

大平研究室秘書の片桐三友紀氏には、学会発表の事務手続き等でお世話になり、感謝しております。

共同研究に係る事務手続き等でお世話になりました産業技術総合研究所太陽光発電研究センターモジュール信頼性チームの藤田加津子氏に心より感謝いたします。

お互いに切磋琢磨しながら多くの場面で支えていただいた、大平研究室第4期生の小西武雄氏、園田裕生氏、西川斉史氏、宮浦純一郎氏、第5期生の秋山勝哉氏、小松豊氏、佐藤大暉氏、宋昊氏、劉静氏、大平研究室博士前期課程2年の倉田啓佑氏、浜田啓太郎氏、文昱力氏、大平研究室博士前期課程1年の鈴木友康氏、住友誠明氏、鶴飼太陽氏、家後和美氏、徐原松氏、元研究生の Nguyen Thi Duyen An 氏に心より感謝いたします。

互いに励まし合いながら、公私共にお世話になった高村由起子研究室博士後期課程2年の米澤隆宏氏に心より感謝いたします。

また、本研究の一部は、NEDO、科研費 17J09648 (特別研究員奨励費)、および北陸先端科学技術大学院大学萌芽的研究支援事業からの支援を受けて実施されました。

最後に、大学院への就学、その後の学生生活を全面的に支えて頂きました家族に深く感謝いたします。