

Title	[課題研究報告書] 高位合成を用いたQR法による固有値計算のFPGAアクセラレーション
Author(s)	浦本, 真人
Citation	
Issue Date	2022-09
Type	Thesis or Dissertation
Text version	author
URL	http://hdl.handle.net/10119/18063
Rights	
Description	Supervisor:井口 寧, 先端科学技術研究科, 修士(情報科学)

高位合成を用いたQR法による固有値計算のFPGAアクセラレーション

1830402 浦本 真人

固有値計算すなわち固有値・固有ベクトルを求めることは、自然科学・工学・社会科学・データサイエンスなど適用範囲が広い。一般にはスーパーコンピュータ GPU といった並列性の高いプロセッサが使用されている。しかしこれらのアーキテクチャは汎用性を担保する必要もあるので、必ずしも処理に応じた最適な構成にすることができない。一方で FPGA(field-programmable gate array)は専用回路を柔軟に構成でき演算処理効率を高くできることが特徴である。しかし一般に FPGA での実装には設計時間がかかる。従来は FPGA アクセラレーションの実装に HDL(hardware description language)による回路記述が必要で実装・検証のコストが大きかった事が挙げられる。HDL では行列サイズを変更するだけでも、メモリ管理やデータパスなど変更で考慮すべき点が多く、スケールさせることが容易ではないことが容易に予測される。この点は高位合成を用いることで課題が解消すると思われる。

近年は高位合成技術の発展により簡易に C/C++などの抽象的な記述から HW(hardware)に変換できるようになった。本研究では高位合成を用いる為、FPGA ベンダ AMD(旧 Xilinx)社が提供する OpenCL ベースのプラットフォーム SDAccel を採用した。本研究では固有値ソルバの中から代表的な Jacobi 法、QR 法(Gram-Schmidt 法ベース)の各アルゴリズムをターゲットとした。

Jacobi 法においてはベースライン(並列化前)の回路から 1.4~1.8 倍程度の高速化に留まり CPU 比では 0.1~0.6 倍程度であった。QR 法においては、ベースラインの回路から 2~180 倍の速度で動作することを確認でき CPU 比では 0.16~12 倍と行列サイズによっては CPU の処理時間より短縮できた。アクセラレータとしては、Jacobi 法では CPU より劣る結果となった。QR 法では限定的な行列のサイズ($N=16\sim 64$)であれば汎用 CPU より性能を出せる結果となった。QR 法では FPGA での並列性による高速化が容易で FPGA 向きであり、Jacobi 法はアルゴリズムの性質により並列性を生かせない為、FPGA 向きではないという結論に至った。