JAIST Repository
https://dspace.jaist.ac.jp/

Title	Cat-CVD法のシリコン集積回路製作への応用に関する基礎研究
Author(s)	森本，類
Citation	
Issue Date	2003-03
Type	Thesis or Dissertation
Text version	none
URL	http://hdl.handle.net/10119/2135
Rights	
Description	Supervisor:松村 英樹，材料科学研究科，博士

JAIST
JAPAN
ADVANCED INSTITUTE OF
SCIENCE AND TECHNOLOGY

Japan Advanced Institute of Science and Technology

Cat-CVD 法のシリコン集積回路製作への応用に関する基礎研究

北陸先端科学技術大学院大学　材料科学研究科
物性科学専攻　半導体材料講座　松村研究室
森本　類 (学籍番号 940030)

1. はじめに

高度情報化社会を支える鍵である半導体大規模集積回路(UltraLarge-Scaled Integrated circuits : ULSI)は、その内部素子の微細化により高機能化と低コスト化を実現してきた。しかし、半導体素子の製造工程においては依然として高いプロセス温度を用いており、これが素子の微細化の妨げとなっている。例えば、半導体製造工程における重要な薄膜形成手法である化学気相堆積法(Chemical-Vapor-Deposition method : CVD 法)は、従来手法によれば600-700℃以上の高温が必要であり、この温度を低下させたい要望がある。触媒化学気相堆積法(Catalytic CVD method : Cat-CVD 法)では、高温に熱した金属細線に原料ガスを接触分解させ、その分解種を基板上に輸送し薄膜堆積を行うため、基板温度を 300℃前後まで下げることができる。本研究は、半導体プロセスにおける薄膜形成温度低減を目的に、Cat-CVD 法の適用可能性を検討した。具体的には、Cat-CVD 法により形成した低抵抗多結晶シリコン(polycrystalline silicon : poly-Si)膜と窒化シリコン(silicon nitride : SiN_x)膜について、半導体デバイス材料としての可能性を検討した。加えて、Cat-CVD 技術が半導体デバイス製作手法として実際に適用できるかどうかを、実デバイスに適用することで検証した。

2. 実験手法

図 1 に Cat-CVD 法の原理を示す。Cat-CVD 法は 1650℃程度の高温に熱した金属細線により堆積ガスを分解し、基板上に薄膜堆積する CVD 法の一つである。この方法の特徴としては、300℃前後の低温でシリコン窒化膜を堆積できることと、直接接触分解反応を用いることから高い堆積ガス利用効率を実現できることである。

低抵抗 poly-Si 膜に関し、高い不純物活性化率と高い結晶性を得るために、今回は直接堆積法によらず、低水素含有量になるように調整された 350℃で堆積したリン含有 a-Si 膜を 1000℃程度の急速熱処理により結晶化させることで形成することで形成した。また、SiN_x膜は Cat-CVD 法のみを用い、250-420℃の条件で堆積した。さらに、現在主流の p-n 接合を利用した金属-酸化物-半導体電界効果型トランジスタ(Metal-Oxide-Semiconductor Field Effect Transistor : MOSFET)に加え、次世代プロセスとして有望なショットキー障壁型 MOSFET(Schottky Barrier Metal-Oxide-Semiconductor Field Effect Transistor : SB-MOSFET)の部材として Cat-CVD 法により形成された材料を用い、デバイス材料として機能しうるか否かを検証した。

3. 実験結果･考察

図 2 に 1000℃ 窒素雰囲気中での急速熱処理前後での堆積 Si 膜のラマンスペクトルの変化を示す。これより、わずか 1000℃ 5 s でほぼ完全に結晶化がすることが確認された。なお、熱処理前には膜内水素を減少させるための処理(脱水素処理)を一切行っていないが、形成した poly-Si には含有水素の凝集による膜剥がれは全く観察されなかった。このことから、Cat-CVD 法により形成した a-Si 膜は、熱処理による poly-Si 膜形成のためのプリカーサ膜として脱水素工程無しに使用可能であることを見いだした。図 3 に 1000℃ 窒素雰囲気中のアニール時間と抵抗率の変化について示す。作製したリン含有 Cat-CVD a-Si 膜はわずか 1000℃ 5 s の急速熱処理(Rapid Thermal Annealing：RTA)で 0.004 Ω･cm の低抵抗を実現した。それゆえ、この方法により MOSFET のゲート電極やキャパシタ電極が低熱履歴で形成されることが期待される。

図 4 に作製した Si 基板上に形成した Cat-CVD SiN_x 膜について、酸素アニール(850℃ wet O_2 30 min)前後の膜厚の変化について示す。O 原子が SiN_x 膜内に拡散した場合、SiN_x/Si 界面に成長した SiO_2 の膜厚を含めた全膜厚は増え、酸化後と N_2 アニール後の膜厚差は大きく開くはずである。その結果、SiN_x 膜の酸化防止能力は、850℃ wet O_2 30 min の酸化条件において膜厚 5 nm まで示し、750℃形成の熱 CVD 法による SiN_x 膜と同等であることを示し、低温成膜ながらも Cat-CVD SiN_x 膜は半導体製造に用いることのできるレベルの酸化防止膜としての利用が期待される。

さらに、これらの知見に基づき金属-酸化物-半導体電界効果型トランジスタ(Metal-Oxide-Semiconductor field effect transistor ： MOSFET)の部材として、Cat-CVD 材料を適用した。図 5 に作製した N チャネル MOSFET(NMOS)と P チャネル MOSFET(PMOS)の伝達特性を示す。

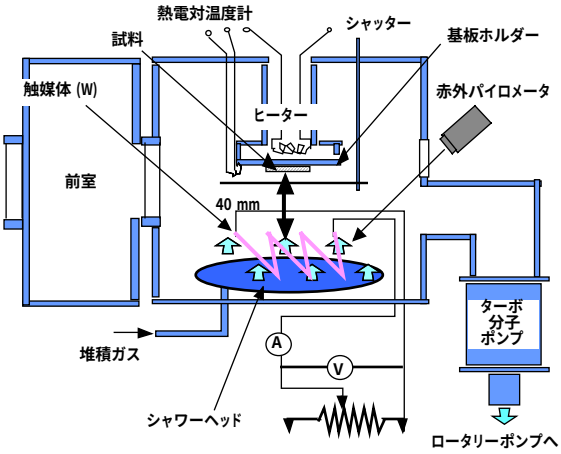


図 1：Cat-CVD 装置の概略図

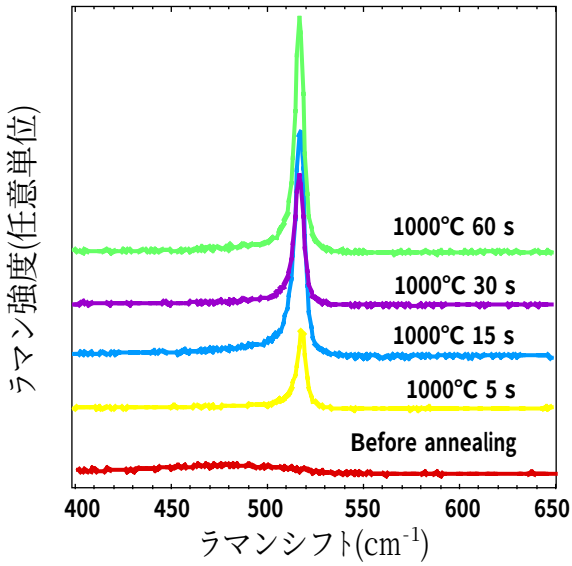


図 2： 急速熱処理前後の Cat-CVD Si 膜のラマンスペクトル

その結果、ON/OFF 比 7-8 桁、トランジスタ OFF 時のリーク電流が 1 pA 程度、S ファクターが 70-80 mV/dec 程度が得られ、既存のプロセスで作製した MOSFET と同等の性能を有することが判明した。また、ソース･ドレイン電極をシリサイドで形成する SB-MOSFET に適用した結果、p-n 接合に匹敵する良好な素子特性を得ることに成功した。これらより、Cat-CVD 材料がデバイス材料として十分機能することを実証した。

4. まとめ

本研究より、Cat-CVD 法を用いた低熱履歴の薄膜堆積技術の半導体デバイス応用への可能性を示すことができた。

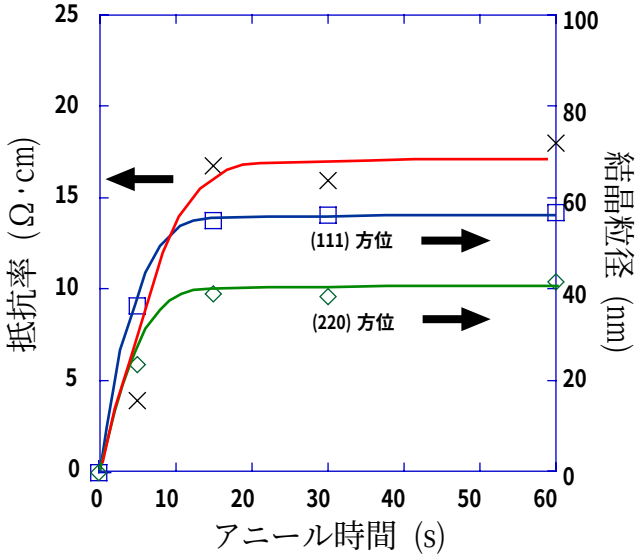


図 3 ： 作製した poly-Si 膜の抵抗率のアニール時間依存性

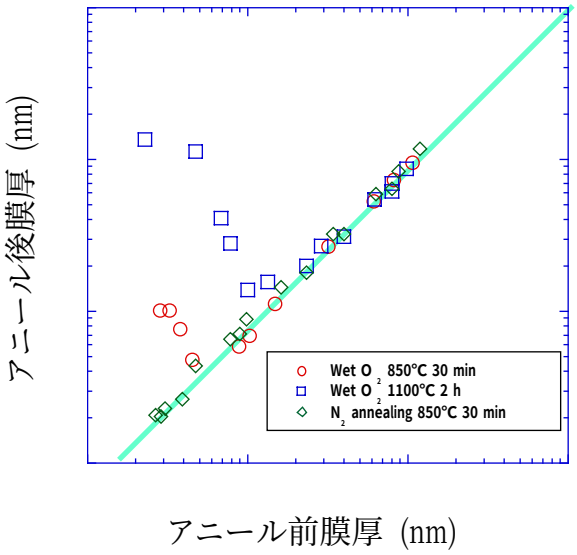
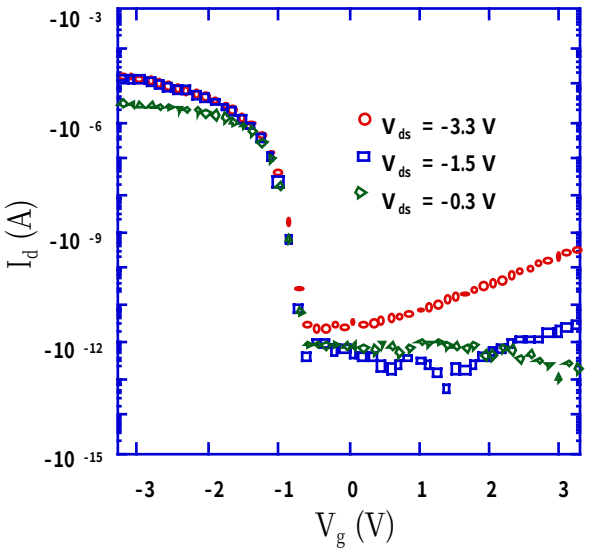
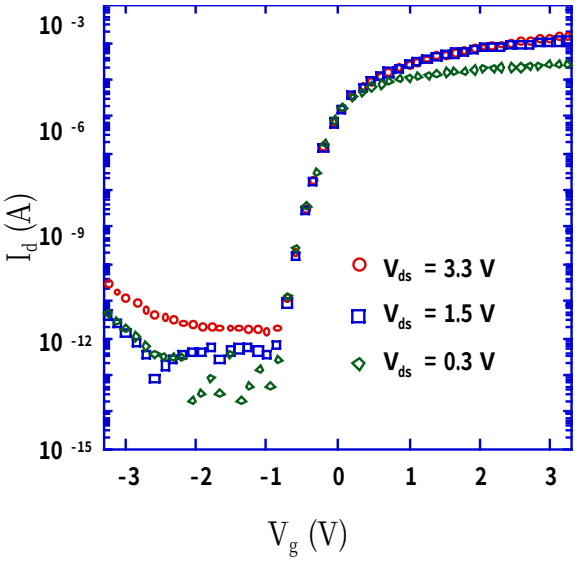


図 4 ： Si 基板上に堆積した Cat-CVD SiN_x 膜のアニール前後での膜厚変化



(a) PMOS



(b) NMOS

図 5 : Cat-CVD 材料を用いて作製した p-n MOSFET の伝達特性

<博士論文目次>

第 1 章　序論　1
第 2 章　Cat-CVD 法の概念とその特徴　18
第 3 章　急速熱処理を利用した低抵抗 Cat-CVD poly-Si 膜の ULSI プロセス応用への検討　38
第 4 章　Cat-CVD SiN_x 膜の ULSI プロセス応用への検討　57
第 5 章　Cat-CVD 技術の実デバイスへの適用　87
第 6 章　総括　104
付録 A　短チャネル効果　109
付録 B　ELA による Cat-CVD a-Si 膜の結晶化　112
付録 C　MOS キャパシタの解析手法　116
付録 D　ソース･ドレイン領域のシリサイド化　127
付録 E　SB-MOSFET のデバイス特性　135
参考文献　146
本研究に関する発表　155
謝辞　158

<研究業績(論文のみ)>

[1] Rui Morimoto, Akira Izumi, Atsushi Masuda and Hideki Matsumura, "Low-Resistivity Phosphorus-Doped Polycrystalline Silicon Thin Films Formed by Catalytic Chemical Vapor Deposition and Successive Rapid Thermal Annealing", Jpn. J. Appl. Phys. Vol.41 (2002) pp. 501-506.

[2] Rui Morimoto, Akira Izumi, Atsushi Masuda and Hideki Matsumura, " Properties of Phosphorus-Doped Polycrystalline Silicon Films Formed by Catalytic Chemical Vapor Deposition and Successive Rapid Thermal Annealing", Proceedings of International Conference on Rapid Thermal Processes 2001 (RTP2001) [accepted].

[3] Rui Morimoto, Akiko Kikkawa, Chisato Yokomori, Akira Izumi, and Hideki Matsumura, "High Oxidation Resistance of Silicon Nitride Thin Films Deposited by Catalytic Chemical Vapor Deposition", Jpn. J. Appl. Phys. [submitted].

[4] Rui Morimoto, Chisato Yokomori, Akiko Kikkawa, Akira Izumi and Hideki Matsumura, " Formation of Low-Resistivity poly-Si and SiN_x Films by Cat-CVD for ULSI Application ", Thin Solid Films [accepted].

[5] Akiko Kikkawa, Rui Morimoto, Akira Izumi and Hideki Matsumura, "Electrical properties of silicon nitride films deposited by catalytic chemical vapor deposition on catalytically nitrided Si(100)", Thin Solid Films [accepted].