

Title	ヘテロバレント半導体量子ドットの作製と輸送現象の研究
Author(s)	稲田, 貢
Citation	
Issue Date	1997-03
Type	Thesis or Dissertation
Text version	none
URL	<a href="http://hdl.handle.net/10119/2391">http://hdl.handle.net/10119/2391</a>
Rights	
Description	Supervisor:山田 省二, 材料科学研究科, 修士

# ヘテロバレント半導体量子ドットの作製と輸送現象の研究

稲田 貢 (山田研究室)

本研究の目的は、p 型 GaAs 基板に微細加工を施した後 Ge ドットを埋め込んだ構造を持つヘテロバレント半導体量子ドットに関連した正孔の電気伝導特性を調べることにある。具体的には GaAs-Ge 界面に形成される 2 重ポテンシャル障壁によるクーロン振動や、ポテンシャルをトンネルした重い正孔、軽い正孔の Ge ドット中での振舞いに特に興味がある。

今回作製する素子の形状を図 1 に示す。前述の目的を達成するためにはさらに素子の形状や Ge のサイズ等に関する検討が必要であると思われるが、本構造の試作は今後の研究の発展に向けた基礎検討と位置付けている。

ところで素子作製上の第一の課題として GaAs 基板上 Ge 薄膜を堆積するエピタキシー技術を確認しなければならない。そこでまず半絶縁性 (001) GaAs 基板上へ分子線エピタキシー装置を用いて Ge エピタキシャル成長を試みた。成長温度 450 と 600 における X 線回折のスペクトルを図 2 に示す。これより 600 での成長で Ge がエピタキシャル成長していることがわかる。これは 600 付近で GaAs 表面の酸化膜層が除去されたためである。次に成長した Ge の結晶性を向上させるために固相エピタキシー (熱処理) を試みた。その結果、X 線回折スペクトルに変化が見られるような大幅な結晶性の向上は見られなかったが、ホール測定の結果よりキャリア密度が減少し移動度が増加した。これは Ge 薄膜中の格子欠陥が減少しているためであると考えられ固相エピタキシーが結晶性を向上させる有効な手段であることがわかった。また全ての成長温度で Ge 薄膜は p 型であった。

以上の実験結果をふまえ現在図 1 の素子を作製中である。

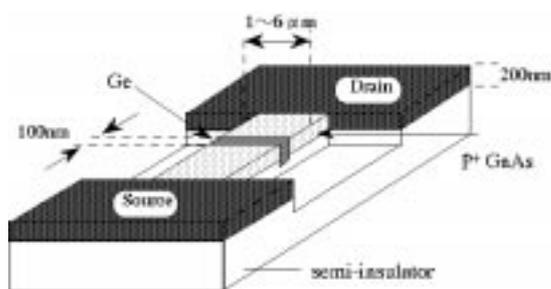


図 1: Schematic model of the sample.

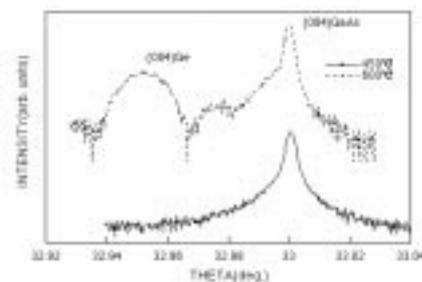


図 2: X-ray diffraction spectra of Ge on GaAs grown at 450 and 600

keywords

量子ドット, ヘテロバレント, 分子線エピタキシー, 固相エピタキシー