

Title	cat-CVD法による多結晶シリコンを用いた薄膜トランジスタに関する研究
Author(s)	中田, 和久
Citation	
Issue Date	1998-03
Type	Thesis or Dissertation
Text version	none
URL	http://hdl.handle.net/10119/2450
Rights	
Description	Supervisor:松村 英樹, 材料科学研究科, 修士

cat-CVD 法による多結晶シリコンを用いた 薄膜トランジスタに関する研究

中田 和久 (松村研究室)

はじめに 液晶ディスプレイでは非晶質シリコン薄膜トランジスタ (a-Si TFT) を各画素のスイッチに用いているが, その TFT の移動度は $0.5\text{cm}^2/\text{Vs}$ 程度と小さく, 表示面積が 50 inch 以上になると配線遅延のためテレビ画像信号が追従できなくなる. そこで a-Si より高移動度の多結晶シリコン (p-Si) を TFT に用いることが検討されているが, 大面積の安価なガラス基板を使用するために, それを 450 以下で堆積することが求められていた. 本研究では, cat-CVD 法を用いて低温で良質の p-Si 薄膜が大面積に堆積可能な条件を見出し, 高移動度な p-Si TFT を低温プロセスで作製する基礎条件を明らかにすることを目的としている.

実験 p-Si の膜質を堆積レート (D.R.), ラマン分光法による結晶化率 (X_c) の堆積ガス圧 (P_g) 依存性から評価を行った. また, 触媒体線投入電力 Pw_{cat} , 触媒体線の表面積 S_{cat} , 触媒体の張る面積 S_{span} , 基板-触媒体間距離 L としたとき, $Pw_{cat}S_{cat}/S_{span}L^2 (\equiv K)$ が堆積面積に依存しないキーパラメータであると考え, 大きさの異なる Chamber A, B を用い, K と p-Si の膜質の関係を調べた. そして, 得られた堆積条件を用い, ボトムおよびトップゲート型 p-Si TFT の作製条件の検討を行った.

結果・考察 図 1 に D.R. と X_c の P_g 依存性を示す. また, 図 2 に X_c の K 依存性を示す. 図 1 から P_g の上昇とともに, D.R. と X_c が増加し, $P_g=15$ Pa において突然堆積しなくなることから, p-Si 膜が高速かつ高結晶化率で堆積できる境界条件が存在することを見出し, かつそれが $P_g=13$ Pa であることを明らかとした. 図 2 から堆積チャンバーのサイズ (= 堆積面積) に関係なく, シラン/水素流量比 $FR(SiH_4)/FR(H_2)$ が小さいとき (印) には K の増大が X_c の向上に単調に相関し, 大面積堆積の際には, K を大きくする必要のあることが明らかとなった.

まとめ これらより 1) 良質な p-Si の堆積条件を明らかにし, 2) 大面積堆積に対する設計指針を明らかとした.

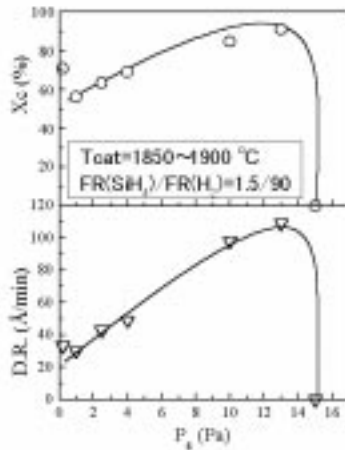


図 1: D.R. と X_c の P_g 依存性

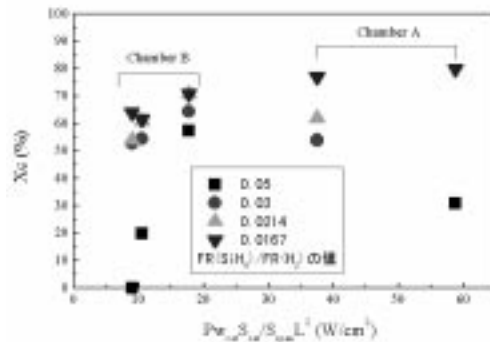


図 2: X_c の $Pw_{cat}S_{cat}/S_{span}L^2$ 依存性

keywords

cat-CVD 法, poly-Si, 大面積堆積, TFT