

Title	自発的無効化によるキャッシュメモリの低消費電力化に関する研究
Author(s)	藤田, 剛憲
Citation	
Issue Date	2007-03
Type	Thesis or Dissertation
Text version	author
URL	<a href="http://hdl.handle.net/10119/3602">http://hdl.handle.net/10119/3602</a>
Rights	
Description	Supervisor: 田中 清史, 情報科学研究科, 修士

# 自発的無効化によるキャッシュメモリの 低消費電力化に関する研究

藤田 剛憲 (510087)

北陸先端科学技術大学院大学 情報科学研究科

2007年2月8日

キーワード: チップマルチプロセッサ, gated-Vdd, self-invalidation, ラストタッチメモリ参照命令.

## 1 はじめに

近年, 半導体プロセスの技術が進歩しトランジスタの微細化がなされた. このことから, プロセッサの速度は飛躍的に向上した. その一方で, トランジスタのリーク電流が無視できない程に大きくなり, プロセッサの消費電力は増大している. これは, バッテリ駆動型のモバイル機器の駆動時間に悪影響を及ぼしている. 近年のモバイル機器においては, 高速な処理能力と長い駆動時間が要求されている. したがって, プロセッサにおいては高速な処理性能を維持しつつ, 消費電力を削減することが重要である.

キャッシュメモリは現在, プロセッサ面積の大部分を占めている. また, 最近では単一チップ内に複数のプロセッサを有するチップマルチプロセッサが主流になりつつある. 以上から, 本研究では, チップマルチプロセッサのキャッシュメモリを対象に, 実行オーバーヘッドを発生させない消費電力削減手法を提案する.

## 2 関連研究

プロセッサの消費電力への関心は高まっており, キャッシュメモリのリーク電流を削減することを目的とした研究が多く行われている. ここでは, キャッシュメモリに対する低消費電力化の研究について紹介する. また, マルチプロセッサ環境におけるキャッシュコヒーレンシについて説明する. キャッシュコヒーレンシ維持のオーバーヘッド削減を目的とした従来の self-invalidation 方式について紹介する.

### 3 提案手法

キャッシュメモリの消費電力を削減するために、本研究ではソフトウェア self-invalidation を提案する。従来の self-invalidation 方法は、ハードウェアによる手法である。そのため、追加ハードウェアが必要となり消費電力削減には適さない。ソフトウェア self-invalidation は、メモリアクセスと共にキャッシュブロックを無効状態にするラストタッチメモリ参照命令により行われる。通常のメモリ参照命令のうち、メモリアクセス後以下の条件のどちらか一方を満たすものを、ラストタッチメモリ参照命令に置換する。

条件 1 当該アドレスが、必ず無効化要求を受け取る

条件 2 以後当該アドレスが、同一プロセッサからアクセスされることが無い

また、ラストタッチメモリ参照命令は、以下の二種類を用意する。

ラストタッチブロック (ltb ld/st) 通常のメモリ読み出し / 書き込みと同時に、アクセスを行ったキャッシュブロックを無効にする。

ラストタッチワード (ltw ld/st) 通常のメモリ読み出し / 書き込みと同時に、アクセスを行ったキャッシュブロック内のワードに対してラストタッチマークを付ける。ブロック内の全ワードにラストタッチが行われた場合、そのブロックは無効状態になる。

ラストタッチワード命令を実現するために、キャッシュタグに必要な情報を追加する。

キャッシュの電力削減機構には gated-Vdd を使用し、その制御にキャッシュの有効ビットを使用する。

### 4 評価

シミュレーションにより、提案手法の評価を行う。プロセッサコア毎に独立した L1 データ・命令キャッシュを持つ 2 コアチップマルチプロセッサを評価対象にした。ベンチマークプログラムは、SPLASH-2 のうち、FFT, LU, RADIX, CHOLESKY の 4 種類を用いる。各プログラムに対して提案手法を用いた場合の L1 データキャッシュの消費電力削減率を中心に評価を行う。

ラストタッチメモリ参照命令に置換する命令の選択は、メモリアクセスのトレース情報を基にしたアルゴリズムで行う。得られた二種類のトレース情報から、アクセスしたアドレスに対して確実にラストタッチである命令のみを置換した。

シミュレーションの結果、L1 データキャッシュの消費電力を最大 46 % 削減することができた。電力削減率は、他のプロセッサからの無効化回数とソフトウェア self-invalidation 実行回数に概ね比例する。また、提案手法を行った場合、キャッシュミスが減少し、プログラム実行時間が短縮された。

## 5 まとめ

本論文では，チップマルチプロセッサのキャッシュメモリに対する消費電力の削減手法を検討した．Gated-Vdd 制御に，キャッシュの有効／無効状態を使用する方式を提案した．キャッシュを積極的に無効状態にするために，ソフトウェア self-invalidation 手法を提案した．評価の結果，行った全てのベンチマークプログラムに対して電力削減の効果が得られた．