

Title	オーディオフィンガープリントシステムのハードウェアによる高速化に関する研究
Author(s)	高橋, 宏幸
Citation	
Issue Date	2009-03
Type	Thesis or Dissertation
Text version	author
URL	<a href="http://hdl.handle.net/10119/8130">http://hdl.handle.net/10119/8130</a>
Rights	
Description	Supervisor:井口 寧, 情報科学研究科, 修士

# オーディオフィンガープリントシステムのハードウェアによる高速化に関する研究

高橋 宏幸 (610053)

北陸先端科学技術大学院大学 情報科学研究科

2009年2月5日

キーワード: オーディオフィンガープリント, ウェーブレット変換, コンテンツ管理.

## 1 はじめに

近年、インターネットをはじめとする高速ネットワークの普及に伴い、デジタルコンテンツ(オーディオファイル)がオンラインでデジタルデータとして提供されることが増えてきている。しかし、便利になった反面、デジタルデータであるために、簡単にしかも一切劣化せず、オリジナルと一切同じ状態でネットワーク配信されてしまうということも起こっている。これは、権利関係がフリーな物でない限り問題である。著作権が存在するオーディオコンテンツを合法的なサービスとして提供する、オンライン課金システムがあったとする場合には、利用者は課金内容に応じたサービスの提供を受けられる事が必要となる。この時、圧縮等の加工を行ったファイルも、オリジナルのファイルもどちらも同じものであると識別出来るならば、より細やかなサービスの提供が行えると考えられる。また、誤認識率が低く、高速ネットワーク上でリアルタイムで識別処理を行う事が出来るシステムがあれば、非常に有用であると考えられる。

## 2 オーディオフィンガープリント

フィンガープリントIDをもちいた識別を行う事が出来る。特徴量を元にした識別法であるので、オーディオファイルが加工されても識別は可能である。元オーディオファイルから、IDを生成し、ID同士で比較を行うため、元オーディオファイルに加工をしなくて良いことが特徴となる。特徴量抽出の手法はいくつかあるが、圧縮などの加工に対して、精度の良い識別が行える事、識別にもちいるIDが1kBでよく、IDの識別も1kBに対して行えば良いので高速なこと、これらの条件を満たしているのはHaitsmaらのフィンガープリントIDによる識別システムである。

### 3 提案アルゴリズム

提案アルゴリズムの特徴は、フーリエ変換の代わりに、ウェーブレット変換をもちいたことがあげられる。フーリエ変換は、周波数ごとにどのくらいのエネルギーが存在しているかを知ることが出来る。ウェーブレット変換は、ある時間のとき、周波数ごとにどのくらいのエネルギーが存在しているかを知ることが出来る特徴があるため置き換えが可能であった。また、ウェーブレット変換に置き換えた事ともあわせ、次段の特徴量抽出部も、フレームのみ差分をとるように変化させた。実験および評価の項目で提案アルゴリズムの正当性を確かめた。

### 4 実験および評価

オリジナルファイルをPCMとよび、PCMからのファイル加工は、MP3化、WMA化、リサンプリング化を行った。結果は同一楽曲側平均値1.86%、標準偏差2.207、相違楽曲側平均値49.754%、標準偏差2.913となった。磯永のソフトウェア実装ではCPUにOpteron2GHzをもちいた場合、3.353sかかっていたが、本提案アルゴリズムでは、Pentium4-2.8GHzで128msであった。精度も良く、高速であり、ソフトウェア実装のみでも実用に耐えうると考える。

### 5 まとめと今後の展望

提案したアルゴリズムを、ソフトウェア実装を行い、実験よりPentium4-2.8GHzでのソフトウェアでの処理時間が128msとなる事が確かめられた。この段階で、磯永のハードウェア実装結果である315msよりも高速に識別処理が行われており、2.46倍の処理速度となり、高速化目的は達せられた。また、識別精度に関しては、実験結果から算出した、標準偏差、平均値を元に、識別結果が正規分布に基づくモデルであると仮定し、誤認識率を推定することを行った。結果、 $1E^{-30}$ 以下というほぼ誤検出がおこらないであろう精度をもっていた。従来の磯永の識別法では8.38MByte以上のデータが必要であるが、提案アルゴリズムを用いた識別法では、288kByte(3.3秒分)のデータがあれば識別を行え、フレーズやイントロなどのオーディオファイルに対しても用いる事が出来る。

また、FPGAを並列化して用いさらなる高速化が行えないかと推定を行った。ソフトウェアによるhaarのウェーブレット演算の処理時間は61msかかっていた。想定ターゲットをVirtex4-LX160とすると、512並列での推定処理速度が54ms、使用Slice数の割合が65%、1024並列であれば推定処理速度が32msであり、使用Slice数の割合が92%となった。

今回、高速化手法として並列化をもちい推定を行ったが、パイプライン手法について検討するなどが今後の課題となる。